



国家科技图书文献中心
National Science and Technology Library

集微技术信息简报

2019年第5期（总第32期）

中国科学院文献情报中心

2019年9月制

本期目录

政策计划

美国 SIA 呼吁美国政府加大投资促进半导体技术发展.....	1
欧盟“地平线 2020”资助建立 ENSEMBLE3 卓越中心	3
美国 DoE 资助开发 1200V 碳化硅 MOSFETs 和 AlGaN HEMTs	5
科锐与安森美半导体签署 SiC 晶圆片多年期供应协议.....	5
中关村联合顺义区发布第三代半导体产业支持政策.....	6

行业动态

Yole 发布《2019 电力电子产业现状》报告	9
--------------------------------	---

前沿研究

纳米尺度光学尺有望助力半导体和光电子器件开发.....	13
采用金属有机框架材料的芯片绝缘新技术.....	15
美国麻省理工学院开发出史上最大规模碳纳米管微处理器.....	17
基于高导电性纳米材料石墨烯研制出迄今最小加速传感器.....	19

应用实施

三星推出功耗更低的第六代 V-NAND 存储器	21
东芝推出 96 层 3D 闪存的新 NVMe/PCIe 固态硬盘	22
海力士推出 GOLD S31 系列固态硬盘.....	23
Microchip 推出用于 OpenCAPI 内存接口的 DRAM 控制器	23
西部数据推新款 My Passport 移动硬盘.....	24

政策计划

美国 SIA 呼吁美国政府加大投资促进半导体技术发展

2019 年 9 月 12 日，美国半导体行业协会（SIA）向美国能源部（DOE）提交了关于“微电子学基础研究计划”的意见，呼吁美国政府加大投资促进半导体技术发展。文件指出为了确保美国未来在人工智能、自动驾驶、量子计算、网络安全等技术领域处于领导地位，美国必须继续在半导体研究、设计和制造方面领先世界。

SIA 建议 DOE 支持半导体技术的创新和半导体领域研究人员和熟练工人的培养，因为这将打开一系列应用和技术的大门，促进美国经济发展，确保美国国家安全。

波托马克政策研究所（Potomac Institute for Policy Studies）在最近的一项研究中发现，在半导体领域，为了开展有意义的长期基础研究，公私合作研发项目每年需要 200-300 万美元的资金，时间约 10 年，总预算约为 2-3 亿美元。因此，SIA 建议 DOE 对半导体技术的投资在资金上应与美国国防高级研究计划局（DARPA）资助的电子复兴计划的资金持平（电子复兴计划 2017-2022 年五年内的资助资金为 15 亿，每年为 5 亿）。

一、资助领域与范围的确定

美国半导体行业私营部门的投资主要针对应用研究和产品开发，因此美国政府需要增加对美国大学、国家实验室等科研实体的资助，加强基础研究，以保持美国在半导体领域的领导地位。

DOE 在“微电子学基础研究计划”意见征集中确定了 8 个重点领域：（1）材料、化学、表面科学和等离子体科学与技术；（2）器件、物理和电路；（3）集成、架构和算法；（4）用于合成、制造等的下一代工具；（5）存储和可重构系统；（6）机器学习和人工智能；（7）边缘计算、传感器和物联网；（8）电力电子、电网和网络物理系统；（9）计算和封装的能源效率。

SIA 建议 DOE 参考《半导体研究机遇：行业愿景与指南》报告确定的 14 个重点领域进行资助领域的选择。其中 14 个重点领域包括：（1）先进器件、材料和封装；（2）互联技术及架构；（3）智能记忆和存储；（4）电源管理；（5）传感器及通信系统；（6）分布式计算及网络；（7）认知运算；（8）仿生计算及存储；（9）先进架构及算法；（10）安全及隐私；（11）设计工具、方法及测试；（12）下一代制造模式；（13）环境友好、健康、安全的材料和工艺；（14）创新计量及表征。

在人工智能与机器学习领域，SIA 建议 DOE 与国家人工智能战略计划相结合，重点关注人工智能硬件，如半导体工艺技术和芯片设计等。

在量子和微电子学领域，DOE 在国家量子计划中发挥着领导作用，工业界已经准备好与 DOE 在量子研究中关于微电子领域的技术进行合作。工业界广泛关注微电子器件的低温处理技术，而这个领域的研究私营部门很难独立完成。

二、合作伙伴关系、合作模式、知识产权问题

在合作伙伴关系模式方面，SIA 建议 DOE 选择一个具有与学术界、产业界和政府合作经验的第三方机构。第三方机构组成要素包括：（1）由合适的不同类型机构组成；（2）能够满足公私伙伴关系成员的关键需求；（3）确定明确的组织结构，建立以需求为导向的发展机制；（4）确保中立性。为了推进研发进度，SIA 建议 DOE 建立一个“政府-产业-学术”科学咨询委员会来指导微电子学的基础研究，该科学咨询委员会由行业领军者、能源部国家实验室代表以及学术界组成，监督“微电子基础研究”计划的进展及第三方机构，对计划的调整提出建议。

在研究周期方面，SIA 建议“微电子基础研究”计划的周期是 5 年，并在第三年重新调整计划。SIA 建议召开两次研讨会，以确定研究范围、时间表和科学咨询委员会成员。SIA 认为，该计划可以在 2020 年年中启动，并在年底确定研究项目。

在知识产权方面，SIA 建议 DOE 提前建立知识产权管理机制。

三、研究环境问题

学术研究和国家实验室设施是半导体技术领域新想法产生和测试以及取得技术上重大突破的重要资源。分布在美国各地的工业研发基地和大学实验室拥有发现新的研究方向和颠覆性技术的人才，而国家实验室拥有丰富的实验设施。

DOE 拥有私营部门不具备的独特优势，包括：国家实验室、高度专业化和独特的技术和设备、能源部实验室与工业部门之间研发互动积累、不同领域的专家。

DOE 在推动半导体技术发展上发挥了基础性作用，如支持材料基因组计划、电力美国、高性能计算、半导体光源、化合物半导体设备的制造等。

四、项目规划和评估问题

SIA 建议 DOE 与产业界和学术界广泛召开规划研讨会，研讨政府在微电子学研究方面的投入，如国家量子计划、国家战略计算计划、国家纳米计划、美国国家核安全局的工作等。DOE 可以成为微电子学研究政策制定的领导者，在推动微电子学研发上发挥战略引领作用。

于杰平摘译自

<https://www.semiconductors.org/wp-content/uploads/2019/09/Semiconductor-Industry-Association-Response-to-DOE-RFI-Basic-Research-Microelectronics.pdf>

欧盟“地平线 2020”资助建立 ENSEMBLE3 卓越中心

2019 年 8 月，欧盟 CORDIS 公布了资助建立纳米光子学、先进材料和新型晶体生长技术（ENSEMBLE3）卓越中心。项目周期从 2019 年 10 月 1 日至 2026 年 9 月 30 日。项目总预算约达 15 亿欧元，全部由欧盟资助。项目由波兰 SIEC BADAWCZA LUKASIEWICZ 牵头，其他 5 家单位合作承担。欧盟资助情况及参与单位详见表 1。

该项目旨在建立一个自治的 ENSEMBLE3 卓越中心，该中心在以晶体生长为基础的技术、具有创新电磁特性的新型功能材料以及在纳米光子学、光电子学、电信、医药和光伏领域的应用方面具有卓越的研究和巨大的创新潜力。

ENSEMBLE3 将建立在以下几个方面的基础之上：（1）华沙大学的纳米光子学和面向医学的研究；（2）电子材料技术研究所晶体生长和创新实践领域的研究和开发；（3）通过现有公司和新的衍生产品进行技术转让。

ENSEMBLE3 是一个非盈利的科研组织，将与业内领先的机构建立了强有力的伙伴关系：（1）德国卡尔斯鲁厄理工学院在三维结构材料方面拥有先进的控制光流研究成果；（2）意大利罗马大学在线性和非线性光学理论和实验方面（特别是复杂材料）有着卓越的研究；（3）西班牙合作研究中心（nanoGUNE Consolider）在光学近场纳米光谱学和纳米显微学、纳米材料和纳米加工技术等方面有着卓越的研究。

强有力的合作伙伴关系有助于 ENSEMBLE3 获得国际上有竞争力的资金，促进形成良好的研究创新文化。通过与优秀的合作伙伴签订长期稳定的协议有助于保持卓越，以及帮助波兰在全球价值链中获得竞争地位。

表 1 ENSEMBLE3 项目欧盟资助情况

序号	资助机构	国家	欧盟资助金额 (单位：欧元)
1	SIEC BADAWCZA LUKASIEWICZ-INS TYTUT TECHNOLOGII MATERIALO W ELEKTRONICZNYCH	荷兰	1,133,327,875
2	UNIWERSYTET WARSZAWSKI	波兰	46,643,125
3	NARODOWE CENTRUM BADAN I RO ZWOJU	波兰	43,250
4	UNIVERSITA DEGLI STUDI DI ROMA LA SAPIENZA	意大利	89,343,750
5	KARLSRUHER INSTITUT FUER TECH NOLOGIE	德国	141,698,125
6	Asociacion - Centro de Investigacion Coo perativa en Nanociencias - CIC NANOG UNE	西班牙	846,450

于杰平摘译自

<https://cordis.europa.eu/project/rcn/224689/factsheet/en>

美国 DoE 资助开发 1200V 碳化硅 MOSFETs 和 AlGaN HEMTs

2019 年 7 月，纽约州立大学理工学院从美国能源部（DoE）车辆技术办公室获得 150 万美元的资助，用于开发 1200V 碳化硅金属-氧化物半导体场效应晶体管（MOSFETs）和研究基于 AlGaN 的高迁移率电子晶体管（HEMTs）的可靠性和高效性。HEMTs 在成本、性能和可靠性等方面比基于硅的晶体管更优越。这将促进高效可靠的电子电力器件在电气传动系统中的一系列应用，包括提成电动汽车的性能。

通过此项目，纽约州立大学理工学院的研究人员将展示一种高可靠性宽禁带 AlGaN/AlGaN HEMT 的功率器件。利用 AlGaN/AlGaN 材料的特性，以 GaN 衬底制得的 HEMT 器件将比现有的以其他衬底（如蓝宝石衬底）制得的先进 HEMT 器件具有更好的性能。预计该器件在特定的频率下具有极好的性能且噪声低，适用于高速、高频应用。

此外，纽约州立大学理工学院与其他机构合作获得了美国国家科学基金会（NSF）和美国海军研究办公室（ONR）的资助。其中，NSF 拨款 25.5 万美元，用于研究新型高效 P 型氮化物材料，用于为先进固态照明和计算能力制造更高效的半导体材料。ONR 拨款 25 万美元，用于开发 12kV 碳化硅器件，这些器件将满足美国海军更多电力舰船的中压配电，以及在执行任务时的一些关键需求。

于杰平选摘自

http://www.semiconductor-today.com/news_items/2019/jul/sunypoly-230719.shtml

科锐与安森美半导体签署 SiC 晶圆片多年期供应协议

2019 年 8 月 6 日，科锐宣布与安森美半导体签署多年期协议，将为安森美

半导体生产和供应 Wolfspeed®碳化硅晶圆片。安森美半导体是全球半导体领先企业，服务横跨多重电子应用领域。该协议价值超过 8500 万美元，科锐将向安森美半导体供应先进的 150mm 碳化硅裸片和外延片，用于 EV 电动汽车和工业应用等高速增长的市场。

安森美半导体副总裁兼首席采购官 Jeffrey Wincel 表示：“安森美半导体将持续引领高能效创新和器件的发展。与科锐的合作对于我们保持世界一流的供应基础至关重要。该协议将支持我们对促进汽车和工业应用不断发展的承诺，确保为业界提供领先的碳化硅，从而帮助工程师们解决其所面临的独特设计挑战。”

科锐首席执行官 Gregg Lowe 表示：“科锐致力于引领全球半导体市场从硅基方案向碳化硅基方案的转变。我们非常高兴能够支持安森美半导体，因为我们在共同努力加速半导体市场向碳化硅的转变。这是在过去一年半时间内，我们所宣布的第四份碳化硅材料重要长期协议。我们将通过持续的晶圆片供应协议（例如此份协议）和我们近期宣布的重大产能增长，继续推动碳化硅的采用和供应。”

于杰平摘译自

<https://www.cree.com/news-events/news/article/cree-and-on-semiconductor-announce-multi-year-silicon-carbide-wafer-supply-agreement>

中关村联合顺义区发布第三代半导体产业支持政策

“满足相关条件，累计可获得中关村管委会不超过 5000 万元资金支持，而顺义区的支持资金额度不设上限。8 月 24 日，在顺义召开的中关村第三代半导体产业政策发布会上，中关村科技园区和顺义区人民政府联合制定的《关于促进中关村顺义园第三代半导体等前沿半导体产业创新发展的若干措施》（以下简称“《若干措施》”）正式发布。为促进第三代半导体等产业在中关村顺义园聚集发展，中关村和顺义区将在企业研发创新、成果转化和产业化等方面提供资金

支持。

中关村管委会主任翟立新介绍，第三代半导体产业发展水平是一个国家现代经济与高科技力量的重要象征，也是当前世界各国科技竞争的焦点之一。但是，第三代半导体产业的发展需要高强度、持续资金投入，且经济见效慢，这就要求地方政府要能够把握产业发展规律，给予支持。出台《若干措施》的目的就是促进第三代半导体等前沿半导体产业在中关村顺义园集聚发展。

据了解，《若干措施》的资金支持范围覆盖全产业链，重点支持第三代半导体产业链上下游企业开展研发创新、工艺成果转化和产业化、布局发明专利、产业协同创新平台建设、产业孵化体系、产品示范应用、融资上市、组建成果转化基金、吸引人才、举办国际会议论坛、提升专业服务能力等 13 个方面的工作。例如，针对企业开展新型半导体器件的设计和研发，对上一年度实际发生费用，按照不超过 30% 的比例，给予最高不超过 2000 万元的资金支持；在成果转化环节，对上一年度开展特定零部件采购、原材料和设备购置等实际支出，也按照不超过 30% 的比例，给予最高不超过 2000 万元的资金支持。

此外，《若干措施》还围绕第三代半导体等前沿半导体产业的突出需求，解决企业在研发、生产、公共设施配套、市场推广等环节的关键问题。比如，支持海外顶尖科技人员或国内院士研发团队在中关村顺义园建立研发机构和院士专家工作站，每年给予最高不超过 1000 万元的资金支持，并为高科技人才安排配套公租房，提供住房补贴。

近年来，顺义区积极打造北京市第三代半导体产业集聚区，坚持以应用为牵引、以芯片为核心，进行衬底、外延、芯片、器件、模块、封装、检测、装备及应用全产业链布局，构建全球领先的先进半导体产业创新中心。

顺义区长孙军民表示，目前，中关村顺义园已具备第三代半导体产业发展独特优势。园区编制了第三代半导体产业长远发展的产业规划，从产业链分析、国际国内发展现状及趋势、战略定位、建设方案等多个维度对产业发展提出了指导性意见；启动了 20 万平米的第三代等先进半导体产业标准化厂房试点工作，通过建设非盈利性标准化厂房和提供高标准配套服务，切实解决产业项目落地

难、落地贵、落地慢等痛点。总规模 50 亿元的北京市顺义区第三代半导体产业投资基金正在策划设立中。

于杰平选摘自

http://www.beijing.gov.cn/zfxgk/110081/gzdt53/2019-08/29/content_dd4c82035f9a482493fd5f2ae7016a4f.shtml

MSITEL

行业动态

Yole 发布《2019 电力电子产业现状》报告

2019 年 8 月，Yole 发布《2019 电力电子产业现状》报告，报告指出 2018 年电力设备市场较 2017 年增长了 13.9%，未来几年电力电子市场将保持连续增长；2018 年电力电子设备市场需求的增长，导致了 200mm 晶圆短缺；2019 年电力电子产业的主要参与者正在投资 300mm 晶圆的制造；绝缘栅双极型晶体管（IGBT）和金属氧化物半导体场效应晶体管（MOSFET）市场将继续增长，部分市场将转向 SiC（如电动汽车（EV）和混合动力汽车（HEV）的相关模块），但与 Si 市场相比，SiC 的市场仍然很小，预测 2024 年市场份额仍达不到 10%；相比分立器件，功率模块市场未来几年将增加份额。

一、电力电子制造商积极投资 300mm 晶圆制造

电力电子产业未来几年市场需求的增长，预示着该产业正在经历一场动态的转变，200mm 晶圆的生产向 300mm 晶圆转移。2018 年，200mm 晶圆供不应求，价格上涨。目前，超过 7 家的电力电子制造商宣布投资新的制造产能，预计于 2021 年起投产。英飞凌（Infineon）投资 19 亿美元用于建造第二个 300mm 晶圆厂。意法半导体（STMicroelectronics）也开始为双极型-互补金属氧化半导体-双扩散金属氧化半导体（Bipolar CMOS-DMOS）、MOSFET、IGBT 等扩大 300mm 晶圆的生产。博世（Bosch）建造 300mm 晶圆制造厂，为自动驾驶和物联网的应用做准备。此外，中国的制造商也开始 300mm 晶圆制造的投资，上海积塔半导体有限公司正在建造国内第一条汽车级 IGBT 生产线。

考虑到建造新的晶圆厂，设备交付时间是制造商担忧的问题，因此安森美半导体（ON Semiconductor）和达尔科技（Diodes Inc）等公司开始收购现有晶圆厂。

Development timeline of power electronics fabs: investments of the main players* in 300mm/200mm

(Source: Status of the Power Electronics Industry 2019, Yole Développement, August 2019)

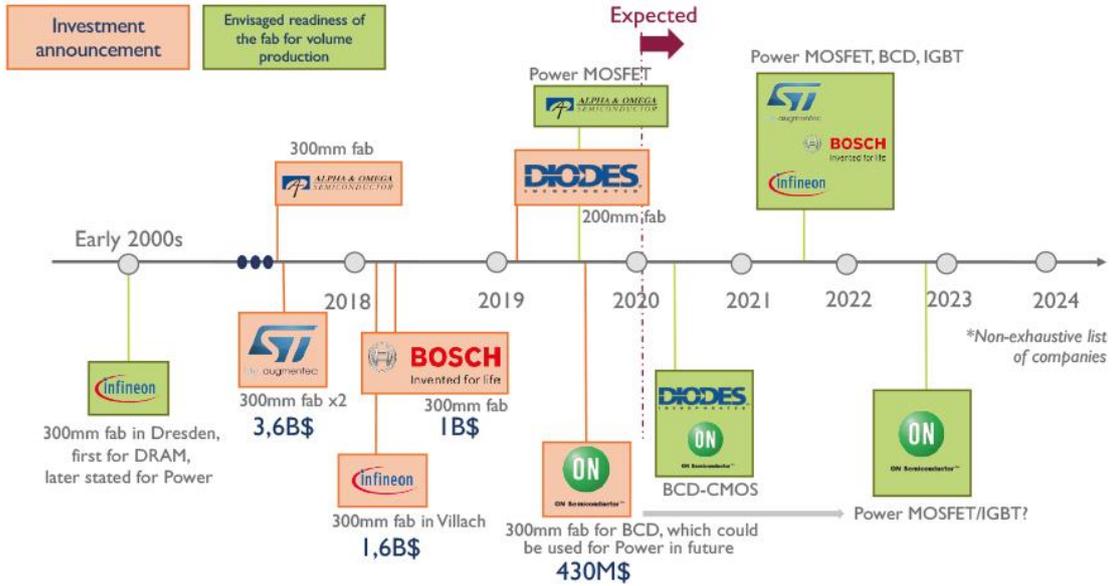


图 1 电力电子制造商 300mm/200mm 晶圆生产的投资情况和时间线

二、电气化仍是电力电子产业的关键市场驱动力

2018 年电力电子在功率逆变器和功率半导体器件分别拥有 534 亿和 175 亿美元的市场收入。市场关键的驱动力包括由交通电气化、二氧化碳减排、清洁能源发展和工业化驱动的电力转化优化和扩展。目前，具有巨大市场潜力和技术创新的主要应用是 EV 和 HEV。此外，可再生能源的发展、电网和能量存储系统的部署、数据中心、激光雷达技术等由电气化以及 EV/HEV 推动的应用也不可忽略。

Power electronics industry: driving applications' perspectives

(Source: Status of the Power Electronics Industry 2019, Yole Développement, August 2019)

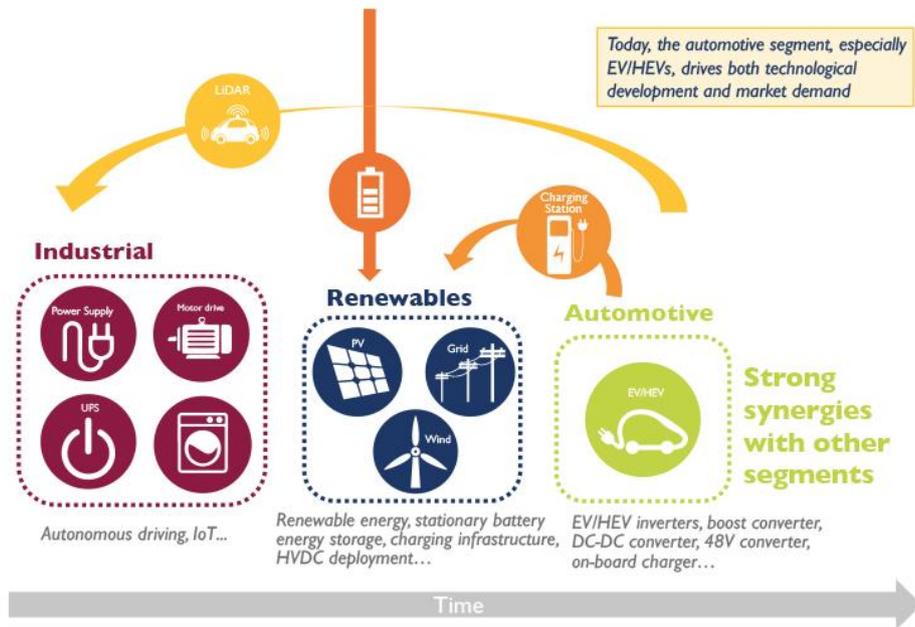


图 2 电力电子产业市场驱动力

三、半导体市场向更高功率的模块市场发展

更高功率和更高密度的电力应用要求推动着模块市场的发展，目前，模块市场占市场份额的 23%。此外，由终端用户需求驱动的新应用如能源存储、充电基础设施、EV，以及传统可再生能源和电机驱动等应用，将使用不同功率水平和可靠性要求的模块。

目前，半导体行业内正在开发具有新衬底、芯片附着材料或新半导体材料的功率模块，各个不同的厂商主要关注模块的创新并积极推动量产以进入这个市场。

2017 年以来，电力电子半导体市场持续增长，虽然有些细分领域的市场需求趋于饱和（如 2019 的 MOSFET 市场），但市场需求整体持续增长的趋势不可阻挡。Yole 预测 2018~2024 年 IGBT 模块市场的复合年增长率为 4.5%，而分立 IGBT 器件的复合年增长率为 2.7%。此外，未来几年 SiC 的渗透将直接影响 IGBT 模块市场，SiC 在 EV 领域具有显著的应用前景。

Power electronics landscape: key players* and repartition of their activities

(Source: Status of the Power Electronics Industry 2019, Yole Développement, August 2019)

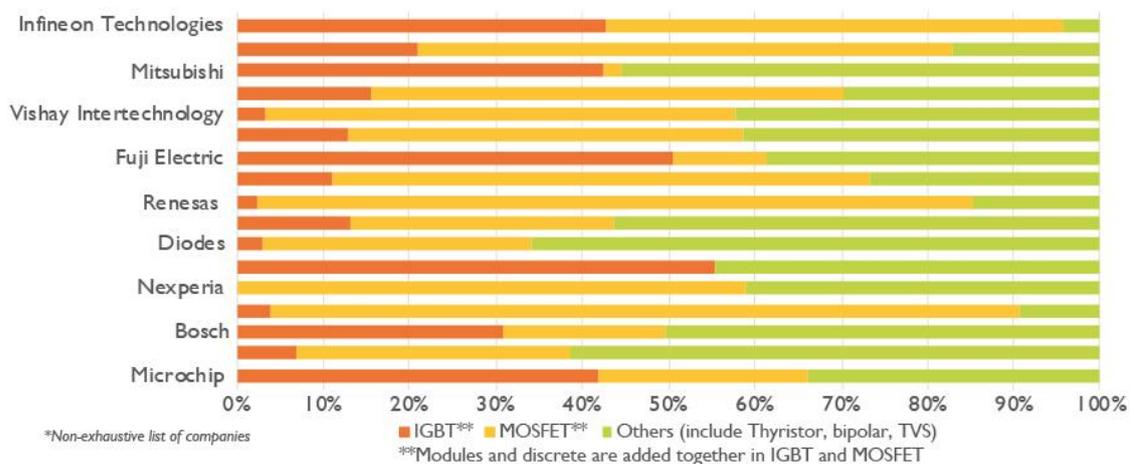


图 3 电力电子产业主要厂商及其功率器件分布情况

于杰平摘译自

<https://www.i-micronews.com/products/status-of-the-power-electronics-industry-2019/>

前沿研究

纳米尺度光学尺有望助力半导体和光电子器件开发

使用光来观察物体的装置，例如显微镜，具有基于物理定律的基本限制，这是它们的分辨能力。光学器件可以可靠成像的最小距离等于所用光波长的一半，称为“衍射极限”。当前最低光学衍射极限约为近红外光波长的一半，大于 400 纳米。病毒和纳米粒子的粒径在 10 到 100 纳米之间，400 纳米的光学分辨率不足以让科研人员对这些纳米尺度的微小粒子进行测量研究。目前使用间接或非光学方法如扫描电子显微镜进行纳米级测量，但是这些方法并不总是可行，而且耗时并需要昂贵的设备来操作。

新加坡南洋理工大学光子学研究所颠覆性光子技术中心和英国南安普敦大学光电子研究中心及光子超材料中心的研究人员基于“超振荡”的光学现象，使用 100 纳米厚的金色薄膜、其中有超过 10,000 个微小的切口被切入其中以衍射激光，开发出一种新的光学方法。该方法可以测量纳米位移-使用近红外光直接测量的最小距离，可测量纳米级距离的光学尺。研究人员通过的理论计算表明，基于这种方法的器件最终可以测量低至光波长 1/4000 的距离，可完成单个原子尺寸的长度测量。

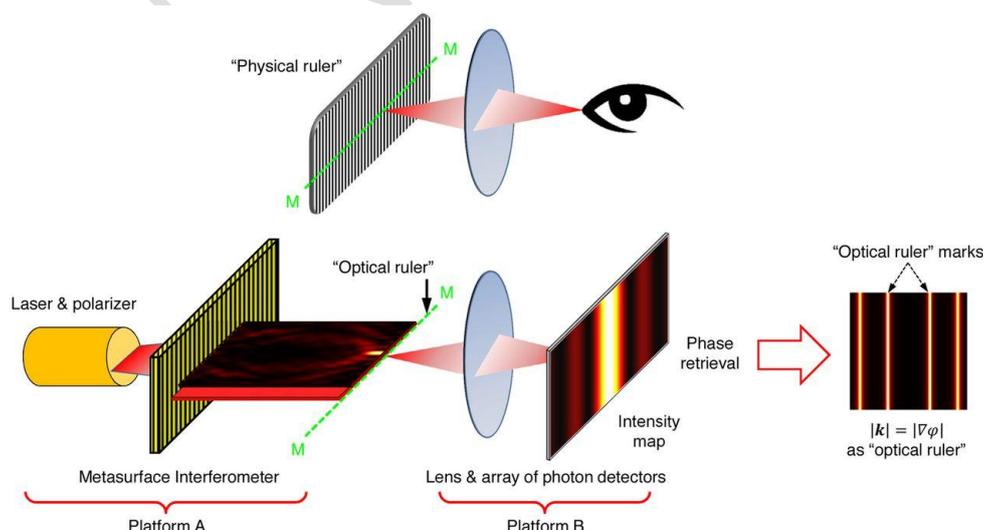


图 1：光学尺位移测量原理

超振荡的概念首先出现在 20 世纪 80 年代，以色列物理学家亚基尔·阿哈罗诺夫的量子物理研究，随后被英国物理学家迈克尔·贝里扩展到光学和其他领域。当光波中的“亚波长”比光波本身振荡更快时，发生超振荡。

研究人员必须克服的障碍是这些最微小的超级振荡不会出现在光波的振幅中，而是出现在它的相位中。为了绘制出光场的相位，比较不同激光偏振态产生的强度，研究人员设计出一种特殊亚表面来干涉激光（波长 $\lambda = 800\text{nm}$ ），并制造了一种包含这些热点的超振动标尺。

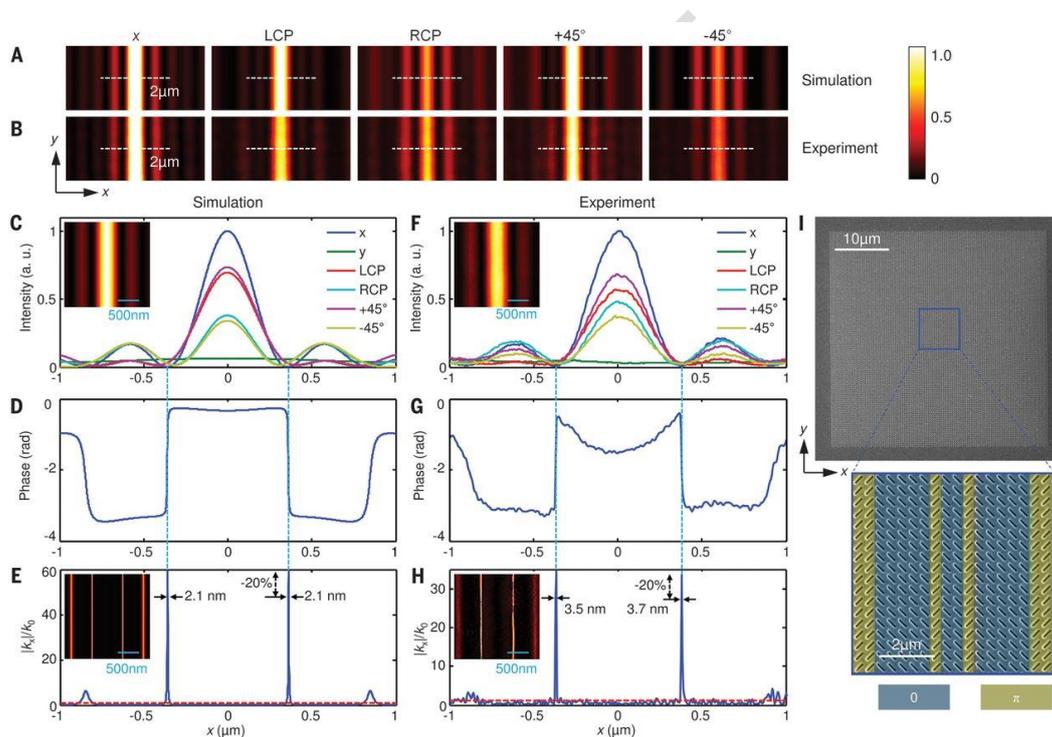


图 2：光标尺上的强度、相位和局部波矢量值

研究人员表示，这种光学测量方法将在纳米计量、纳米监测和纳米制造中有着广泛的应用，例如电子产品的制造和质量控制，需要极其精确的光学测量并监测纳米器件本身的完整性，这将有利于先进的制造工艺，如半导体制造和光电子器件。

该研究成果发表在《Science》，Publication: 24 May 2019, 364(6442):771-775, DOI: 10.1126/science.aaw7840，题目：“Detecting nanometric displacements with optical ruler metrology”。

沈湘摘译自

<https://science.sciencemag.org/content/364/6442/771><https://phys.org/news/2019-09-scientists-optical-ruler-nanoscale.html><http://www.gtuanb.com/xinwen/201909/2440.html>

采用金属有机框架材料的芯片绝缘新技术

自从 60 年前集成电路发明以来，人们一直在鼓励集成电路元件小型化。现代集成电路中不可或缺的一部分是在半导体器件层上制作的多级布线系统。随着晶体管变得更小、更密集，片内互连的复杂性和对性能的影响也随之增加。现代芯片可以集成数十亿个晶体管，并且需要在硅表面附近直径小于 30 纳米的多层互连。与金属线和金属线之间的绝缘介质相关联的非零电阻和电容会产生串扰噪声，限制信号传播速度，并增加芯片的功耗。随着互连的进一步小型化，电阻和电容都在增加，这种效应在 50 nm 以下的线径和间距处尤其明显。为了应对这一挑战，在过去的 20 年里，用于片上互连的材料已经大大多样化。研究材料的两个主要变化为：（1）用介电常数（或“k 值”）小于 4.3 的“低 k”材料取代传统电介质，如氧化硅；（2）引入低电阻率金属而不是铝。目前，铜因其高导电性和良好的抗电迁移性而成为首选金属，而最先进的低 k 电介质通常是从等离子体或溶液中沉积的多孔有机二氧化硅玻璃（organosilica glasses, OSGs）。

比利时鲁汶大学和比利时微电子研究中心的科研人员合作，采用金属有机框架（metal-organic frameworks, MOFs）材料，提出了一种将 MOFs 集成为高阶片上互连的低 k 间隙填充介质的策略，成功开发出一项芯片绝缘新技术。

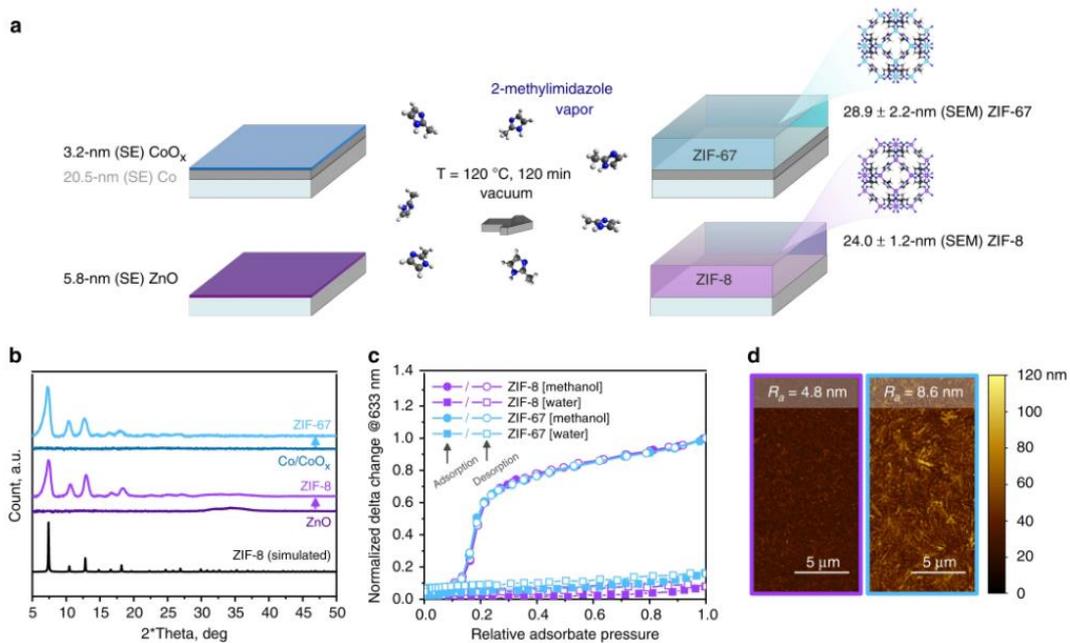


图 1: MOF-cvd 工艺的验证及 MOF 薄膜的表征

该方法依赖于将金属互连线上有目的生长的或天然金属氧化物薄膜暴露在有机连接剂蒸汽中，选择性地转化为 MOFs，并在 ALD ZnO 和天然 CoOx 的 2-甲基咪唑蒸气中形成的沸石酰亚氮盐框架 ZIF-8 和 ZIF-67 薄膜上得到了验证。这两种材料的杨氏模量和介电常数均可与最先进的多孔有机硅介质相媲美。此外，快速成核和体积膨胀伴随着氧化物到 MOFs 的转化，使得窄沟道的均匀生长和间隙填充成为可能，这一点在 45 纳米半节距叉叉电容器（45 nm half-pitch fork-fork capacitors）中得到了证明。

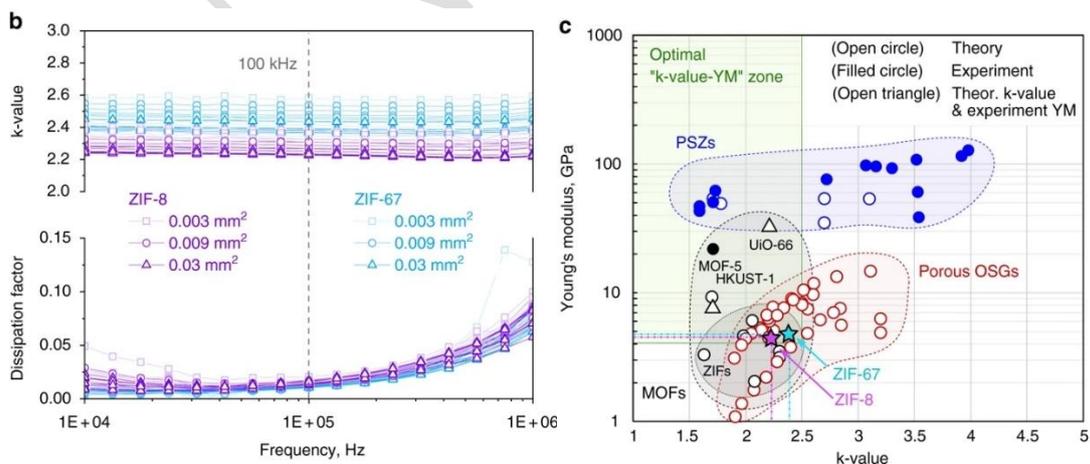


图 2: MOF-CVD ZIF-8 和 ZIF-67 薄膜的介电常数和杨氏模量

研究人员表示，该技术有助于开发更小、更强大的芯片，从而为自动驾驶

和智能城市等应用提供更节能的解决方案。

该研究成果发表在《Nature Communications》，Publication: 19 August 2019, Article number: 3729, DOI: 10.1126/science.aaw7840, 题目：“Vapor-deposited zeolitic imidazolate frameworks as gap-filling ultra-low-k dielectrics”。

沈湘摘译自

<https://www.nature.com/articles/s41467-019-11703-x>

<http://baijiahao.baidu.com/s?id=1644287096984959119&wfr=spider&for=pc>

美国麻省理工学院开发出史上最大规模碳纳米管微处理器

电子学正接近一个重大的范式转变，因为硅晶体管的规模化不再产生历史性的能源效率效益，从而推动了对超越硅纳米技术的研究。基于碳纳米管场效应晶体管（CNFET）的数字电路有望带来可观的能效效益，但是纳米碳管固有缺陷和可变性，阻碍了大规模集成系统的实现。

2019 年 8 月 28 日，美国麻省理工学院的工程师在花费数年时间应对碳纳米管设计与制造方面的挑战之后，在 6 年前设计的一个迭代版本基础上，利用 14000 多个碳纳米管晶体管制作出一款新型微处理器。该 16 位微处理器基于 RISC-V 开源芯片架构，在 16 位数据和地址上运行标准 32 位指令，包含 14000 多个互补金属氧化物半导体 CNFET，并使用行业标准设计流程和工艺进行设计和制造。

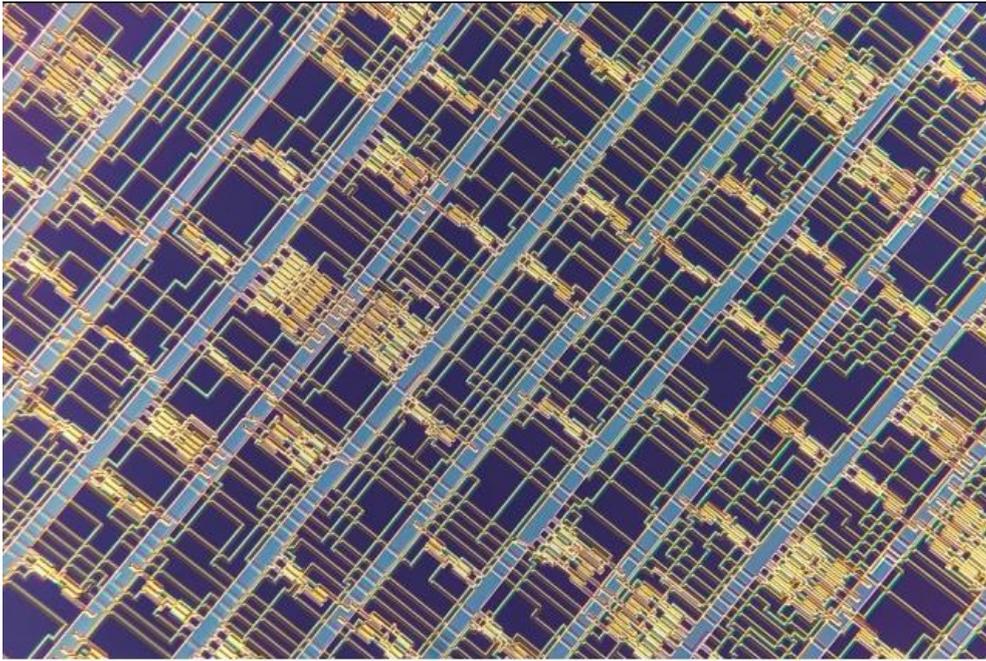


图 1：新型碳纳米管场效应晶体管微处理器的显微图像

研究人员提出了一种碳纳米管的制造方法，一套综合的处理和设计技术，以克服整个晶圆基板宏观尺度上的纳米缺陷：

1、CNFET 制造始于在溶液中将碳纳米管沉积到具有预先设计好的晶体管结构的晶圆上。然而，一些碳纳米管会不可避免地随机粘在一起，形成大束，在芯片上形成了大颗粒污染物。为了清除这种污染物，研究人员发明了 RINSE（removal of incubated nanotubes through selective exfoliation，用选择性剥离的方法去除孵化的纳米管）技术。晶圆会通过一种促进碳纳米管粘合的试剂进行预处理。然后，晶圆被涂上某种聚合物，并浸入一种特殊的溶剂中。这样一来可以冲走聚合物，而这些聚合物只能将带走大束的碳纳米管，而单个碳纳米管仍会粘附在晶圆上。与其他类似方法相比，该技术可使芯片上的颗粒密度降低约 250 倍。

2、研究人员解决了 CNFET 常见的功能性问题。二进制计算需要两种类型的晶体管：“N”型晶体管，打开代表比特位为 1，关闭代表比特位为 0；“P”型晶体管则相反。用碳纳米管制造这两种类型的晶体管通常会生产性能各异的晶体管。为了解决这个问题，研究人员开发出一项称为 MIXED（metal interface engineering crossed with electrostatic doping，与静电掺杂交叉的金属界面工程）

的技术，它能精确地调整晶体管的功能和优化。在这项技术中，他们把某些金属（铂或钛）附着在每个晶体管上，这样就可以将晶体管固定为 P 或者 N。然后，通过原子层沉积法将 CNFET 涂覆到某种氧化物化合物上，从而调整晶体管的特性，以满足特定应用的需求。

3、研究人员还提出了一项称为 DREAM (“designing resiliency against metallic CNTs”，即设计对抗金属性的碳纳米管) 的技术。这项技术以一种方式放置金属性的 CNFETs，使之不会干扰计算。在这个过程中，他们将严格的纯度要求放宽了四个数量级，只需要纯度达 99.99% 的碳纳米管。

此项研究证明，微处理器可以完全由碳纳米管场效应晶体管（CNFET）制造，其设计和制造方法克服了之前与碳纳米管相关的挑战。这项工作是碳纳米管的一个重大进展，为下一代超越硅电子系统铺平了道路。

该研究成果发表在《Nature》，Publication: 28 August 2019, 572, 572:595 - 602，题目：“Modern microprocessor built from complementary carbon nanotube transistors”。

沈湘摘译自

<http://news.mit.edu/2019/carbon-nanotubes-microprocessor-0828>

<https://www.nature.com/articles/s41586-019-1493-8>

基于高导电性纳米材料石墨烯研制出迄今最小加速传感器

瑞典皇家理工学院电子工程与计算机科学学院微纳米系统系和集成设备和电路系合作，利用高导电性纳米材料石墨烯，在不影响灵敏度的前提下、极大缩小了元件尺寸，研制出了迄今最小的加速传感器。

研究人员证明了附加有硅检测质量（silicon proof masses）的悬浮双层石墨烯带可以用作弹簧-质量和压阻传感器。这些传感器采用与大规模半导体制造技术兼容的工艺制造，可以生产出比传统最先进的硅加速度计小至少两个数量级

模具面积的 NEMS 加速度计。研究人员还利用研发的装置提取了双层石墨烯的杨氏模量值，表明石墨烯带具有显著的内应力。

这一设备有望促进人体传感器和导航技术的发展，用于研制心血管疾病监测系统、超灵敏的可穿戴设备和便携式运动捕捉系统等。

该研究成果发表在《Nature Electronics》，Publication: 02 September 2019, 2: 394 - 404, DOI: 10.1126/science.aaw7840, 题目：“Graphene ribbons with suspended masses as transducers in ultra-small nanoelectromechanical accelerometers”。

沈湘摘译自

<https://www.nature.com/articles/s41928-019-0287-1>

MSL

应用实施

三星推出功耗更低的第六代 V-NAND 存储器

8 月初，三星推出了第六代 V-NAND 内存，为了进一步提高容量和密度，它拥有 100 多个活动层。与三星的上一代 V-NAND 相比，新内存的延迟降低了 10%，功耗降低了 15%。

三星的第六代 V-NAND 可提供高达 136 层以及 charge trap flash (CTF)。新内存使用一个堆栈，并且不使用字符串堆叠等技术来构建超过 100 个层。为了确保最小的错误和低延迟，三星不得不使用新的速度优化电路设计。后者使新的 3D TLC 256 千兆芯片提供低于 450 微秒 (μs) 延迟用于写操作和低于 45 微秒用于读操作，相比于 5 时，这是 10% 的速度次于上一代 V-NAND。同时，最新的 V-NAND 功耗也低于其前代产品。

新的 256Gb 136 层 V-NAND 器件使用 6.7 亿个孔，低于上一代的 9.3 亿个孔，这意味着新芯片需要更少的工艺步骤并且更容易制造。重要的是，三星计划将其采用速度优化电路设计的 136 层架构用于构建超过 300 层的 V-NAND 器件，方法是将三个电流堆叠安装在彼此之上。

三星的第六代 V-NAND 具有业界最快的数据传输速率，利用该公司独特的制造优势，将 3D 内存提升到新的高度。利用其 channel hole etching 技术，与第五代 V-NAND 相比，新型 V-NAND 的单元数量增加了 40%。较高的堆栈往往更容易受到错误和读取延迟的影响，但三星通过应用速度优化的电路设计克服了这些限制。

今年底，三星将发布 512 Gb 136 层 V-NAND 设备，这些设备将用于其他驱动器以及 eUFS 存储解决方案。

邹丽雪选摘自

<https://www.samsung.com/cn/ssd/>

东芝推出 96 层 3D 闪存的新 NVMe/PCIe 固态硬盘

2019 年 8 月 1 日，东芝电子有限公司宣布推出两个全新系列的 NVMe/PCIe 3.0 Gen3x4 M.2 固态硬盘(SSD)：RD500 和 RC500 系列。这两个产品系列均采用东芝存储器株式会社最先进的 96 层 TLC（三阶存储单元）BiCS FLASH 3D 存储器。新的固态硬盘系列将陆续在今年第四季度上市。

东芝存储器株式会社此次推出的新固态硬盘主要面向如今的主流玩家、DIY 装机用户和系统升级解决方案追求者，提供高性能解决方案。下一代 PCIe 接口使 RD500 和 RC500 系列能够提供比 SATA SSD 存储延迟时间更短、电脑响应速度更快的体验。

RD500 系列是电脑游戏玩家的适宜之选，其新设计的 8 通道控制器充分发挥了 BiCS FLASH 的潜力，可提供一流的性能。RD500 系列的顺序读写速度分别达到 3,400MB/s 和 3,200MB/s，随机读写性能高达 685,00 IOPS 和 625,000 IOPS。RD500 系列的容量高达 2,000 千兆字节(GB)/2 兆字节(TB)。RC500 系列采用 4 通道控制器，其开发之初即旨在提供比 SATA 更快的性能，非常适合于主流电脑需要更快解决方案的用户。RC500 系列单侧模块的容量高达 1,000GB/1TB，实现了一流的随机性能。

RD500 和 RC500 的主要特点包括：96 层 TLC BiCS FLASH、PCIe 3.0 Gen3x4，支持 NVMe 1.3c 接口规范，提供紧凑型 M.2 2280(22x80 毫米)外形尺寸，与台式机和笔记本电脑兼容。

SLC 缓存东芝存储器株式会社的新固态硬盘系列于 8 月 2 日至 5 日上海举行的中国数字娱乐博览会(ChinaJoy)东芝存储展台上展出。

邹丽雪选摘自

<https://www.csdn.net/article/a/2019-08-01/15978680>

海力士推出 GOLD S31 系列固态硬盘

2019 年 8 月 15 日，韩国 SK hynix 公司（海力士公司）宣布推出其“Gold S31”固态驱动器。GOLD S31（SATA III-第一代）是 SK 海力士首款 SuperCore 系列消费级 SSD。

这款 Gold S31 紧凑型 2.5 英寸硬盘采用的是 3D NAND 闪存技术和 SATA 6Gbps 接口，容量版本分别为 250GB、500GB 和 1TB，读写性能方面，这三款 SSD 的读取速度和写入速度均分别为 560MB/s 和 525MB/s，且都有五年保修期。Gold S31 推动了高性能 SSD 的限制，为用户提供了下一级的速度。不过这三款 SSD 的硬盘寿命不同，250GB 规格 SSD 拥有 200 TBW，500GB 拥有 300 TBW，1TB 则拥有 600 TBW，平均每天 0.3 次全盘写入。

SK 海力士将会首先通过亚马逊在北美市场独家销售这系列 SSD，并且计划在明年扩展到欧洲市场，SK 海力士预计将于明年推出 PCIe 接口的产品。GOLD S31 的所有关键部件，从 NAND Flash 和内置控制器到 DRAM 和固件，都是由 SK hynix 设计和生产的。

邹丽雪选摘自

<http://www.skhynix.com/cha/pr/pressReleaseView.do?seq=2811&offset=1>

Microchip 推出用于 OpenCAPI 内存接口的 DRAM 控制器

近日，微芯片技术公司推出 SST26VF 系列四 I/O™（SQI™）3V 闪存系列。用 EUI-48 预编程™和 EUI-64™地址，为使用以太网、蓝牙的连接应用程序提供具有成本效益的即插即用存储解决方案。

EUI-48 和 EUI-64 节点地址都包括组织唯一标识符（OUI）和扩展标识符

(EI)。虽然 OUI 是由各个公司从 IEEE 购买的，但 EI 通过在每个产品中构建唯一的 EI 来分配和管理每个公司，从而确保为每个使用或发运的设备提供全球唯一的扩展唯一标识符 (EUI) 节点地址。Microchip 预编程的 SST26VF 系列器件是灵活的 MAC 地址芯片，具有独特的预编程 EUI-48 地址和兼容的 EUI-64 地址帮助设计人员节省时间和成本，同时加快中低容量产品的上市时间。MAC 地址选项的闪存器容量包括 16Mb，32Mb 和 64Mb。

SST26VF064BEUI，SST26VF032BEUI 和 SST26VF016BEUI 器件具有六线，4 位 I/O 接口，可在低引脚数封装中实现低功耗和高性能工作。该器件采用 8 引脚 SOIC 和 8 触点 WSON 封装，占用的电路板空间更少，整体系统成本更低。具有丰富的 SQI 闪存，具有灵活的写保护功能，可确保代码不会被无意覆写或擦除。该系列产品集成了 Microchip 专有的 SuperFlash 技术，具有高耐用性，低工作电流和低功耗，非常适合工业和消费者云连接应用，如家庭智能集线器，智能家居电器，楼宇控制设备，工厂自动化，安全和监视设备。

SST26VF064BEUI 的售价为 2.37 美元，SST26VF032BEUI 的售价为 1.46 美元，SST26VF016BEUI 的售价为 1.13 美元。

邹丽雪选摘自

<https://www.microchip.com/en/pressreleasepage/reduce-production-costs-and-time-to-market-with-new-memory-family>

西部数据推新款 My Passport 移动硬盘

西部数据推出了全新的 My Passport 移动硬盘，最高 5TB 超大容量，最大厚度只有 19.15 毫米厚。

WD My Passport 随行版移动硬盘拥有全新外观设计，容量高达 5TB。新产品为用户提供黑、蓝、红三款色彩选择，更有 Mac 版本独有的午夜蓝设计。

WD My Passport 随行版移动硬盘已针对 Windows10 操作系统进行了优化，并配

备了可以向后兼容 USB 2.0 的 USB 3.0 连接器。同时，Mac 版已经针对 macOS Mojave 进行了优化，并配备 USB-CTM 连接器，让用户开箱即用，十分便捷。

出于对用户存储内容的安全性的考虑，WD My Passport 随行版移动硬盘附带了 WD Discovery 软件来支持 WD Security（密码保护）以及 WD Drive Utilities。新款 WD My Passport 随行版移动硬盘均属 WD 品牌旗下，延续了品牌的高度可靠性且享有品牌提供的三年有限保修。

WD My Passport 随行版移动硬盘提供从 1TB 到 5TB 不等的容量版本供用户选择。

邹丽雪选摘自

<https://www.westerndigital.com/zh-cn/company/newsroom/press-releases/2019/2019-09-04-western-digital-delivers-its-slimmest-5tb-portable-hard-drive>

《集微技术信息简报》是由中国科学院文献情报中心情报研究部承担编辑的半导体、集成电路、微电子相关领域科技信息综合报道及专题分析简报（双月报），于2014年3月正式启动，2014年为季度发行的《光刻技术信息简报》，2015年更名《集微技术信息简报》双月发行，2017-2018年根据服务内容聚焦点更名《第三代半导体技术信息简报》。2019年起卷名恢复《集微技术信息简报》。按照“统筹规划、系统布局、分工负责、整体集成、长期积累、深度分析、协同服务、支撑科研”的发展思路，规划和部署《集微技术信息简报》。《集微技术信息简报》服务对象是集成电路、微电子领域的相关领导、科技战略研究专家和科研一线工作者。《集微技术信息简报》内容力图兼顾科技决策和管理者、科技战略专家和领域科学家的信息需求，报道集成电路、微电子领域的国际科技战略与规划、科技计划与预算、科技进展与动态、科技前沿与热点、重大科技研发与应用、重要科技政策与管理等方面的最新进展与发展动态，不定期提供半导体、集成电路、微电子领域热点方向的专题分析。

《集微技术信息简报》是内部资料，不公开出版发行；除了其所报道的专题分析报告代表相应作者的观点外，其所刊载报道的中文翻译信息、汇编信息等并不代表编译者及其所在单位的观点。

NSTL 微电子器件及集成专项情报服务团队

执笔人：王丽 沈湘 邹丽雪 于杰平

联系人：王丽

电话：010-82626611-6649

电子邮件：wangli@mail.las.ac.cn

