

集微技术信息简报

2024 年第 **3** 期 (总第 60 期)

中国科学院文献情报中心

2024 年 5 月制

本期目录

政策计划

美国发布芯片制造研究所计划，打造半导体数字孪生创新引擎1

美国能源部宣布投资 1.6 亿美元成立微电子科学研究中心6

韩国政府推出 AI 及半导体等三大前沿科技振兴计划11

美国商务部资助台积电 66 亿美元资金14

美国商务部资助美光科技公司 61.4 亿美元资金15

欧盟启动新一轮“地平线欧洲”项目支持量子技术领域前沿研究.....16

美国海军研究实验室发布《未来 25 年的 25 项技术》17

美国将 37 家中国实体列入出口管制“实体清单”，含 22 家量子产业相关实体.....18

美国商务部修订对华半导体出口管制规定20

产业洞察

SEMI：2023 年全球半导体材料市场销售额从历史高点下降21

美国半导体行业协会发布《半导体劳动力发展：政策蓝图》报告 ..22

人工智能助力科学发现：突破与挑战24

前沿研究

湖南大学开发出基于二维材料的低温单片式三维异构集成工艺28

中国科学院和瑞士洛桑联邦理工学院合作研发可大规模制造的钽酸锂光子芯片.....30

美国麻省理工学院开发新技术将原子间距离缩小至 50 纳米31

中国科大首次实现光子的分数量子反常霍尔态32

英特尔在可扩展硅基量子处理器领域取得突破，向量子实用性更进一步34

清华大学实现可随机存取 1000 个光量子比特的超大规模多用途量子存储器.....35

美国实现在海上运行的小尺寸、高性能碘分子光钟	36
国际知名量子企业 Quantinuum 公司宣布实现 99.9%的双量子比特门保真度.....	37

产业动态

谷歌发布第六代 TPU 芯片 Trillium.....	39
台积电宣布“A16”芯片制造技术将于 2026 年量产	40
英特尔宣布组装完成业界首台商用高数值孔径极紫外光刻机	41
英特尔研制出世界上最大的神经形态计算机	42
SK 海力士与美国印第安纳州签约建造新一代 HBM 先进封装厂	43

政策计划

美国发布芯片制造研究所计划，打造半导体数字孪生创新引擎

2024 年 5 月 6 日，美国商务部发布“CHIPS 制造研究所”资助计划，预计投入高达约 2.85 亿美元资金，用于建立专注于半导体数字孪生技术的研究所。美国《芯片与科学法案》中“芯片法案”（CHIPS）专门针对半导体领域，为美国半导体研发、制造以及劳动力发展提供了高达 527 亿美元的资助。在研发方面，美国商务部 CHIPS 研发办公室通过国家半导体技术中心（NSTC）、国家先进封装制造计划（NAPMP）、CHIPS 计量计划以及 CHIPS 制造研究所等四个计划推动美国研发领先地位。此前，前三个计划皆已公布优先资助方向或资助机会。

美国“CHIPS 制造研究所”（以下简称“研究所”）将致力于实现半导体制造、先进封装、组装测试过程中数字孪生的开发、验证和使用，同时构建一个以共享设施为支撑的协同环境。数字孪生技术可大幅降低美国芯片开发和制造成本。半导体数字孪生可以作为虚拟制造车间来实时模拟物理车间，以发现改进产品和加快流程的方法，同时让制造商对技术改进做出事前评估。本文梳理了美国 CHIPS 制造研究所的愿景目标、业务/研发领域以及阶段性成果要求，供参考。

一、背景和目标：释放半导体行业数字孪生的全部潜力

（一）发展背景

根据美国国家科学、工程和医学院的权威阐释，数字孪生作为一组精密的虚拟信息构建体，不仅模拟自然、工程或社会系统的结

构与行为，更以物理孪生体的实时数据为驱动，动态更新，展现其独特的预测能力¹。这种虚拟与物理世界的双向交织与互动，正是数字孪生技术的核心所在。

在半导体制造、封装、组装和测试等诸多关键环节，数字孪生技术以其前瞻性和创新性，展现出引领行业变革的潜力。一些业界领先公司已开发并部署了专有的数字孪生和相关资源，来优化关键生产环节。尽管投资巨大，半导体领域的数字孪生技术仍面临技术碎片化、透明度与信任度不足，以及高昂的准入门槛等严峻挑战。

（二）愿景目标

美国政府召集半导体制造生态系统各利益相关方来共同解决这些技术挑战，通过建立全新的 CHIPS 制造研究所，来释放半导体行业数字孪生的全部潜力，并使各种规模的制造商受益。

1. 愿景：研究所能够将数字孪生模型无缝集成到美国半导体制造、先进封装、组装和测试行业，从而实现创新的快速开发和采用，并增强数十年的国内竞争力。

2. 使命：研究所将通过共享设施在国内半导体行业内营造协作环境；通过资助的研究项目支持行业主导的解决方案；通过大量共同投资加速技术商业化；并实现数字孪生劳动力发展。

3. 目标：（1）召集半导体制造、先进封装、组装测试行业的利益相关者，在协作环境中解决与数字孪生相关的共同挑战。（2）提高与制造相关的数字孪生的技术水平，包括单元级数字孪生和多个数字孪生的组合。（3）通过使用数字孪生改善产能规划、生产优化、设施升级和实时流程调整，显著降低美国芯片开发和制造成本。（4）缩短半导体制造、先进封装、组装测试的开发周期，并加速相关创新技术的开发和采用，包括突破性工具、材料和制造工艺。（5）推

¹ <https://www.nist.gov/news-events/news/2024/05/chips-america-announces-285-million-funding-opportunity-digital-twin-and-0>

进数字孪生课程、最佳实践和实践机会，以培训下一代美国半导体劳动力。（6）创建一个数字孪生市场，供行业访问数字模型和制造工艺，并降低数字孪生开发和实施的风险。

二、业务领域及里程碑：连接虚拟与现实解决现实世界挑战的应用

CHIPS 制造研究所将围绕研究所运营、物理与计算资源共享、行业领先的解决方案、教育与劳动力发展四个业务领域开展业务及研发活动，各业务领域分四个阶段交付成果。

（一）业务领域 1（OA1）——研究所运营

1. 业务活动范围

研究所运营方面的业务活动包括：（1）吸引并服务来自工业界、学术界、非政府组织、国家实验室和其他团体的不同利益相关者的成员；（2）制定和实施明确的治理和运营结构以及会员参与战略，包括保护会员知识产权和联邦资助的研究产品的政策；（3）创建和维护研究所技术投资策略，确定其它业务领域的技术和非技术挑战；（4）制定和执行财务管理战略，以实现研究所的长期可持续性，包括在 CHIPS 研发资金到期后。

2. 业务里程碑及成果

在运营第一阶段，需至少实现：（1）聘请完整的研究所领导团队；（2）雇用或签约对研究所运营至关重要的其他关键人员；（3）最终确定研究所管理和治理战略，包括会员协议、知识产权管理计划和研究安全计划；（4）召集会员，完善研究所投资策略；（5）在获批后六个月内，努力与其他相关外部 CHIPS 研发资助计划和实体达成协调协议，包括但不限于国家半导体技术中心（NSTC）；（6）根据实现研究所级别目标的需要，招募多元化的成员；（7）从研究所成员或其他来源获得所需的成本分摊和任何额外的实物共同投资。

在运营后期，需至少实现：（1）知识产权管理计划的更新；（2）新的或更新的特定阶段项目计划；（3）影响研究安全或企业风险的任何重大事件的报告；（4）如果发生重大变化，对研究所管理和治理策略或研究所投资策略进行额外更新。

（二）业务领域 2（OA2）——物理与计算资源共享

1. 业务活动范围

物理与计算资源共享方面，力求建立一个由设施、设备和工具组成的网络，以满足研究所成员的广泛要求。OA2 业务活动包括：

（1）获取在美国境内不少于两个物理地点的物理资产，以建立一个网络，代表半导体制造、先进封装、组装测试行业的关键流程；（2）建立计算能力，以提供和改进代表工具和其他必要实物资产的数字孪生互联网络；（3）为研究所及其成员利用实物资产和数字孪生网络进行创新提供所需的专业人才；（4）建立数字市场，为会员提供数字孪生和相关知识产权的获取途径。

2. 业务里程碑及成果

在 OA2 实施第一阶段，需至少实现：（1）根据会员需求，在不少于两个国内地点获得对实物资产的一致访问权；（2）建立计算能力并为成员提供对功能性数字孪生骨干网的访问，以及多个数字孪生之间的连接（例如数据和模型标准、数据保护和准确性）；（3）雇用或承包研究所的专业知识来支持实物资产、计算能力、研究所牵头的项目和会员牵头的项目。

在 OA2 实施后期，需至少实现：（1）展示使用物理资产、计算能力和功能性数字孪生骨干网来开展服务于研究所级技术目标的项目；（2）在获资助后两年内，对数字孪生骨干网进行一次重要的示范，就简单制造流程（例如，模拟前端制造、先进封装或组装成印刷电路板等简化流程建模）的多行业相关数字孪生进行示范，并服务于研究所级别的技术目标；（3）实物资产数量和质量的提高；

（4）数字孪生骨干网性能的改进（例如，数字孪生可操作性和数字工艺流程的准确性）；（5）减少将新的数字孪生工具引入数字孪生骨干网所需的时间；（6）对数字孪生骨干网进行更多演示，以表明研究所的完整技术范围。

（三）业务领域 3（OA3）——行业领先的解决方案

1. 业务活动范围

“行业主导的解决方案”需要研究所通过研究、开发和示范项目来实现。OA3 业务活动包括：（1）发布项目征集，通过竞争性资助的会员牵头的项目和研究所牵头的项目来提高数字孪生能力。这些能力包括在单个数字孪生系统以及多个数字孪生系统（涉及简单制造流程和制造全流程）的集成和互操作性方面，进行创新和可衡量的改进。例如，减少开发和演示数字孪生所需的时间；利用人工智能提高数字孪生骨干网或共享能力模型其他要素的性能。（2）发布项目征集，通过竞争性资助的会员项目和研究所牵头的项目来解决半导体制造（包括前端制造、先进封装、组装测试）的现实挑战。将数字孪生用于解决现实世界挑战的应用包括使用数字孪生或多个数字孪生的组合来优化物理工艺流程（半导体设计、制造、先进封装、组装测试）。例如，减少半导体产品开发和部署所需的时间；实现新材料与制造的融合；通过数字实验减少物理实验需求；通过设计技术协同优化或系统技术协同优化提高产量、运营效率、可持续性或其他关键绩效指标。

2. 业务里程碑及成果

在 OA3 实施第一阶段，需至少实现：（1）发起至少一次项目征集，为会员牵头的项目征求建议书；（2）启动研究所牵头的项目。

在 OA3 实施后期，需至少实现：（1）后期二、三阶段需启动多个项目征集，为会员牵头的项目请求提案；（2）启动其他研究所牵头的项目；（3）获资助后两年内，展示至少一项研究所资助的重

大创新在现实系统中的应用；（4）第四阶段里程碑必须包括完成会员牵头和研究所牵头的项目。

（四）业务领域 4（OA4）——教育与劳动力发展

1. 业务活动范围

教育与劳动力发展方面的业务活动包括：（1）培养具备数字孪生能力的劳动力。除了设计和制造芯片所需的熟练劳动力之外，数字孪生市场的增长还需要能够构建、维护和操作数字孪生模型及其物理模型的工人。相关发展方案包括，专注于数字孪生活动的带薪研究实习和奖学金、本科生带薪研究经历、学徒前培训、注册学徒培训以及与雇主、劳工组织、社区组织和劳动力发展委员会的合作伙伴关系。（2）利用数字孪生技术培训制造业劳动力。数字孪生集成到增强现实或虚拟现实等工具后，可以帮助获得更多与行业相关课程和培训。例如，数字孪生可以使无法实际接触特定制造工具的个人通过虚拟方式接受工具培训。

2. 业务里程碑及成果

在 OA3 实施需至少实现：（1）第一、二、三阶段各启动至少一项项目征集，为会员牵头的教育与劳动力发展项目征求建议书。（2）第四阶段完成会员牵头和研究所牵头的项目。

（执笔：王丽 李国强）

美国能源部宣布投资 1.6 亿美元成立微电子科学研究 中心

2024 年 5 月 8 日，美国能源部（DOE）宣布投资 1.6 亿美元成立微电子科学研究中心，专注节能微电子和极端环境下的微电子。该举措旨在实施 2022 年《芯片和科学法案》中“微电子研究促进能源

创新”关键条款，确保美国在半导体创新方面的未来领导地位¹。项目申请向 DOE 国家实验室开放，其他机构可被提议为 DOE 国家实验室牵头的任务承担机构。

一、研究资助背景

得益于高技能的科学和工程劳动力以及世界领先的实验研究能力，DOE 在微电子技术的基础创新方面具有悠久的历史。人工智能爆炸式增长快速增加了能源消耗量，极大提高了改进计算能效的必要性，以推动未来前沿人工智能所需的高效计算能力。未来微电子技术的竞争力不仅取决于其提供先进功能的能力，还取决于其高效运行的能力。此外，能源效率的创新对于满足未来需求和实现拜登-哈里斯政府的 2050 年脱碳目标也至关重要。对于 DOE 的科技任务来说，不仅需要微电子技术的进步，还需要专门设计能在**高辐射、低温和高磁场**等极端环境中运行的微电子技术。虽然这两种需求有时重叠，但首次征求的项目将仅专注能效或极端环境其中一方面。尽管量子器件（量子传感器、量子位等）也能在极端环境下运行，但其不在此次资助范围内。

能源部科学办公室的多个项目，例如高级科学计算研究（ASCR）、基础能源科学（BES）、聚变能科学（FES）、高能物理（HEP）和核物理（NP），皆对用于计算、通信、传感和电力的微电子技术基础研究的多研究者、跨学科提案感兴趣，共同寻求在能源效率和/或极端环境韧性方面的变革性进步。被授予的项目网络将形成一个或多个微电子科学研究中心。

二、重点资助领域

DOE 微电子科学研究中心首次拟重点资助四大研究领域的基础科学研究，鼓励项目资助提案应至少在其中两个领域进行集成研究²。

¹ <https://www.energy.gov/science/articles/department-energy-announces-160-million-research-form-microelectronics-science>

² <https://science.osti.gov/-/media/grants/pdf/lab-announcements/2024/LAB-24-3320.pdf#page=11>

1. 新材料或改进材料、表面处理和控制在、化学、合成和制造

拟资助研究必须专注于为探测、分析、通信和存储信息的方式变革奠定科学基础，而不是对当前技术的渐进式改进。研究项目应构造高能效的系统和工艺。重点资助方向具体包括：

(1) 利用分子间相互作用控制电子态或电子流的基础研究，如：

1) 以分子识别作为分子合成图案化结构的基础。2) 可控距离上电子传输路径的短程相互作用。3) 为内存提供定态电子的分子合成。4) 受生物系统启发的、用于计算的新工艺方法，灵感来自于生物系统控制电子转移、感知和响应环境条件以及处理多余能量的方式。此外，提案意向还包括探索和控制新型材料系统和物理特性，用于实现未来的逻辑、存储、传感和通信设备和系统。尤其是，广泛的电子和磁性材料的发现、合成、表征和控制，包括但不限于：半导体、超导体、铁电体、多铁性以及光电子和拓扑材料，以及有潜力集成到未来纳米制造器件和系统中的 1D、2D 和纳米结构材料。

(2) 合成和制造科学研究，包括合成具有所需结构、性能和功能的材料和分子的新技术。包括但不限于：1) 通过原子逐层控制合成复杂薄膜和纳米级材料；2) 了解液体和其他前体状态对大块纳米级材料加工的贡献；3) 大规模纳米结构材料的低能量加工技术；4) 创新的合成方法，以实现物质的可扩展组装。

(3) 等离子体技术。包括但不限于：1) 通过在等离子体科学、反应器技术、工艺工程和等离子体化学方面的综合努力，实现器件制造的高效和可持续发展；2) 理解、表征和控制原子尺度下的等离子体表面相互作用，以实现未来微电子和半导体制造所需的材料和器件结构；3) 开发基础数据和集中数据库，以实现全面的低温等离子体诊断和建模；4) 实现对基本低温等离子体物理、化学和表面相互作用的实验验证、预测和集成建模，以实现下一代半导体等离子体工艺，并努力开发新的体制结构，以应对该领域的新挑战。

2. 新的计算范式和架构

微电子领域需要新的研发机会，以实现超越当前最先进计算技术的突破。为了在未来十年实现新一代节能计算系统，需要对微电子协同设计方法背后的科学和技术进行重新彻底地概念化，以将新兴的设备、材料、互连、光子学和非线性现象与科学计算应用的需求相结合。重点资助方向具体包括：

(1) 开发新的建模和模拟软件工具，结合人工智能和机器学习技术，以加快探索和开发新兴硬件方法并推动一系列新的计算技术。包括：1) 确定新的方法来解决处理器之间和节点之间的数据移动、高性能计算、边缘计算、生物启发或神经形态计算，以及用于科学应用的先进无线技术。2) 神经形态计算，这一研究领域需要各种科学学科之间的有效合作，从材料科学、器件、微电子、工程、计算机科学、高性能计算到神经科学，最终目标是开发一种能够自主操作、学习、自我诊断和修复的节能计算架构。

(2) 其他有望实现微电子能源效率变革性提高的方法。包括：1) 2020 年高级计算生态系统战略计划呼吁“支持对新型、超越 CMOS 器件和/或硬件主题的研究，以支持这些计算范式的实现；2) 支持超越 CMOS 器件/逻辑、内存/存储器（memories/storages）和互连的研发，以及它们在超导体、生物分子、自旋电子和光子学等领域的集成，以建立用于实现新兴计算范式的高级硬件平台。

(3) 非挥发性、自旋电子学、磁性、超导性、离子导电性和光子力学在内的方法，使用数字逻辑、模拟计算或两者的组合，有可能实现节能的通用和专用设备。

3. 集成传感、边缘计算和通信功能

如今的实验、观测和计算科学涉及动态集成和交互式合作。大多数科学仪器采用基于尖端微电子技术的先进传感器和紧密集成的专用前端电子设备以及触发和数据采集电子设备。通常，这些仪器

必须在极端的辐射、温度或磁场环境中工作，并且是低功耗的。重点资助方向具体包括：

(1) 具有精细检测效率和能量或空间分辨率的传感器，用于广泛的能量和波长范围内的带电粒子和辐射检测。除硅材料外，需要改进或利用新传感器材料（例如：宽带隙半导体、金刚石、薄膜材料、2D 材料、超导体材料等），以在广泛的范围内提高性能；并且需要与工业界合作开发材料工艺，对这些材料进行结构设计，以制造传感器。

(2) 专用集成电路和边缘计算在模拟传感器信息提取、数字化和处理方面的研究，实现所有传感器、模拟、数字处理和通信功能的单片式集成或紧密耦合。需要开发继续提高集成度的新技术，包括：1) 实现传感器、模拟和数字数据处理元件垂直 3D 集成的新型互连技术；2) 集成光子学或射频发射器组件的新工艺（“4D 集成”），用于光学或无线通信。

(3) 在极高电磁辐射 (≥ 100 s of Mrad)、超低温 (~ 100 K) 或深低温 (≤ 4 K)、高磁场 (≥ 1 T) 等极端环境中工作的探测器。包括：1) 工艺技术、模型和标准单元库；2) 片上系统的构建块（例如，低功率、高速 I/O 协议，无线，电源管理，单事件效应 (SEE) 缓解技术，皮秒精度时钟和定时电路)；3) 新兴的设计和验证方法，包括物联网分布式网络技术和硬件内神经网络、神经形态处理和异步技术。

(4) 从前端传感器开始数据采集，并将数据永久存储在触发式或流体系架构中。未来的大型探测器需要实现百亿亿次 (EB) 级的实时、持续的数据传输和处理。因此，需要研究：1) 高带宽、抗辐射、低功耗的数据链路；2) 采用低延迟人工智能和机器学习技术在异构硬件上进行实时处理；3) 神经形态计算；4) 用于触发的高级特征提取。最终目标是开发能够自主操作的探测器系统技术，包括

自校准和对准以及自诊断和修复。

4. 极端环境下的加工、辐射、辐射传输和材料相互作用

扩展摩尔定律的持续探索和经济驱动，在很大程度上取决于光刻技术定义的晶圆制造特征尺寸。未来的器件制造需要对超低损伤蚀刻工艺进行研究。更深入理解真空紫外光（VUV，<200nm）和自由基、离子、晶体表面和鞘层电场对等离子体蚀刻的协同效应，对未来的微电子加工至关重要。需要彻底了解等离子体 VUV 光的产生、表面传输以及光子-表面相互作用的复杂化学和固体物理学，包括电子效应。

重点资助领域包括但不限于：1）产生 EUV 光的高效等离子体源；2）EUV 光子和等离子体与 EUV 源和光刻扫描仪中的背景气体、光学和等离子体表面的相互作用；3）控制等离子体产生器中锡（Sn）液滴的控制管理；4）用于光刻和桌面计量的 EUV 光的有效生成；5）为满足未来工艺需求而对等离子体激发激光功率进行扩展；6）EUV 生产中使用的多种等离子体的有效诊断和建模；7）控制、定制和操纵用于半导体处理的 VUV，以增强（或淡化）光子激发的表面工艺，理解和控制等离子体使能的蚀刻反应；8）了解光辅助蚀刻的机制，了解 VUV 引起的损伤和缺陷，了解 VUV 光对其他等离子体表面工艺的影响及其对等离子体的反馈；9）量化等离子体对表面产生的 VUV 通量；10）提高 VUV 光的产生和传播机理的理解；11）验证 VUV 蚀刻及缺陷形成的机制。

（执笔：沈湘 王丽）

韩国政府推出 AI 及半导体等三大前沿科技振兴计划

韩国总统科学技术咨询委员会（PACST）于 2024 年 4 月 25 日召开全体会议，审议并通过了涉及 AI 及半导体、先进生物技术和量

子科技三大关键领域的科技振兴计划¹。此次会议的目标是在 2030 年前使韩国在上述三个前沿技术领域跻身全球前列。本文主要介绍了 AI 及半导体、量子科技两个领域的关键技术方向。

一、AI 及半导体领域

在 AI 及半导体领域，韩国政府计划积极推动九大关键技术创新方向，涵盖 AI 模型、AI 半导体以及软硬件技术生态三个层面。具体如下：

1. 韩国计划推动 AI 模型技术创新，通过率先开发专用 AI 和前沿 AI，在人工智能领域占据领先地位，为此将：（1）研发通用人工智能（AGI），突破现有生成式 AI 局限。（2）研发轻量化低功耗 AI 技术，在保持性能的同时最小化能耗。（3）抢占 AI 安全技术制高点，重点发展 AI 网络安全、深度伪造检测等关键技术。

2. 韩国将加强 AI 半导体技术创新，以取得在该领域的领先地位，为此将：（4）开发存内计算（PIM）技术，将 AI 计算能力融入内存芯片。通过在 DRAM 和非易失性存储器（NVM）中应用 PIM，来提高技术速度、降低功耗。（5）开发低功耗人工智能处理器（K-AP），致力研发模拟人脑结构的神经形态 AI 半导体。同时，加速 NPU 技术的迭代和产业化进程。（6）研发颠覆现有范式的新型器件和先进封装技术。通过建立从实验室到工厂的规模化平台，积极验证商业化潜力，并确保先进封装的原创技术，同时通过大规模研发投入为创新器件开发提供稳定支持。

3. 韩国将建立一个软硬件技术生态系统，让人工智能和半导体有机融合，为此将：（7）推进 AI 超级计算（K-Cloud 2.0）建设，结合国内开发的 AI 半导体，增强云服务能力。（8）开发端侧 AI 核心技术（如 AI 芯片和器件等），助力终端设备搭载本地 AI 能力，加速 AI 与日常生活的融合。同时，将在主要行业（如汽车、机械、

¹ <https://eng.president.go.kr/briefing/yKPaTKzX>

机器人、家电和国防）启动 K-On-Device AI 旗舰项目，帮助企业占领早期市场。（9）开发下一代开放式 AI 架构和软件，有效控制国内开发的 AI 半导体，实现在数据中心和终端中的运行，进一步完善 AI 半导体生态体系建设。

为有力推进“AI 半导体”战略，韩国将成立总统直属的国家人工智能委员会，统筹产学研政各界力量，全面布局 AI 半导体价值链，监督产业生态发展成果。

二、量子科技领域

依托多年来积累的先进工业和信息技术优势，韩国政府提出“量子计划”，重点布局核心量子技术、量子工程技术、创新应用与服务三大支柱领域，优先发展九大技术方向。具体如下：

1. 韩国将积极确保以下核心量子技术，以迅速赶上领先国家：

（1）作为量子计算机基础的量子处理器（QPU）。（2）用于解决工业和学术挑战的量子算法和软件。（3）量子网络，包括用于量子设备连接的量子互联网和下一代量子密码技术。（4）量子传感技术，如无 GPS 导航传感、超高分辨率量子成像等。

2. 韩国提出以下将引领未来的量子工程技术：（5）用于测量和控制量子态的量子材料、元件和设备。（6）用于设计和制造量子处理器核心组件的量子器件和工艺技术。（7）用于超算和量子计算机互补集成和利用的数字-量子混合技术。

3. 韩国提出为迎接未来工业化时代，必须开拓一下领域：（8）量子杀手级应用，在各领域产生量子科技的创新用例和服务。（9）量子人工智能，提高机器学习效率等。

为确保以上优先技术，韩国将采取五大配套举措：（1）大幅提升量子科技预算，加强战略研发；（2）支持青年科技人才，广纳全球顶尖人才；（3）建设开放式量子研究中心，整合科研力量；（4）深化国际合作，加强与全球顶尖高校联合攻关；（5）扩大量子基础

设施及产业支持，加强量子生态系统。此外，为了在未来为量子科技提供系统性、战略性支持，韩国将成立总理直属的量子战略委员会，建立产学研沟通机制，深化与主要国家的量子对话交流。

（执笔：李国强 王丽）

美国商务部资助台积电 66 亿美元资金

据官网 2024 年 4 月 8 日报道，美国商务部宣布和中国台湾台积电（TSMC）的子公司台积电亚利桑那公司（TSMC Arizona）签署了初步条款备忘录（PMT），将根据《芯片与科学法案》给台积电提供 66 亿美元直接资金，以支持台积电在亚利桑那州凤凰城的三家前沿晶圆厂生产世界上最先进的半导体¹。此外，商务部芯片计划办公室还将根据 PMT 向台积电亚利桑那公司提供约 50 亿美元的拟议贷款，且该公司表示计划向财政部申请高达 25% 的投资税收抵免。

继最初宣布在美国建立两个晶圆厂后，台积电亚利桑那公司承诺在 2030 年前再建造第三个晶圆厂。台积电计划在第二个工厂采用 2 nm 工艺制程技术，并在第三个工厂生产 2 nm 或更先进的芯片。在这笔资金支持下，台积电还将投资 650 多亿美元，确保在亚利桑那州形成一个规模庞大的前沿半导体集群，创造约 6000 个直接制造业工作岗位、20000 多个建筑业工作岗位和数万个间接工作岗位，并将最先进的半导体工艺技术带到美国，支持人工智能、高性能计算、5G/6G 通信和更多应用。

PMT 还提议提供 5000 万美元专项资金用于发展台积电亚利桑那公司的半导体和建筑劳动力。近期，台积电亚利桑那公司与亚利桑那州建筑和建造行业委员会签署了一项协议，计划利用注册学徒计划使亚利桑那州州府凤凰城建理工地的学徒利用率达到 15%。作为

¹ <https://www.commerce.gov/news/press-releases/2024/04/biden-harris-administration-announces-preliminary-terms-tsmc-expanded>

培养当地人才承诺的一部分，台积电亚利桑那公司在凤凰城的支持下，设立了首批州政府支持的半导体技术人员注册学徒计划，并积极与美国各地的大学工程项目合作。

（执笔：沈湘 王丽）

美国商务部资助美光科技公司 61.4 亿美元资金

据官网 2024 年 4 月 25 日报道，美国商务部和美光科技公司签署了一份不具约束力的初步条款备忘录（PMT），将根据《芯片与科学法案》提供高达约 61.4 亿美元的直接资助，以支持美光在爱达荷州和纽约州扩大国内 DRAM 芯片生产¹。美光计划在未来二十年内在纽约州和爱达荷州创造约 20000 个工厂和建筑工作岗位，并促进高达 1250 亿美元的私人资本，包括约 1000 亿美元纽约州投资以及约 250 亿美元爱达荷州投资，其中未来六年计划支出 500 亿美元。此外，芯片计划办公室还将根据 PMT 向美光科技提供约 75 亿美元的拟议贷款，且美光计划向财政部申请高达 25% 的投资税收抵免。这些投资将推动美光在未来二十年内实现约 40% 的 DRAM 芯片本土生产的计划，从而在美国创建一个强大的 DRAM 芯片生态系统。

美光科技计划使用 100% 可再生电力，减少温室气体排放，目标是到 2050 年实现净零排放。其投资计划具体包括：

1. 在纽约州建设四座晶圆厂，此次投资涉及前两座，专注于前沿 DRAM 芯片生产。每个晶圆厂将拥有 60 万平方英尺的洁净室，总计 240 万平方英尺，这是美国有史以来宣布的最大洁净室面积。

2. 在爱达荷州建设一座大批量制造（HVM）晶圆厂，拥有约 60 万平方英尺的洁净室，专注于生产尖端 DRAM 芯片。该晶圆厂与美光的研发设施位于同一地点，以提高其研发和制造效率，减少技术

¹ <https://www.commerce.gov/news/press-releases/2024/04/biden-harris-administration-announces-preliminary-terms-micron-onshore>

转让的滞后，缩短尖端内存产品的上市时间。

此外，PMT 还包括至少 4000 万美元的拟议劳动力专项资金，以帮助美光确保其建设和运营晶圆厂所需的高技能劳动力。美光还与当地社区、大学和社区学院建立了强有力的合作伙伴关系，在爱达荷州推出了首个注册学徒计划。

（执笔：沈湘 王丽）

欧盟启动新一轮“地平线欧洲”项目支持量子技术领域前沿研究

2024 年 4 月，欧盟委员会宣布启动新一轮“地平线欧洲”（Horizon Europe）项目征集¹，支持资金总额超过 1.12 亿欧元（约 1.21 亿美元），主要面向人工智能（AI）与量子技术领域的前沿性项目。在量子技术领域，欧盟此次将投入 4000 万欧元（约 4311 万美元）用于推动尖端、世界领先的量子技术研究，其中 2500 万欧元（约 2694 万美元）用于在欧洲范围内开发量子重力仪网络，1500 万欧元（约 1616 万美元）专注于支持下一代量子技术的跨国研发。

其中，在欧洲开发和部署量子重力仪网络，不仅能够提高地球观测和土木工程领域的精度，还将展示量子技术在现有技术基础上所能实现的突破性改进。量子重力仪网络将包括至少八个重力仪（重力传感器），展示量子重力测量如何提供远超传统测量的精度，并为未来泛欧数字量子传感基础设施奠定基础。

另外，支持下一代量子技术的跨国研发，将促进欧洲利益相关者之间的协同作用，确保欧盟在全球量子技术竞赛中保持领先，并巩固欧盟作为创新和技术自力更生中心的地位。

（执笔：于杰平）

¹ <https://digital-strategy.ec.europa.eu/en/news/new-horizon-europe-funding-boosts-european-research-ai-and-quantum-technologies>

美国海军研究实验室发布《未来 25 年的 25 项技术》

据官网 2024 年 4 月 12 日报道，美国海军研究实验室在庆祝成立 100 周年之际，遴选出其认定的当前最有前途、最有远见的一些领域技术并发布了《未来 25 年的 25 项技术（2023—2048）》报告¹。

报告列出了 10 个领域的 25 项技术，具体如表 1 所示。部分技术与美国白宫在 2024 年 2 月发布的《关键技术和新兴技术清单》相关，如定位导航授时技术、量子计算、高超声速系统和定向能武器等。

表 1 未来 10 大领域的 25 项技术（2023—2048）

	领域	具体技术
1	电磁战	(1) 具备通信功能的雷达阵列
2	水下战	(2) 水下多平台声纳协同自主作战
3	通信、信息技术和网络战	(3) 硅光子学； (4) 用于定位、导航、授时的量子传感器； (5) 神经形态处理——快速、低功耗、边缘计算系统
4	战场环境	(6) 精确声学海洋环境预报； (7) 全大气层预测——连接地面和空间气象； (8) 海军战场管理的元优化； (9) 快速辐射带修复系统
5	科技赋能	(10) 基于物理学的机器学习——实现下一代多物理场模拟； (11) 具有任务实现能力、安全性和可持续性的下一代电池； (12) 用于下一代射频和功率微电子的超宽带隙半导体； (13) 量子计算； (14) 微波电力传输
6	可承受性和可持续性	(15) 基于低功耗神经形态计算的舰船维修； (16) 生物制造——确保国防部供应链安全； (17) 海水燃料
7	空间研究和技术	(18) 卫星的机器人维修； (19) 用于国防和太空的高超声速系统； (20) 基于 X 射线脉冲星的空间导航
8	自主系统	(21) 无限续航的无人机系统； (22) 无人机协同作战
9	定向能	(23) 作为下一代定向能武器的脉冲激光器

¹ https://www.nrl.navy.mil/Portals/38/PDF%20Files/25%20for%2025%20Booklet_FINAL.pdf

10	人员防护	(24) 用于海上和远征作战的可部署 DNA 测序; (25) 周围的爆炸物、化学品、病原体探测
----	------	---

报告简述了各项技术的基本概念、发展应用背景和影响意义。这项工作为未来海军技术发展奠定了基础，使美国海军和联合部队能够发挥强大的新能力。

(执笔：沈湘 王丽)

美国将 37 家中国实体列入出口管制“实体清单”， 含 22 家量子产业相关实体

2024 年 5 月 9 日¹，美国商务部工业与安全局（BIS）宣布将 37 家中国实体列入出口管制“实体清单”，其中 22 家中国机构和企业因参与推动中国量子技术进步，以及获取或试图获取美国原产物项以增强中国的量子能力而被列入“实体清单”。美国认为量子技术具有重大的军事用途，对美国国家安全构成重大威胁。这 22 家中国机构和企业具体如下²：

1. 北京量子信息科学研究院（Beijing Academy of Quantum Information Sciences）
2. 中电科芯片技术（集团）有限公司（CETC Chip Technology Co., Ltd.）
3. 中电科思仪科技股份有限公司（Ceyear Technologies Co., Ltd.）
4. 中国电子科技集团公司第十六研究所（China Electronics Technology Group Corporation 16th Research Institute）
5. 中国电子科技集团公司第三十二研究所（China Electronics Technology Group Corporation 32nd Research Institute）
6. 中国电子科技集团公司第三十六研究所（China Electronics

¹ <https://www.bis.gov/press-release/commerce-adds-37-prc-entities-entity-list-enabling-prc-quantum-and-aerospace-programs>

² <https://www.federalregister.gov/documents/2024/05/14/2024-10485/additions-of-entities-to-the-entity-list>

- Technology Group Corporation 36th Research Institute)
7. 中国电子科技集团公司第四十一研究所 (China Electronics Technology Group Corporation 41st Research Institute)
 8. 中国电子科技集团公司第四十五研究所 (China Electronics Technology Group Corporation 45th Research Institute)
 9. 中电科电子装备集团有限公司 (China Electronics Technology Group Corporation Electronic Equipment Group Co., Ltd.)
 10. 中国科学院量子信息与量子科技前沿卓越创新中心 (Chinese Academy of Sciences, Center for Excellence in Quantum Information and Quantum Physics)
 11. 中国科学院物理研究所 (Chinese Academy of Sciences, Institute of Physics)
 12. 中国科学院量子信息重点实验室 (Chinese Academy of Sciences, Key Laboratory for Quantum Information)
 13. 中国科学院上海微系统与信息技术研究所 (Chinese Academy of Sciences' Shanghai Institute of Microsystem and Information Technology)
 14. 中船重工鹏力 (南京) 超低温技术有限公司 (CSIC Pride (Nanjing) Cryogenic Technology Co., Ltd.)
 15. 量子信息科学国家实验室 (Hefei National Laboratory for Quantum Information Science)
 16. 济南量子技术研究院 (Jinan Institute of Quantum Technology)
 17. 本源量子计算科技 (合肥) 股份有限公司 (Origin Quantum Computing Technology (Hefei) Co., Ltd.)
 18. 量子科技长三角产业创新中心 (Quantum Science and Technology Yangtze River Delta Industrial Innovation Center)
 19. 上海量子科学研究中心 (Shanghai Center for Quantum Science

Research)

20. 深圳量子科学与工程研究院概况 (Shenzhen Institute of Quantum Science and Engineering)
21. 联合微电子中心有限责任公司 (United Microelectronics Center Co., Ltd.)
22. 中国科学技术大学 (University of Science and Technology of China)

(执笔：于杰平)

美国商务部修订对华半导体出口管制规定

据美国联邦政府《联邦公报》2024年3月29日报道，美国商务部工业和安全局（BIS）发布半导体额外出口管制新规，以进行说明、修订和征集反馈。该新规于4月4日正式生效¹。这份166页的规定针对半导体物项出口，旨在使中国更难获取美国人工智能芯片和芯片制造工具，例如新规规定对华出口芯片限制也适用于包含芯片的笔记本电脑。

2023年10月25日，美国商务部公布对华半导体出口管制最终规则，在以往的临时规则基础上，进一步加严对人工智能相关芯片、半导体制造设备的对华出口限制。此次BIS拟公布的新规，是关于先进计算设备、超级计算机和半导体最终用途的额外出口控制，以及对半导体制造物品出口控制的修订和澄清。这份文件详细说明了对此前公布的“半导体制造物项出口管制规则”（SME IFR）和“实施额外出口控制：某些先进计算物项；超级计算机和半导体最终用途；更新和澄清”（AC/S IFR）所做的更正和说明。

(执笔：沈湘 王丽)

¹ <https://www.federalregister.gov/public-inspection/2024-07004/implementation-of-additional-export-controls-certain-advanced-computing-items-supercomputer-and>

产业洞察

SEMI：2023 年全球半导体材料市场销售额从历史高点下降

据 SEMI 中国 2024 年 5 月 6 日报道，根据《Materials Market Data Subscription》报告¹，2023 年全球半导体材料市场销售额从 2022 年的 726.91 亿美元历史最高值纪录下降了 8.2%，至 667.21 亿美元²。

从具体细分领域来看，2023 年，晶圆制造材料销售额下降 7%，至 415 亿美元，其中硅、光刻胶辅助设备、湿化学用品和 CMP 领域在晶圆制造材料市场降幅中占比较大；封装材料销售额下降 10.1%，至 252 亿美元，其中有机衬底领域在封装材料市场降幅中占比较大。2023 年，半导体行业处于努力减少过剩库存的过程中，晶圆厂利用率下降从而导致材料消耗下降。

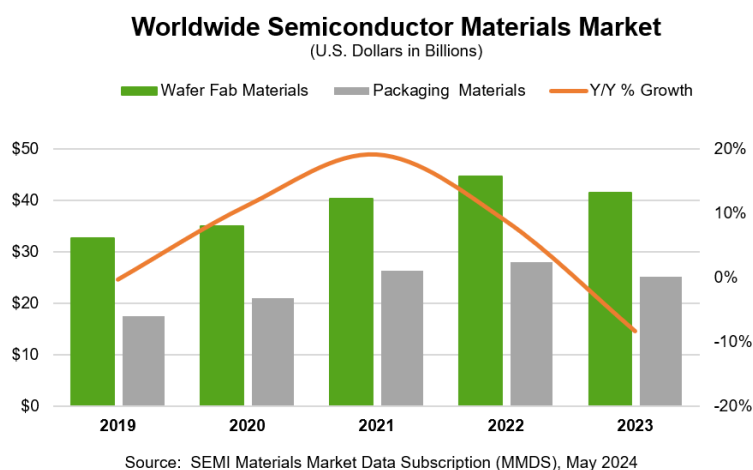


图 1 2019-2023 年全球半导体材料市场分析

中国台湾地区以 191.76 亿美元的销售额，连续第 14 年成为全球最大的半导体材料消费地区。中国大陆地区的销售额为 130.85 亿美

¹ <https://www.semi.org/en/products-services/market-data/mmds>

² <https://www.semi.org.cn/site/semi/article/bf3cea6e99cf49a5abc171e266f20f64.html>

元，继续实现同比增长，在 2023 年全球排名第二。韩国的销售额为 105.75 亿美元，仍然是全球第三大消费地区。2023 年，除中国大陆地区以外的所有地区都出现了较大跌幅。

Semiconductor Materials Market Revenue by Region
(U.S. Dollars in Millions)

Region	2023	2022	YoY % Growth
China Taiwan	\$19,176	\$20,129	-4.7%
China	\$13,085	\$12,970	0.9%
South Korea	\$10,575	\$12,901	-18.0%
Rest of World	\$7,177	\$8,627	-16.8%
Japan	\$6,828	\$7,205	-5.2%
North America	\$5,561	\$6,278	-11.4%
Europe	\$4,319	\$4,580	-5.7%
Total	\$66,721	\$72,691	-8%

Source: SEMI Materials Market Data Subscription (MMDS), May 2024

图 2 按区域划分的半导体材料市场销售额

（执笔：沈湘）

美国半导体行业协会发布《半导体劳动力发展：政策蓝图》报告

2024 年 4 月 8 日，美国半导体行业协会（SIA）发布《半导体劳动力发展：政策蓝图》报告¹。

报告指出，美国半导体行业的竞争力依赖于高技能的技术劳动力。到 2030 年，美国预计将新增 385 万个技术工作岗位，但预计有 140 万个岗位因缺乏熟练技术人员、高等教育工程师和计算机科学家而空缺。美国半导体行业预计到 2030 年将增加近 11.5 万个芯片制造和设计工作岗位，但约有 6.7 万个新工作岗位（占预计新工作岗位的 58%）将空缺。

报告分析了美国半导体行业的劳动力挑战，并提出了一系列政

¹ <https://www.semiconductors.org/sia-releases-policy-blueprint-to-build-the-future-semiconductor-workforce/>

策建议，旨在通过增强技术劳动力来确保美国在全球经济中的竞争力、国家安全和技术创新领导地位。具体政策建议包括：

1. 培养工程师和科学家

（1）投资创新型劳动力。国会应增加并维持对美国国家科学基金会、美国国家标准与技术研究院、美国能源部和美国国防部的联邦研发项目的资助，以培养和建立半导体行业和其他战略技术创新所需的科学家和工程师队伍。为了保持美国的技术领先地位并满足国内劳动力需求，国会应为研究项目提供《芯片和科学法案》授权的资金。

（2）吸引和留住全球高技能人才。在美国大学半导体相关工程或计算机科学专业的所有高学位毕业生中，国际学生占的 60%。然而美国的移民政策致使外国学生很难留在美国。从长远来看，在美国建立国内 STEM（科学、技术、工程、数学）人才梯队的同时，政策制定者应该解决行业的近期需求，通过实施移民改革，弥合美国半导体竞争力所需的高学位 STEM 毕业生缺口。

2. 改进和简化熟练技术人员的培训

（1）高质量的劳动力培训。扩大高质量的劳动力培训计划以确保新的半导体制造项目取得成功。利用《芯片与科学法案》带来的机遇，确保通过劳动力计划培养的技能人员符合行业需求。政策制定者应简化并增加对注册学徒制的支持，并更新和重新授权《劳动力创新和机会法案》（WIOA）和《卡尔·帕金斯职业和技术教育法》（Carl D. Perkins Career and Technical Education Act）。

（2）技能的标准化和可移植性。美国目前的劳动力发展体系呈现出一个复杂的项目网络，个人和行业都很难驾驭。为了解决这个问题，政策制定者应该寻求有助于使培训和课程标准化的政策，制定通用的绩效衡量标准，认可学分和先前学习的转移，并简化职业规划。

3. 跨领域劳动力挑战

(1) **扩大和推进 STEM 人才管道。** 鉴于整个供应链中存在巨大的劳动力缺口，美国需要吸引更多人才，并加速他们进入 STEM 就业队伍。这项艰巨的任务需要公共和私营部门之间的合作，提高人们对半导体行业职业的认识，为退伍军人、妇女和 STEM 中代表性不足的少数族裔创造更多机会，在学生接受教育的早期激发其对半导体行业的兴趣，并增加行业高学位毕业生数量。

(2) **可负担性。** 提高 STEM 项目的参与度，包括努力减少学生进入 STEM 项目的经济障碍等举措。除了通过劳动力和教育项目，还可以通过短期培训奖学金项目以及优惠的贷款等举措，鼓励个人攻读工程或计算机科学方面的四年制或高级学位。

(执笔：沈湘 王丽)

人工智能助力科学发现：突破与挑战

2024 年 4 月，美国国家科学院、工程院与医学院（NAP）发布了人工智能（AI）助力科学发现研讨会的共识研究报告。该研讨会于 2023 年 10 月 12 日至 13 日举办，聚集了来自全球的 AI 领域专家、顶尖科研人员及伦理、法律和社会科学领域的专家，共同探讨 AI 在科学研究中的应用现状、未来发展以及面临的挑战¹。

（一）AI 在科学发现中的应用现状

1. 机器学习在生物医学成像领域的应用

格莱斯顿研究所的 Steve Finkbeiner 教授介绍了机器学习在生物医学图像分析中的应用。他的研究团队致力于研究亨廷顿病和阿尔茨海默病等神经退行性疾病。通过深度学习技术，团队能够从高通量纵向单细胞分析中获取洞见。例如，他们开发的算法可以完美地

¹ <https://nap.nationalacademies.org/catalog/27457/ai-for-scientific-discovery-proceedings-of-a-workshop>

预测细胞的死亡时间，而人类专家的准确率仅为 70-80%。这一突破不仅提高了研究效率，还为神经退行性疾病的早期干预提供了新的可能性。

2. 蛋白质结构设计领域的应用

华盛顿大学蛋白质设计研究所的执行主任 Lynda Stuart 指出，AI 在设计新型蛋白质方面发挥了重要作用，例如预测蛋白质结构的 RoseTTAFold 和生成新蛋白质结构的 RFdiffusion 等技术，可从头设计出具有特定特性的蛋白质，在医学上有广泛应用前景。

3. AI 应用于气象领域

俄克拉荷马大学的 Amy McGovern 教授指出，受限于现有卫星观测手段，科学界对热带气旋内部物理过程的认识还存在局限性。为此，她的团队创新性地开发了一种“AI 传感器”，可利用热带气旋的可见光图像，合成生成揭示气旋内部结构的微波图像。这一突破性技术打开了连续观测气旋内部结构演变的新窗口。AI 驱动的科学发现在不久的将来有望惠及台风预警、洪水预报、极端天气应对等多个关键领域。

（二）AI 发展面临的技术瓶颈

1. AI 理解和推理能力的局限

亚利桑那州立大学的 Subbarao Kambhampati 教授概述了 AI 在科学发现方面的局限性。他首先指出了 AI 技术的一些趋势：一方面，AI 正从擅长国际象棋等基于规则的显性知识任务，过渡到视觉等难以明确表达规则的隐性知识任务，并从侧重规范推理转向数据驱动学习；另一方面，AI 也正在从专注于蛋白质折叠预测等“深而窄”的领域向诸如 ChatGPT 等“宽而浅”的领域发展，同时从简单的判别性分类走向更具创造力的生成性想象。

对于“深而窄”的系统，如何实现人机之间的有效互动和提供解释是关键难题。而对“宽而浅”的模型而言，其根本性的局限在

于缺乏强大的推理能力。尽管当前的大语言模型可以生成丰富的创意，但并不能保证这些想法的合理性和可行性。

2. 数据与算法偏差风险依然突出

Rohirrim 公司的 AI 专家 Chitra Sivanandam 指出，在应用经典科学研究范式时，从假设生成到实验设计和结果分析的每个环节都可能因生成式 AI 的引入而加剧偏差，尤其当它被用于证明潜在偏差时更是如此。训练数据和算法模型的偏差是重要根源之一。例如，主流的大语言模型大多基于英文数据训练，难以有效吸收和利用其他语种的海量信息。此外，现有研究领域的空白也会对 AI 的学习过程产生偏差影响。

生成式 AI 在科研中的适用场景包括辅助构建多样化假设、测试完善假说、探索替代方案、发现研究空白等。但在实验设计、因果推断、数理验证、佐证引用、研究评估等关键环节中，AI 的作用应受到限制，以人类专家主导为宜。

3. 自动化实验与数据管理亟待优化

实验自动化和数据智能管理是实现 AI 驱动科学发现的重要一环。但当前这一领域仍面临诸多挑战。首先，实验自动化系统的通用性和灵活性不足。不同学科在实验对象、环境参数等方面千差万别，现有系统较难适配多场景需求。以材料研发为例，物质组分的复杂多变对智能实验平台的感知、操控等能力提出了极高要求，现有系统还难以全面承载。其次，实验数据的质量和互操作性有待提升。科研数据普遍存在质量参差不齐、缺乏标准化等问题，为数据驱动的智能分析预测制造了困难。此外，不同来源、不同格式的异构科研数据之间缺乏互操作机制，无法充分激活数据要素的潜在价值。

（三）AI 科研应用面临的伦理、法律挑战

1. 算法偏见与公平性

范德比尔特大学的布拉德利·马林教授援引 Nature 杂志的研究

指出，当前遗传关联分析中使用的样本多以欧洲裔为主，而非洲裔和拉美裔却明显偏少。这导致研究结果很可能更适用于白人群体，而忽略了少数族裔的特殊需求，这种数据偏差进一步影响了医疗实践中基于基因的风险评估模型的准确性。马林教授进一步指出，参与 AI 研发的科研人员大多为白人或亚裔，多元化程度不够。随着 AI 应用不断深入，开发者队伍的多样性问题也日益凸显，代表性不足可能加剧算法中针对弱势群体的潜在偏见，后果不容小觑。

2. 可解释性缺失带来溯源难题

当前主流的深度学习算法大多是一种“端到端”的黑箱模型，其内在工作机制难以被外界洞悉。当基于这类模型所作出的科研决策偏离常理时，研究者往往难以判断问题究竟出在哪个环节。这种可解释性的缺失，将对科研过程的透明度和可重复性造成严重影响。

传统研究中的每一个结论，都要经过严谨的推理和实证分析，以确保其可信和可追溯。但当下的 AI 系统更擅长基于海量数据进行关联挖掘，其所得出的研究结论往往只是一种相关性判断，难以形成严密的因果证据链。

（四）AI 推动科学发现的未来趋势展望

与会专家学者就 AI 在科学研究中的巨大挑战、潜在路径以及投资机会展开了深入探讨。专家提出 AI 目前尚无真正的理解能力，这对依赖推理的科学发现是个障碍。此外，非洲等发展中地区利用 AI 应对疾病、洪水和粮食安全等现实挑战也需要更多支持。气候变化领域专家指出，要用好 AI 需要弥合数据与气候模型、终端用户与气候模型输出之间的差距。

在 AI 助力科学探索的切入点方面，与会者建议从航天领域自主决策、利用 AI 系统撰写科学论文、建立金融市场模拟环境等方面着手建设示范应用。

（执笔：李国强 王丽）

前沿研究

湖南大学开发出基于二维材料的低温单片式三维异构集成工艺

2024 年 5 月 22 日，湖南大学报道了一种在低温下实现基于二维范德华材料层压的单片式三维逐层集成工艺，为低能耗、高密度三维异构集成的进一步发展奠定了研究基础¹。该研究成果发表在《Nature》期刊上。

三维集成是指在垂直方向上将多个独立的芯片或功能层堆叠在一起，实现逻辑、存储和传感等功能的垂直集成和协同工作，是集成电路领域后摩尔时代的重要技术路线。目前商用的三维集成主要是通过先进封装技术将多个芯片或者芯粒进行垂直堆叠和互连。单片式三维（M3D）集成则是直接在同一晶圆上依次集成多个器件层，通过将每一器件层直接制备在另一器件层之上，实现了多功能层的紧密垂直互连，进一步提高了器件互连密度和芯片性能。然而，热预算低是目前硅基 M3D 集成面临的主要挑战之一，M3D 集成的上层工艺温度不能超过 450℃，而硅晶体管通常需要在大于 600℃ 的更高温度下制造，这限制了 M3D 集成的进一步发展。因此，迫切需要探索新型半导体材料及其集成工艺，以实现未来的 M3D 集成。其中，二维（2D）半导体在 M3D 集成中展现出巨大潜力，其无悬挂键表面可在较高温度下预合成，然后在低于 200℃ 的低温下进行物理转移，从而克服热预算限制并确保底层器件质量。但组装多层 M3D 芯片系统仍面临挑战，尤其是高温和高能工艺与二维晶格不兼容。因此，亟需开发一种低能耗的 M3D 工艺，既能保留 2D 材料特性，又能集

¹ <https://www.nature.com/articles/s41586-024-07406-z>

成多个电路层。

基于以上发展挑战，湖南大学物理与微电子科学学院刘渊教授课题组研发出一种低温、无损、基于二维范德华（van der Waals）材料的 M3D 集成工艺方法。研究人员首先将源极、漏极、栅电极、层内互连金属、高 κ 栅介电质、低 κ 层间介电层和低 κ 层间介电层和层间垂直通孔等重要器件和电路组件预制备在牺牲晶圆上，然后在 120 °C 的低温下通过范德华集成到半导体晶圆上。通过逐层集成范德华预制备电路层和半导体层，研究人员实现了垂直方向上具有 10 个电路层的 M3D 集成系统，而且没有影响底部的 2D 晶体管电学性能。该制备工艺克服了 M3D 集成的热预算限制。同时，研究人员还通过进一步集成不同功能的电路层，实现了逻辑、传感和存储互连的三维异质集成和协同工作。

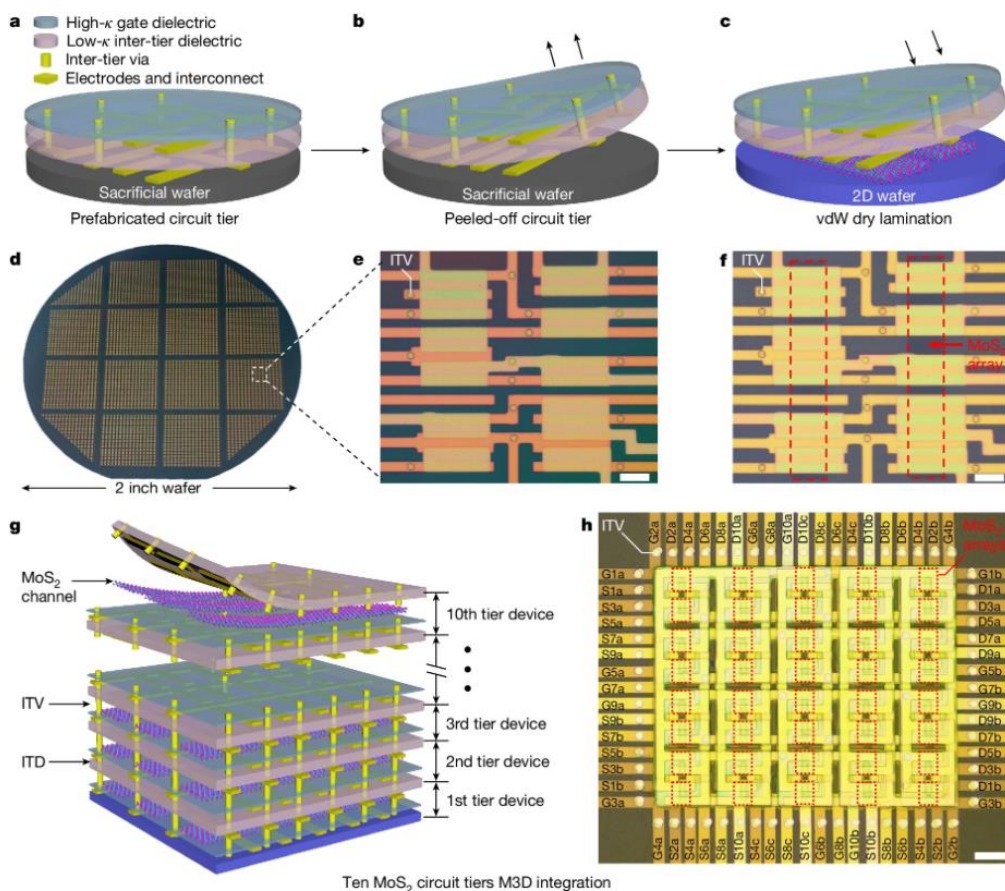


图 1 层压单片式三维（M3D）集成工艺流程

这种技术创新结合了数字计算的精度和模拟计算的节能和高速优势，不仅提高了模拟计算的效率和速度，还能为人工智能和机器学习等领域带来更多的应用可能性。

（执笔：沈湘 王丽）

中国科学院和瑞士洛桑联邦理工学院合作研发可大规模制造的钽酸锂光子芯片

随着全球集成电路产业发展进入“后摩尔时代”，集成电路芯片性能提升的难度和成本越来越高，人们迫切寻找新的技术方案。以硅光技术和薄膜钽酸锂光子技术为代表的集成光电技术为其中的路径方案之一。其中，钽酸锂有“光学硅”之称，近年来备受关注。

中国科学院上海微系统与信息技术研究所与瑞士洛桑联邦理工学院（EPFL）合作在钽酸锂异质集成晶圆及高性能光子芯片制备领域取得突破性进展¹。相关研究成果于 2024 年 5 月 8 日发表在《Nature》期刊上。

研究团队通过氢离子注入结合晶圆键合的方法，制备了高质量硅基钽酸锂单晶薄膜异质晶圆，并进一步开发了超低损耗钽酸锂光子器件微纳加工方法，使对应器件的光学损耗降低至 5.6 dB m^{-1} ，这低于其他团队报道的晶圆级钽酸锂波导的最低损耗值。结合晶圆级流片工艺，该研究发现钽酸锂光子芯片不仅展现出与钽酸锂薄膜相当的电光调制效率，还首次在 X 切型电光平台中实现了孤子光学频率梳，有望在激光雷达和精密测量等方面实现应用。

单晶钽酸锂薄膜在双折射、透明窗口范围、抗光折变、频率梳产生等方面比钽酸锂更具优势，目前已经在商业上用于 5G 射频滤波器。此外，硅基钽酸锂异质晶圆的制备工艺与绝缘体上硅更接近，

¹ <https://www.nature.com/articles/s41586-024-07369-1>

因此钽酸锂薄膜可实现低成本和规模化制造，更具应用价值。当前，该研究已攻克 8 英寸晶圆制备技术，为更大规模的国产光电集成芯片和移动终端射频滤波器芯片的发展奠定了材料基础。

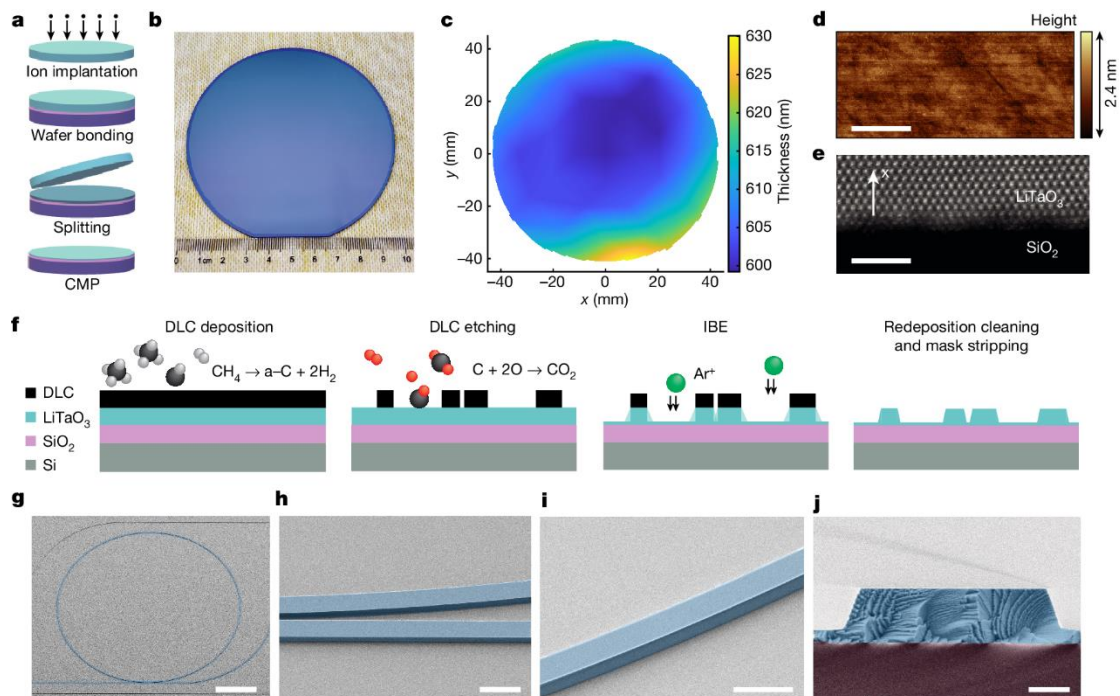


图 1 绝缘体上钽酸锂异质晶圆（LTOI）衬底和光波导

（执笔：沈湘）

美国麻省理工学院开发新技术将原子间距离缩小至 50 纳米

利用量子模拟器将原子尽可能紧密地排列在一起，有助科学家探索奇异物质状态，构建新型量子材料。传统上，这些量子模拟器捕获原子的间隔至少为 500 纳米。美国麻省理工学院研究人员开发出一种新技术，突破了以往物理限制，将原子间距离缩小到原来的 1/10，相距仅 50 纳米¹。

为了操纵和排列原子，科学家通常先将一团原子云冷却到接近绝对零度，然后使用激光束系统将原子限制在光陷阱中。研究团队

¹ <https://www.science.org/doi/pdf/10.1126/science.adh3023>

首先将原子云冷却到约 1 微开尔文，此时原子几乎处于静止状态，然后用激光将冷冻粒子移动到所需位置。

研究人员使用了两束具有不同频率（颜色）和偏振角度的激光。每束激光形成一个驻波，即电场强度在空间上呈周期性变化的图案，其空间周期为 500 纳米。由于偏振不同，每个驻波都会吸引和聚集两组原子中的一组，通过重叠和调谐，使得各自的峰值距离只有 50 纳米。

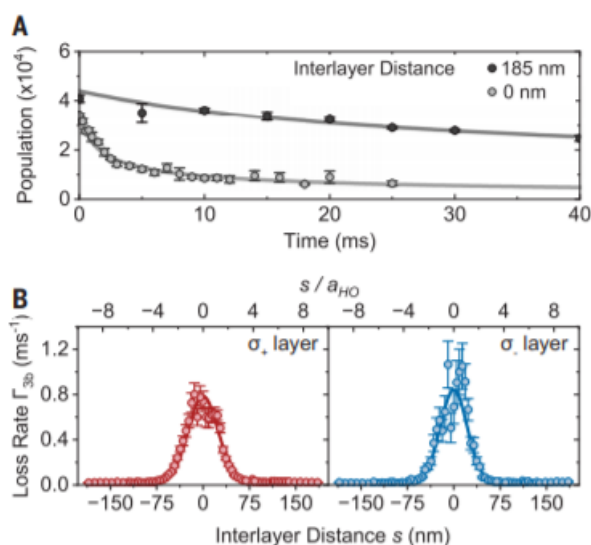


图 1 层间距离的亚波长控制，通过记录原子损耗与层分离的函数关系来证明

实验中所用原子为镱，镱是自然界最具磁性的原子之一。研究团队用这种新方法操纵两层镱原子，并将两层之间的距离精确地定位为 50 纳米。在这种极近距离下，磁相互作用比两层之间相隔 500 纳米的情况强 1000 倍。对于光镊子中的两个原子，这应该能够实现千赫兹速度的纯磁偶极门。

（执笔：于杰平）

中国科大首次实现光子的分数量子反常霍尔态

2024 年 5 月 2 日，中国科学技术大学科研团队在学术期刊

《Science》上发表成果¹⁻²，实现了光子的分数量子反常霍尔态，是利用“自底而上”的量子模拟方法进行量子物态和量子计算研究的重要进展。

霍尔效应是指当电流通过置于磁场中的材料时，电子受到洛伦兹力的作用，在材料内部产生垂直于电流和磁场方向的电压。反常霍尔效应是指无需外部磁场的情况下观测到相关效应。传统的量子霍尔效应实验研究采用“自顶而下”的方式，即在特定材料的基础上，利用该材料已有的结构和性质实现制备量子霍尔态。通常情况下，需要极低温环境、极高的二维材料纯净度和极强的磁场，对实验要求较为苛刻。此外，传统“自顶而下”的方法难以对系统微观量子态进行单点位独立地操控和测量，一定程度上限制了其在量子信息科学中的应用。

中国科学技术大学科研团队在国际上首次实现了光子的分数量子反常霍尔态，利用基于自主研发的 **Plasmonium**（等离子体跃迁型）超导高非简谐性光学谐振器阵列，实现了光子间的非线性相互作用，并进一步在此系统中构建出作用于光子的等效磁场以构造人工规范场。与利用材料已有的结构和性质实现制备量子霍尔态相比，人工搭建的量子系统结构清晰，灵活可控，是一种“自底而上”研究复杂量子物态的新范式。其优势包括：无需外磁场，通过变换耦合形式即可构造出等效人工规范场；通过对系统进行高精度可寻址的操控，可实现对高集成度量子系统微观性质的全面测量，并加以进一步可控的利用。这类技术被称为量子模拟，是“第二次量子革命”的重要内容，有望在近期应用于模拟经典计算困难的量子系统并达到“量子计算优越性”。诺贝尔物理学奖得主 **Frank Wilczek** 评价，这种“自底而上”、用人造原子构建哈密顿量的途径是一个“非常

¹ https://www.cas.cn/yw/202405/t20240506_5013654.shtml

² <https://www.science.org/doi/10.1126/science.ado3912>

有前途的想法”，这是一个令人印象深刻的实验，为基于任意子的量子信息处理迈出了重要一步。沃尔夫奖获得者 Peter Zoller 评价，“这在科学和技术上都是一项杰出的成就”，“实现这样的目标是多年来全球顶级实验室竞争的量子模拟的圣杯之一”。

（执笔：于杰平）

英特尔在可扩展硅基量子处理器领域取得突破，向量子实用性更进一步

2024 年 5 月 1 日¹⁻²，英特尔科研团队在学术期刊《Nature》上发表成果，展示了在 300 毫米晶圆上制造的自旋量子比特器件具有出色的均匀性和保真度。该成果为硅基量子处理器的量产和持续规模扩展（构建容错量子计算机的必要条件）奠定了基础。

自旋量子比特是量子计算中的一种基本单元，它利用电子的自旋状态（上旋或下旋）来表示量子信息。300 毫米是半导体行业中常用的晶圆标准尺寸，300 毫米晶圆常用于制造大规模集成电路，包括处理器和存储器。均匀性意味着晶圆上的所有量子比特都表现出相似的性能，这对于构建大规模量子处理器至关重要。保真度则衡量了量子比特在存储和处理信息时的准确性，是评估量子计算机性能的关键指标之一。

英特尔的量子硬件研究人员开发了一种 300 毫米晶圆低温探测工艺，在整个晶圆上收集有关自旋量子比特器件性能的大量数据。该方法提供了快速反馈，从而能够优化互补金属氧化物半导体（CMOS）制造工艺。

量子比特器件良率的提升，加上高通量的测试工艺，让英特尔的研究人员能够根据更多的数据分析均匀性，这是扩展量子计算机

¹ <https://www.nature.com/articles/s41586-024-07275-6>

² https://mp.weixin.qq.com/s/t5epZPG_BqsDkfVDKS7UxA

的重要一步。研究人员还发现，这些晶圆上的单电子器件在作为自旋量子比特运行时表现良好，门保真度达到了 99.9%。就完全基于 CMOS 工艺制造的量子比特而言，这一保真度设立了业界领先水平。

自旋量子比特的尺寸较小，直径约为 100 纳米，因此密度高于其它类型的量子比特（如超导量子比特），从而能够在相同尺寸的芯片上构建更复杂的量子处理器。英特尔使用了极紫外光刻（EUV）技术实现小尺寸自旋量子比特芯片的大批量制造。

用数百万个均匀的量子比特实现容错量子计算机，需要高度可靠的制造工艺。凭借在晶体管制造领域丰富的专业积累，英特尔走在行业前沿，利用先进的 300 毫米 CMOS 制造技术打造硅自旋量子比特。300 毫米 CMOS 制造技术通常能够在单个芯片上集成数十亿个晶体管。

在这些研究成果的基础上，英特尔希望使用这些技术添加更多互连层，以制造具有更高量子比特数和更多连接的 2D 阵列，并在工业制造流程中实现高保真的双量子比特门（2-qubit gates）。在量子计算领域，英特尔未来的工作重点是通过下一代量子芯片继续扩展量子器件和实现性能提升。

（执笔：于杰平）

清华大学实现可随机存取 1000 个光量子比特的超大规模多用途量子存储器

2024 年 4 月 25 日¹，中国清华大学科研团队在学术期刊《物理评论 X》上发表成果，在冷原子系统中实现了可随机存取 1000 个光量子比特的超大规模多用途量子存储器。该成果有助于实现长距离量子中继和超大规模量子计算网络。

¹ <https://iiis.tsinghua.edu.cn/show-10546-1.html>

量子存储器是实现分布式量子计算、量子通讯网络、网络化量子精密测量的关键部件。同时具备高保真度、长存储寿命、多存储模式，以及随机存取功能的光量子存储器是实现长距离量子中继和超大规模量子计算网络的必备条件。目前可以用来处理超大规模光量子比特流的量子存储器尚未实现。

该研究实现了具有 72 个光量子存储单元（规模同目前最大的量子计算机相当），存储时间>500 微秒（光子在 100km 光纤中传输的时间），以及 1000 次光量子比特操作，是之前的世界纪录 12 次的近 100 倍。本工作展示了：（1）一个接近于经典计算机中的随机读写存储器（RAM）的光量子随机读写，在 1000 次读写中，存储的平均保真度为 93(5)%；（2）几种在经典信息处理中的数据结构在量子系统中的实现，包括量子队列、量子堆栈、量子缓存器，这些实现对于拓展量子存储的工具库以及对未来更大规模和更加复杂的量子体系，例如量子操作系统的实现有帮助；（3）连续 4 个随机产生的纠缠光子对的存储、同步、以及交换顺序的输出，这对于量子中继以及量子路由器的实现至关重要。

（执笔：于杰平）

美国实现在海上运行的小尺寸、高性能碘分子光钟

2024 年 4 月 24 日，美国 Vector Atomic 公司科研团队学术期刊《Nature》上发表成果¹⁻²，报道了完全集成的碘分子光钟的开发和海上测试。该研究解决了原子钟系统级的动态、寿命、自主性和成本问题，有望用于分布式相干传感和远程量子网络时间同步。

精确计时对安全高效的海上航行至关重要。许多船只配备的商用原子钟用微波频率驱动原子。在一种被称为光频梳的设备问世后，

¹ <https://www.nature.com/articles/s41586-024-07225-2>

² <https://www.quantumcas.ac.cn/2024/0503/c24874a639978/page.htm>

人们能够将原子的光频振荡转换为电子设备使用的微波频率，光学原子钟的稳定性大大超过了最好的微波原子钟。但由于光学原子钟的较大尺寸（通常有餐桌那么大）和对周围环境（平台移动、温度、压力及磁场等的波动）敏感，迄今只有在实验室条件下才能正常工作。

研究团队开发了三个紧凑的碘光钟原型机，整合了分子碘频谱仪、光频梳和控制电子设备，无需激光冷却或预稳定腔，结合了小体积（35 升）、高性能（精度比目前舰船使用的类似大小的原子钟高 1000 倍）和对平台运动不敏感的特点，适合在移动平台上操作，在实验室环境和恶劣的海洋船舶环境中都能保持其性能。

研究团队的这项工作代表了光学原子钟从实验室向现实世界过渡的关键一步，它们将可以支持海上、空中和天基系统。凭借其高性能和小尺寸，光学原子钟可以在许多平台上支持精确计时，减轻对外部定时源（如 GPS）的依赖。未来便携式光学原子钟甚至可以用于研究基础物理和计量学，包括广义相对论验证和大地测量学的支撑。如果研究小组能够进一步缩小时钟体积，未来搭载在全球导航卫星上，有望将定位分辨率从米提高到厘米。

（执笔：于杰平）

国际知名量子企业 Quantinuum 公司宣布实现 99.9% 的双量子比特门保真度

2024 年 4 月 16 日¹，国际知名量子企业 Quantinuum 公司宣布在量子计算机 H1 系统中实现了 99.914% 的双量子比特门保真度，是国际上首次在商用量子计算机中实现“三个九”双量子比特门保真度，这将很快成为整个量子计算领域的预期标准。

¹ <https://www.quantinuum.com/news/quantinuum-extends-its-significant-lead-in-quantum-computing-achieving-historic-milestones-for-hardware-fidelity-and-quantum-volume>

量子纠错是构建可靠、可扩展量子计算机的核心挑战，其解决方案的成功实现依赖于量子计算物理硬件能够实现足够高的保真度，数十年来，业界一直致力于实现 99.9% 的双量子比特门保真度。这一重大成果标志着通用容错量子计算所需的许多纠错码将能够成功地把错误从系统中排除。如果物理量子比特的运算错误率太高，纠错码将不会降低而是放大总体错误率，这将使得系统无法用于实际应用，达到这一保真度门槛被认为是从当前的含噪声中等规模量子计算机（NISQ）向未来的容错量子设备转变的关键里程碑。同日，Quantinuum 公司还宣布了另一个里程碑，其离子阱量子计算机的量子体积已超百万达 2^{20} （1,048,576）。

近日，Quantinuum 公司取得其他一系列新进展。2024 年 3 月，Quantinuum 公司发布二维网格新架构，解决其离子系统不可扩展的问题；4 月，与微软合作在量子纠错方面取得突破，实现逻辑电路错误率远低于物理电路错误率。

（执笔：于杰平）

产业动态

谷歌发布第六代 TPU 芯片 Trillium

2024 年 5 月 15 日，谷歌正式发布最新一代 TPU（张量处理器）芯片 Trillium¹。这款专为大规模机器学习训练和部署而设计的定制芯片，将再次推动人工智能计算性能的大幅跃升，为复杂 AI 模型的研发应用提供强劲动力。

第六代 TPU 芯片 Trillium 采用先进的芯片架构与制程工艺，单个 TPU 芯片的算力较上一代产品提高了 2 倍以上，同时能效比也获得显著提升。Trillium 芯片支持多种精度的张量运算，可灵活匹配不同 AI 模型的训练和推理需求。Trillium 系列中首次加入了专为 Transformer 类大语言模型优化的大规模 MLP（多层感知器）核心，与标准 TPU 核心协同工作，将进一步提升大模型的训练速度与效率。

为满足大规模集群部署的需要，谷歌还发布了基于 Trillium 芯片的全新机架系统 TPU v6 Pod。每个 TPU v6 Pod 由 512 个 Trillium 芯片（共 4096 个 TPU 核心）组成，提供高达 1.5 ExaFlops 的峰值性能，较上一代提升 83%。Pod 系统内置了高性能互连网络，芯片间采用 ICI (Inter-Chip Interconnect) 链路直连，显著降低了通信延迟，使大规模并行成为可能。

在软件层面，谷歌也发布了全新的编译和运行框架，进一步优化了编程模型和并行调度，大幅简化了大模型分布式训练的开发流程。新的框架支持自动切分模型、划分数据子集、均衡负载等关键特性，开发者无需深入了解底层硬件细节，即可最大限度发挥 TPU 集群的性能优势。

¹ <https://cloud.google.com/blog/products/compute/introducing-trillium-6th-gen-tpus>

此外，谷歌还宣布将与业界领先的芯片代工厂台积电合作，采用台积电的 3 纳米工艺制造下一代 TPU，以加速产品创新迭代步伐。这也标志着谷歌在自研芯片领域的长期投入进一步深化，有望在定制 AI 芯片赛道建立更强的竞争优势。

新一代 Trillium 系列的推出，将助力各行业用户显著降低 AI 部署门槛，更高效、更经济地开发和应用前沿的机器学习模型。这对于进一步推动人工智能技术的规模化应用、加速产业智能化变革进程具有重要意义。

Trillium 系列将不仅支持主流机器学习框架如 TensorFlow、PyTorch、JAX 等，还计划面向科研机构 and 高校推出面向前沿研究的 TPU 计划，推动人工智能领域更多突破性创新的涌现。未来，谷歌还将持续加大在 AI 芯片、算法、应用等层面的研发投入，为用户提供 Leading Edge 的技术和解决方案，加速人工智能行业整体发展。

（执笔：李国强）

台积电宣布“A16”芯片制造技术将于 2026 年量产

据官网 2024 年 4 月 24 日报道，台积电近期在美国举行了“2024 年台积电北美技术论坛”，公布了其最新的制程技术、先进封装、以及三维集成（3D IC）技术¹。台积电首次公开了 TSMC “A16（1.6nm）”制程技术。A16 结合了台积电的超级电轨构架与纳米片晶体管，预计于 2026 年量产。这标志着台积电与长期竞争对手英特尔之间关于谁将能够制造出全球最快芯片的较量再次升级。

台积电表示，相较于 N2P 制程，A16 将芯片密度提升高达 1.1 倍，在相同工作电压下速度加快 8-10%，在相同速度下功耗降低 15-20%。

¹ <https://pr.tsmc.com/english/news/3136>

台积电还宣布将推出 N4C 技术，N4C 延续了 N4P 技术，晶粒成本降低高达 8.5%且采用门槛低，预计于 2025 年量产。

此外，台积电还在研讨会上介绍了纳米片晶体管、CoWoS、硅光集成和汽车先进封装等技术创新。

（执笔：沈湘）

英特尔宣布组装完成业界首台商用高数值孔径极紫外光刻机

2024 年 4 月 18 日，英特尔晶圆代工厂（Intel Foundry）宣布组装完成业界首台商用高数值孔径（High Numerical Aperture, High NA）极紫外（EUV）光刻机，在先进半导体制造领域取得了重要里程碑¹。

该高 NA EUV（0.55 NA EUV）光刻机是光刻行业领导者阿斯麦（ASML）推出的最新光刻机产品（型号 TWINSCAN EXE:5000），位于英特尔公司俄勒冈州希尔斯伯勒的研发基地，目前正处于校准状态，为英特尔未来工艺路线图的生产做准备。通过改变将印刷图案投射到硅片上的光学设计，该高 NA EUV 光刻机能够显著提高下一代处理器的分辨率和特征微缩能力。与 0.33 NA EUV 相比，0.55 NA EUV 减少了曝光量以及每层印刷时间，并提高了晶圆产量。

随着高 NA EUV 的加入，英特尔拥有了业界最全面的光刻工具箱，使公司能够推动超越英特尔 18A 的未来工艺能力。英特尔预计在开发和制造先进芯片时，将同时使用 0.33 NA EUV、0.55 NA EUV 以及其他光刻工艺，从 2025 年英特尔 18A 工艺的产品验证开始，一直持续到英特尔 14A 工艺的生产。

（执笔：沈湘 王丽）

¹ [https://www.intel.com/content/www/us/en/newsroom/news/intel-foundry-opens-new-frontier-](https://www.intel.com/content/www/us/en/newsroom/news/intel-foundry-opens-new-frontier-chipmaking.html)

[chipmaking.html](https://www.intel.com/content/www/us/en/newsroom/news/intel-foundry-opens-new-frontier-chipmaking.html)

英特尔研制出世界上最大的神经形态计算机

据官网 2024 年 4 月 17 日报道，英特尔公司研制出世界上最大的神经形态计算机 Hala Point，旨在模拟人脑处理和存储数据方式以提高人工智能（AI）模型的效率和能力¹。它包含 11.52 亿个人造神经元，分布在 1152 个 Loihi 2 芯片上，每秒能进行 380 万亿次突触运算和 240 万亿次神经元运算。

这款代号为 Hala Point 的大规模神经形态系统最初部署在桑迪亚国家实验室，采用英特尔的 Loihi 2 处理器，旨在支持未来大脑启发人工智能的研究，并应对与当今人工智能的效率和可持续性相关的挑战。Hala Point 是英特尔第一代大规模研究系统 Pohoiki Springs 的升级版，其架构经过改进，神经元容量增加了 10 倍以上，性能提高了 12 倍。

Hala Point 将采用 Intel 4 工艺生产的 1152 个 Loihi 2 处理器封装在一个微波炉大小的六机架数据中心机箱中，将处理、内存和通信信道集成到一个大规模并行化结构中，提供 16 PB/s 的内存带宽、3.5 PB/s 的核间通信带宽和 5 TB/s 的芯片间通信带宽。该系统每秒可处理 380 万亿次 8 位突触运算和 240 万亿次神经元运算。神经元之间直接通信，而不是通过内存通信，从而降低了整体功耗。基于 Loihi 的系统执行人工智能推理并解决优化问题时，能量比传统的 CPU 和 GPU 架构低 100 倍，速度快 50 倍。

Hala Point 系统用于仿生脉冲神经网络模型，其 11.5 亿个神经元的全容量执行速度比人脑快 20 倍，在容量较低下情况下，执行速度可达 200 倍。虽然 Hala Point 并非用于神经科学建模，但其神经元容量大致相当于猫头鹰大脑或卷尾猴大脑皮层的容量。

¹ <https://www.intel.com/content/www/us/en/newsroom/news/intel-builds-worlds-largest-neuromorphic-system.html>

Hala Point 的独特功能可实现未来人工智能应用的实时持续学习，如科学和工程问题解决、物流、智能城市基础设施管理、大语言模型（LLM）和人工智能代理。桑迪亚国家实验室的研究人员计划使用 Hala Point 进行先进的大脑规模计算研究。Hala Point 在其前身 Pohoiki Springs 的基础上进行了多项改进，现在为主流传统深度学习模型带来了神经形态性能和效率提升，尤其是那些处理视频、语音和无线通信等实时工作负载的模型。例如，爱立信研究公司正在应用 Loihi 2 来优化电信基础设施的效率。

英特尔与 200 多名英特尔神经形态研究社区成员组成的生态系统，包括全球领先的学术团体、政府实验室、研究机构和公司，正在努力推动类脑人工智能发展，并计划在未来几年将这项技术从研究原型推向行业领先的商业产品。

（执笔：沈湘 王丽）

SK 海力士与美国印第安纳州签约建造新一代 HBM 先进封装厂

据官网 2024 年 4 月 3 日报道，全球领先的高带宽存储器（HBM）芯片生产商 SK 海力士宣布投资 38.7 亿美元在美国印第安纳州西拉斐特（West Lafayette）建造适于 AI 的存储器先进封装生产基地，同时与美国普渡大学等当地研究机构进行半导体研究和开发合作¹。

这是业界首次在美国本土投资的人工智能产品先进封装工艺，增强了半导体供应链弹性。SK 海力士选择美国印第安纳州，以获得州和地方政府、制造业基础设施和普渡大学人才的大力支持，同时也可以为该地区带来 1000 多个新工作岗位。

¹ <https://news.skhynix.com/sk-hynix-signs-investment-agreement-of-advanced-chip-packaging-with-indiana/>

当地时间 4 月 3 日，SK 海力士公司与来自印第安纳州、普渡大学、美国政府的相关人士在位于西拉法叶的普渡大学举办了投资签约仪式。SK 海力士表示，印第安纳州工厂预计在 2028 年下半年开始量产 HBM 等适于 AI 的存储器芯片产品。

存储芯片的创新继续推动低功耗操作和计算性能增强。随着技术萎缩和其他硬件改进达到极限，SK 海力士的新芯片封装技术已成为继续提高芯片密度和性能的一种很有前途的方法。随着这种异构集成技术对半导体行业越发重要，SK 海力士公司在印第安纳州的新举措将有助于将该地区打造成一个新半导体集群，将成为人工智能时代下一代计算的“磁石”。

（执笔：沈湘）

《集微技术信息简报》是由中国科学院文献情报中心情报研究部承担编辑的半导体、集成电路、微电子相关领域科技信息综合报道及专题分析简报（双月报），于2014年3月正式启动，2014年为季度发行的《光刻技术信息简报》，2015年更名《集微技术信息简报》双月发行，2017-2018年根据服务内容聚焦点更名《第三代半导体技术信息简报》。2019年起卷名恢复《集微技术信息简报》。按照“统筹规划、系统布局、分工负责、整体集成、长期积累、深度分析、协同服务、支撑科研”的发展思路，规划和部署《集微技术信息简报》。《集微技术信息简报》服务对象是集成电路、微电子领域的相关领导、科技战略研究专家和科研一线工作者。《集微技术信息简报》内容力图兼顾科技决策和管理者、科技战略专家和领域科学家的信息需求，报道集成电路、微电子领域的国际科技战略与规划、科技计划与预算、科技进展与动态、科技前沿与热点、重大科技研发与应用、重要科技政策与管理等方面的最新进展与发展动态，不定期提供半导体、集成电路、微电子领域热点方向的专题分析。

《集微技术信息简报》是内部资料，不公开出版发行；除了其所报道的专题分析报告代表相应作者的观点外，其所刊载报道的中文翻译信息、汇编信息等并不代表编译者及其所在单位的观点。

中国科学院文献情报中心
情报研究部 战略前沿科技团队
联系人：王丽
电话：010-82626611-6649
电子邮件：wangli@mail.las.ac.cn

