

中国科学院微电子研究所

硕士学位论文

C波段AlGaIn/GaN功率HEMT器件研究

姓名：邵刚

申请学位级别：硕士

专业：微电子学与固体电子学

指导教师：吴德馨;刘新宇

20040501

摘 要

AlGaIn/GaN 功率晶 HEMT 具备大电流, 高击穿电压, 耐高温, 高功率密度, 高效率的特性, 同时又有很好的微波特性, 应用领域覆盖 2-40GHz 大功率领域。本论文对 AlGaIn/GaN 功率器件的设计, 工艺, 测试, 封装进行了研究, 研制出的 AlGaIn/GaN 功率 HEMT 器件可应用于 L - C 波段, 取得的主要成果如下:

1. 通过对 AlGaIn/GaN HEMT 器件原理, 模型的研究得到了对器件特性影响较大的参数, 通过热阻模型得出了 Flip-Chip 前后器件热阻变化及影响器件热阻的因素, 为我们提高器件微波功率性能提供了有效的手段。
2. 改进了 AlGaIn/GaN 器件的工艺, 包括欧姆接触, 台面隔离等, 重点研究了电镀金属加厚与空气桥技术, 该工艺的使用对器件性能改善明显, 并已申请专利。在改进工艺的基础上, 设计了新的 GaN 功率 HEMT 版图, 对寄生和 Flip - Chip 进行了优化。
3. 对蓝宝石衬底 AlGaIn/GaN 器件的 Flip-Chip 技术进行了研究, 设计与管芯相对应的 AlN 基板, 开发了一套 AlN 散热基板的制作工艺, 在国内首次研制成功 AlN 基板上基于 Flip - Chip 的 AlGaIn/GaN HEMT 器件, Flip - Chip 后的 AlGaIn/GaN 器件性能有明显提高。
4. 对 AlGaIn/GaN 共栅共源器件的工作原理进行了研究, 并在国内首次研制 AlGaIn/GaN 共栅共源器件, 测试结果表明该器件的功率增益高, 增益可控, 增益频带宽, 很适合宽带微波功率领域的应用。
5. 基于国产材料的 AlGaIn/GaN 1mm 栅宽功率 HEMT 器件的最大电流密度为 0.784A/mm, 最大跨导 197mS/mm, 截止频率 f_c 为 20GHz, f_{max} 可达 28GHz。在 2GHz 下, 栅宽 0.75mm, 连续波测试器件的线性功率增益 9dB, 输出功率 898mW, 功率密度 1.2W/mm, 附加效率 PAE32%, 4GHz 下, 线性功率增益 8dB, 输出功率 28.6dBm, 2GHz 下脉冲测试可得器件的最大输出功率为 31.2dBm, 约 1.32W, 折合功率密度 1.75W/mm, 功率增益 11dB。

关键词: 氮化镓, HEMT, 倒扣, 微波功率, 共栅共源

The Research of C-band AlGaN/GaN Power HEMT

Shao Gang (Microelectronics and Solid-State Electronics)

Directed by Academician Wu Dexin and Professor Liu Xinyu

Abstract

AlGaN/GaN microwave power HEMT have the properties of large output current, high breakdown voltage, high work temperature, high power density and then high efficiency and good microwave performance, and suit for ultra high power application cover from 2 to 40GHz frequency range. In the thesis, the device design, process, test and packaging have been studied, the fabricated device has good performance and can be used in L and C band, the main achievements of this work are summarized as follows:

1. By research on HEMT model, parameters which remarkable affect device performance have been obtained, on the basis of thermal impedance model, thermal impedance change before and after flip-chip and its affected factors were obtained. Optimization for the parameters provides us an important way to improve device performance.
2. The key processes of device were improved, includes mesa isolation, ohmic contact etc. Electroplated air-bridge connection has been developed, which influence on device performance notably and positively, such technology has already applied for Chinese patent. Based on our process, a new layout of AlGaN/GaN HEMT has been designed and specially optimized for reduction of parasitic parameters and Flip-Chip.
3. Research on Flip-Chip thermal dissipation technology, AlN layout has been designed, AlN process has also been developed, the first reported AlGaN/GaN HEMT using flip-chip on AlN in China has been successful fabricated, exciting improvement of device performance has been found after flip-chip bonding.
4. The principle of AlGaN/GaN cascode HEMTs works has been discussed, the

first AlGaN/GaN cascode HEMTs in China has been fabricated and tested , the cascode device show a high power gain , a broad high gain frequency range, such merits will open up its application in microwave high power broad band field.

5. AlGaN/GaN power HEMT based on material made in our own country has been development, the 1mm gate width display a current density of 0.784A/mm, a high transconductance of 197mS/mm, a f_T of 20GHz, a f_{max} of 28GHz. Using CW measurement , in 2GHz, an 0.75mm device show a linear gain of 9dB, a output power of 898mW, a power density of 1.2W/mm, a PAE of 32%, in 4GHz, a linear gain of 8dB, a output power of 28.6dBm were obtained , using pulse measurement in 2GHz, the device show a output power of 31.2dBm, a power density of 1.75W/mm and a power gain 11dB.

Keywords: AlGaN/GaN, HEMT, Flip-Chip, Cascode, Microwave power

第一章 绪 论

1.1 前言

20 世纪 80 年代以来,以蜂窝移动通信为主的无线通信市场呈爆炸式增长。对通信质量和通信范围的要求越来越高,通讯方式从单一的语音传输,发展到能同时传输资料、文字、图像等信息。这些需求促进了移动通信技术的向更高通信频率、更大通信带宽以通信容量发展,满足人们的需求。近年来,无线通讯,数据传输,空间通信技术不断的发展,载频越来越高,频谱带宽也越来越大,很多新的先进通讯方式如 3G,CDMA,GPRS,Bluetooth,MMDS, WLL, Hiperlan, Satcom, VSAT 等不断走进我们的生活。同时,军事通讯技术也有了长足的进步,越来越多精确制导武器制导及远程雷达及空间通讯技术使用超过 C 或更高的频段。

无线通讯技术的不断进步,对微波功率放大器提出了更高的要求,市场的快速膨胀对 C, X, Ka 等高频波段固态微波功率放大器件的需求持续增加。要求功率器件有高的工作频率,良好的线性度,高的功率效率,以及大功率密度,同时基于成本考虑,功率器件的成本要尽可能低,军事领域的应用还对器件的抗辐照,抗高温提出了严格要求。为满足需求,功率器件的发展从最早的 Si 基,发展到 GaAs 基,到目前的第三带宽禁带半导体器件,其固有的高击穿场强和高场强下高饱和漂移速度等优良特性决定了它将在未来的高频、高温、大功率器件中居领先地位,有着巨大的发展前景,不仅在军工,而且在民用通信基站等领域有广泛的应用。

1.2 GaN 功率器件的研究背景

在通信,制导,雷达,基站等无线领域,功率放大器是其中很关键的器件,随着通讯密度,容量及通讯距离的不断加大,大功率的功率器件需求非常大,而其大功率的工作特性,使得系统的散热成本将很高,国际上对耐高温,大功率密度,良好频率性能的器件的研究非常活跃。

1.2.1 微波器件材料

目前市场微波器件的材料主要有 Si, GaAs, SiGe, InP, GaN, SiC 等,以下做简单比较:

(1) Si 基^{[1][2][3]}

Si 基 LDMOS 是目前低频功率应用市场份额最大的功率器件,几乎垄断低频基站市场,其成本最低,工艺技术最成熟,具备最好的性能成本比。但是 Si 的电子迁移率较低,高频特性提高困难, Si 基器件在线性、速度和输出功率上将很难再满足下一代通讯系统的要求。

(2) SiGe 基^{[4][5]}

SiGe 基器件的工艺与 Si 集成电路工艺相容,目前用得较多的器件形式是异质结双极晶体管(HBT),它具有与 Si BJT 相同的高跨导、低热阻的优点,且最大工作频率接近 GaAs。SiGe HBT 在微波混频和低噪声领域具有广泛的应用,可以提供比 Si 平台好得多的频率和效率。然而, SiGe HBT 本身是为小功率应用设计的,大功率下,受其结构影响,增益会下降很多,因此并不适用于大功率应用。

(3) GaAs 基^{[6][7][8]}

GaAs 是很好的广泛用于微波器件的材料,其电子迁移率比 Si 的高 7 倍,且漂移速度快,所以 GaAs 比 Si 具有更好的高频特性。GaAs 基电路具有损耗小、噪声低、频带宽、功率大和附加效率高等特点,因此很适合在高频段工作尤其是在微波频段。基于 GaAs 的各种放大器,混频器,滤波器等电路现在被广泛应用于移动通讯前端接受发射,无线通讯以及航空航天领域。但 GaAs 在功率特性上,有两个原因限制了其发展: 1.高热阻使得直流热功率耗散困难; 2.较小的击穿场强限制了高电压,高功率的应用。从现在 GaAs pHEMT 的发展状况来看, 10GHz 下 GaAs 的功率密度大约是 1W/mm,在这种情况下,获得更高的功率输出对 GaAs 来说有很大的困难,因此 GaAs 基器件主要应用于高频中小功率的领域。

(4) SiC 基^[9]

SiC 也是一种宽禁带半导体材料, SiC 材料最大的优点是高热导率(比 Si 高 3 倍,比 GaAs 高 7 倍),因此 SiC 基器件能更有效地散热,提高了器件的寿命与可靠性。虽然 SiC 材料的迁移率比 Si、GaAs 均低,但它在高场下的漂移速率比 Si、GaAs 高,这对于器件在高电流密度下工作是非常重要的。目前限制 SiC 应用的主要问题是衬底的质量和价格。

(5) InP 基^[10]

InP 相对 GaAs 有大的晶格常数,可以形成高 In 组分的 InGaAs。 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 可以生长在 InP 衬底上,因为两者晶格匹配。由于 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 的电子有效质量约为 GaAs 的一半,其输运特性比 GaAs 要好,电子的迁移率和饱和速度较高,InP HEMT 具有较高的 f_t 和 f_{max} 。InAlAs/InGaAs 异质结界面处导带不连续性较大,因此有较大的 2DEG 浓度和输出电流。所以,在功率应用方面,InP HEMT 具有一定的竞争力。但是其主要缺点是击穿电压低,衬底非常昂贵且材料较脆。

(6) GaN 基^{[11][12][13]}

GaN 是新一代的宽禁带半导体材料,氮化镓晶体管可耐受极度高温,它具有和 GaAs 几乎相近的微波特性,由于特有的自发极化和压电极化效应的存在,2DEG 的浓度比 GaAs 要高一个数量级以上,电流密度很大,同时由于耐高压的特性,因此 AlGaN/GaN 器件的微波功率特性要远远高于硅、砷化镓、碳化硅、以及迄今为止所制造的所有半导体器件。AlGaN/GaN 器件的频率和功率输出能力对在技术领域带来革命的高级通信网路中的放大器、调制器等关键器件而言非常重要。GaN 的微波大功率的应用,目前受到广泛的关注。

综上所述, GaN 作为新一代的宽禁带半导体材料,在满足高压,高温,高频,高效率等领域的综合优势开始显现,其发展前景非常诱人。

1.2.2 GaN 的材料特点与电学优势

GaN 首先由 Johnson 等人合成,为六方纤锌矿结构,未有意掺杂的 GaN 在各种情况下都呈 n 型。AlGaN/GaN 系材料通常用于组成 GaN 器件的外延结构中,AlGaN 的禁带宽度更大,其电学特性使其很适合微波大功率方面的应用。GaN 与各种半导体材料的比较如表 1.1 所示:

| | Si (---) | Ge (---) | GaAs (AlGaAs/ InGaAs) | InP (InAlAs/ InGaAs) | 4H SiC (---) | GaN (AlGaN/ GaN) |
|--|-------------|-------------|-----------------------------|----------------------------|--------------------|------------------------|
| Bandgap(eV) | 1.1 | 0.66 | 1.42 | 1.35 | 3.26 | 3.49 |
| Electron Mobility(cm^2/Vs) | 1500 | 3900 | 8500 | 10000 | 700 | 900 |
| Saturated(Peak) Electron velocity $\times 10^7\text{cm/s}$ | 1 | 0.6 | 2.1 | 2.3 | 2 | 2.7 |
| 2DEG sheet electron density(cm^{-2}) $\times 10^{12}$ | NA | NA | <4 | <4 | 20 | 13 |
| Critical breakdown Field (MV/cm) | 0.3 | 0.1 | 0.4 | 0.5 | 2 | 3.3 |
| Thermalconductivity(W/cm-K) | 1.5 | 0.6 | 0.5 | 0.7 | 4.5 | >1.7 |
| Relative dielectric Constant (ϵ_r) | 11.8 | 16.0 | 12.8 | 12.5 | 10 | 9.0 |

表 1. 1 各种半导体材料特性

从表中可以看出 GaN 的禁带宽度为 3.26, 是 Si 的 3 倍, GaAs 的 2.5 倍, GaN 的击穿场强为 3.3MV/cm, 分别是 Si 的 11 倍、GaAs 的 8 倍, 由公式

$$V_{dgB} = \frac{\epsilon L_{eff} E_{br}^2}{2qN_D a}$$

击穿电压与击穿场强的平方成正比, 因此 GaN 器件的击穿电压将比 Si 和 GaAs 高 50—100 倍, 目前 GaN 材料的最高击穿电压可达 500V 以上。此外, GaN 中电子的饱和漂移速率 v_s 很高, 可达 2.7×10^7 cm/s, 大于 Si 和 GaAs, 而 $I_{max} \propto qn_s v_s, f_T \propto v_s / L_{eff}$, 因此, GaN 器件可以获得更高的工作频率和更大的输出电流。高工作频率, 大电流, 高的击穿电压可以使器件获得高的附加增益 (PAE)。

对 AlGaIn/GaN 的微波功率优势也可以通过 Johnson 品质因素, Baliga 品质因素^[3], 和功率带宽积来衡量。Johnson 品质因数反映了分立元件高频特性, Baliga 品质因数代表器件在高频情况下控制功率损失的能力,

$$JMF = \frac{E_B^2 v_s^2}{4\pi^2} \quad BFOM = \epsilon_0 \mu E_B^2$$

$P_{max} f_T$ 的数值尽管受其它因素的影响并不一定与功率性能成正比, 但却是功率和频率特性折衷考虑的一种衡量因素, $P_{max} f_T$ 的表达式如下:

$$P_{max} f_T = \frac{I_{max} V_{brB}}{8} \times f_T = \frac{\epsilon w_g L_{eff} v_s E_{br}^2}{16} \times \frac{v_s}{2\pi L_{eff}} = \frac{\epsilon w_g v_s^2 E_{br}^2}{32\pi}$$

我们可以把 Si, GaAs, GaN 的具体值进行比较, 如表 1.2 所示:

| 材料 | Johnson 品质因素 | Baliga 品质因素 | $P_{max} f_T$ |
|------|--------------|-------------|---------------|
| Si | 1 | 1 | ~2 |
| GaAs | 11 | 16 | ~4 |
| GaN | 790 | 100 | ~400 |

表 1.2 各种材料 Johnson, Baliga, $P_{max} f_T$ 优值

可以看出, GaN 的 Johnson, Baliga 和 $P_{max} f_T$ 的值为 790, 100 和 400 以上, 比相应的其他材料要好很多, 其材料特性与电学特性的关系可总结如图 1.1:

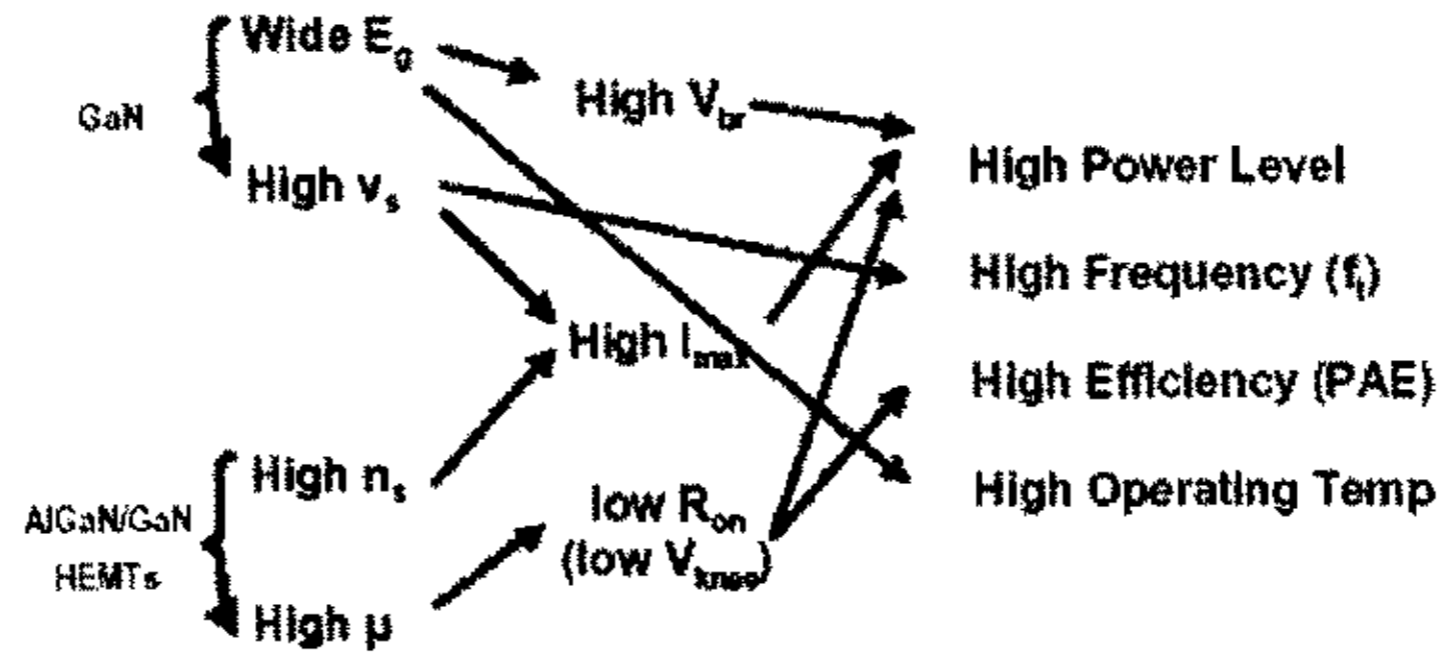


图 1.1 GaN 特性与电学特性关系

综上所述，AlGaIn/GaN 基器件由于其材料电学特性上有不可比拟的优势，大电流，高频率，良好的功率增益和附加效率，暗示了在下一代无线通讯，尤其是地基大功率领域有着光辉前景。

1.3 AlGaIn/GaN 器件进展

从 1993 年 Khan 和 Binar 等人研制出最早的 N 沟道 GaN MESFETs^[14]以来，AlGaIn/GaN 器件的研制工作一直是化合物半导体器件及电路研制领域的热点方向，美国、日本、欧洲等大公司都将 GaN 等宽禁带器件的研制和发展做为其二十一世纪发展的重点。基于 GaN 的电子器件种类很多，主要分为两大类：场效应器件(FET)和双极型器件(HBT)，器件种类包括：MESFET^[15](metal-semiconductor FETs)，MISFETs(metal insulator FETs)，JFETs(junction FETs)，MODFETs(modulation doped FETs)，HFETs(heterostructure FETs)、MOSFET(Metal oxide semiconductor FET)和 HBT^[16](Heterostructure Bipolar transistors)。其中 AlGaIn/GaN HEMTs 电子迁移率和电子密度最高，可输出电流最大，频率特性较好，没有短沟道效应，最适合于高频大功率的应用，成为研究的重点。

HEMT 器件性能的优化是材料生长和器件结构设计和工艺优化相结合的系统工程。经过 10 多年的发展，从 GaN 外延材料生长，到工艺改进，到电路的研制取得了长足的进展，这些进步促进了 GaN HEMT 器件的性能提高。

1.3.1 外延结构

目前，GaN 功率器件的衬底材料主要有蓝宝石，SiC，和 Si 三种材料。

蓝宝石衬底^[17-23]：2001 年以前的 GaN 器件多采用该衬底，蓝宝石衬底外延制备工艺成熟、价格较低、易于清洗和处理，而且在高温下具有很好的稳定性，可以大尺寸稳定生长，是目前使用普遍的一种衬底材料。但是，蓝宝石衬底热导

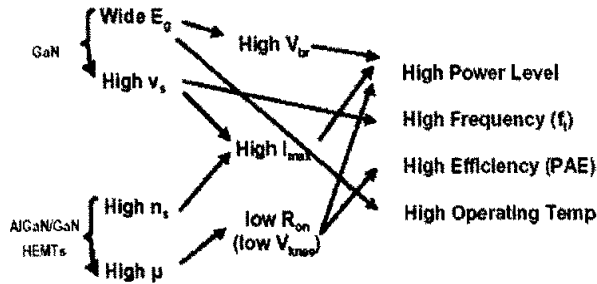


图 1.1 GaN 特性与电学特性关系

综上所述，AlGaIn/GaN 基器件由于其材料电学特性上有不可比拟的优势，大电流，高频率，良好的功率增益和附加效率，暗示了在下一代无线通讯，尤其是地基大功率领域有着光辉前景。

1.3 AlGaIn/GaN 器件进展

从 1993 年 Khan 和 Binar 等人研制出最早的 N 沟道 GaN MESFETs^[14]以来，AlGaIn/GaN 器件的研制工作一直是化合物半导体器件及电路研制领域的热点方向，美国、日本、欧洲等大公司将 GaN 等宽禁带器件的研制和发展做为其二十一世纪发展的重点。基于 GaN 的电子器件种类很多，主要分为两大类：场效应器件(FET)和双极型器件(HBT)，器件种类包括：MESFET^[15](metal-semiconductor FETs)，MISFETs(metal insulator FETs)，JFETs(junction FETs)，MODFETs(modulation doped FETs)，HFETs(heterostructure FETs)、MOSFET(Metal oxide semiconductor FET)和 HBT^[16](Heterostructure Bipolar transistors)。其中 AlGaIn/GaN HEMTs 电子迁移率和电子密度最高，可输出电流最大，频率特性较好，没有短沟道效应，最适合于高频大功率的应用，成为研究的重点。

HEMT 器件性能的优化是材料生长和器件结构设计和工艺优化相结合的系统工程。经过 10 多年的发展，从 GaN 外延材料生长，到工艺改进，到电路的研制取得了长足的进展，这些进步促进了 GaN HEMT 器件的性能提高。

1.3.1 外延结构

目前，GaN 功率器件的衬底材料主要有蓝宝石，SiC，和 Si 三种材料。

蓝宝石衬底^[17-23]：2001 年以前的 GaN 器件多采用该衬底，蓝宝石衬底外延制备工艺成熟、价格较低、易于清洗和处理，而且在高温下具有很好的稳定性，可以大尺寸稳定生长，是目前使用普遍的一种衬底材料。但是，蓝宝石衬底热导

率仅为 $0.3\text{W}/\text{cm}^2$ ，使得基于蓝宝石衬底的 GaN 功率器件散热问题成为其性能提高的瓶颈，从 1997 年 Thibeault^[24]等人采用 AlN 基板倒扣散热的方案，使用 AlN 基板倒扣散热方法的器件可以实现 6GHz 下 51W 的功率输出和 $6.1\text{W}/\text{mm}$ 的功率密度，此后蓝宝石衬底的 GaN 器件开始进入实验应用领域，至今，蓝宝石衬底 HEMT 器件的功率密度超过 $12\text{W}/\text{mm}$ ^[25]。

SiC^[26-30]：其晶格常数和材料的热膨胀系数与 GaN 材料更为接近，且热导率很高，器件散热良好，采用 SiC 衬底外延 GaN 材料解决器件散热问题和提高器件性能也非常引人注目，SiC 衬底上 AlGaIn/GaN HEMT 功率密度在 $f = 4\text{GHz}$ 时达到 $32\text{W}/\text{mm}$ ^[31]，其功率转换效率 (PAE) 达到 44-47%，在超高功率密度器件方面显示出极大的潜力，是相同波段情况下所有场效应晶体管 (FET) 中功率密度最高的，超过 GaAs FET 的 10 倍。这是一种突破，它证实了半绝缘 4H-SiC 上生长的 AlGaIn/GaN HEMT 用于 X 波段大功率器件和电路的能力，美国 Cree 公司称最新研制的 GaN HEMT 在 2GHz 时输出功率已经达到 108W，富士通公司的 GaN 功率管可以在 63V 下工作，C 波段功率输出高达 176W ^[32]，比现有任何一种器件的功率都要高，这将使单级微波功放成为可能。

Si 衬底^[33-35]：Si 是最近才引起人们注意的新衬底材料，尽管试验数据表明 Si 衬底上制作的器件性能并没有前两种材料好，但由于 Si 衬底的最大优点就是价格低，制作成本低，将 Si 低廉的价格与 GaN 优异的性能结合起来，为 GaN 的低成本民用化发展开辟了新的途径，该衬底上 2GHz 下器件最好功率密度可做到 $6.6\text{W}/\text{mm}$ ^[36]。

在器件结构方面，尽管器件结构对器件性能的影响十分显著，但由于 GaN 材料发展时间较短，材料方面的难题使得 AlGaIn/GaN 外延结构的还远未达到象 GaAs 那样较为复杂，目前国内外常用的几种外延结构如图 1.2 所示

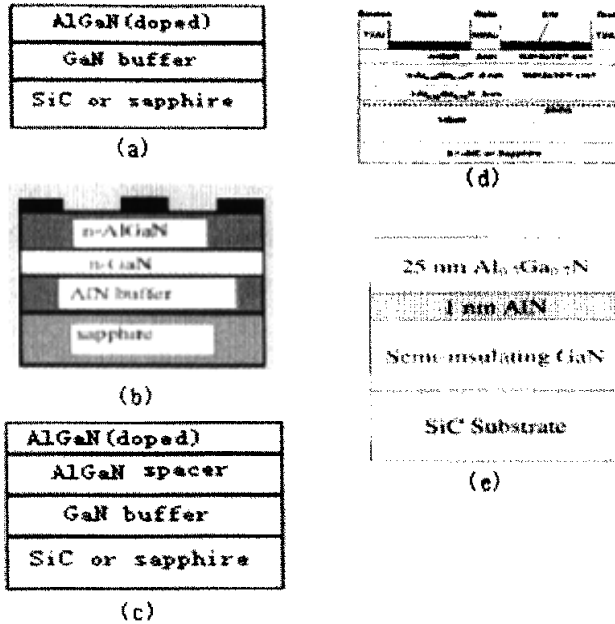


图 1.2 AlGaN/GaN 器件外延结构

(a) 是最简单最基本的异质结结构，GaN 作为缓冲层，在 AlGaN/GaN 表面由于自发极化和压电产生高浓度 2DEG 掺杂 AlGaN 进一步增加电子浓度，这种结构层次简单，制备方便，早期普遍采用，但由于 2DEG 电子浓度和迁移率不够高（约 $600\text{cm}^2/\text{Vs}$ 左右）。

(b) 在衬底和 GaN 之间插入一层 AlN 做缓冲层，可以减少 GaN 晶体中的晶格错乱，减少缺陷，有利于提高载流子浓度和电子迁移率，这种结构下，可使迁移率达到 $1200\text{cm}^2/\text{Vs}$ 。

(c) 这种结构在掺杂 AlGaN/GaN 之间插入一层非掺杂 AlGaN，可以有效阻挡波函数向 AlGaN 的渗透，压缩 2DEG 的范围，同时减少电离杂质的散射，有利于提高 2DEG 的迁移率速率，一般这种结构下的电子迁移率也基本上在 $1200\text{cm}^2/\text{Vs}$ 左右。

(d) 这种结构也被称为表面电荷控制结构，引入了帽层，帽层通常有 GaN 和 AlGaN 两种，同时可以有非掺杂和 n 型掺杂两种。此结构可以减轻表面电荷的影响，同时提高击穿电压。

(e) 目前高性能的器件多使用这种结构，在缓冲层 GaN 和 AlGaN 之间插入很薄的 AlN 作为阻挡层，由于 AlN 的压电偶极子的作用可以提高 ΔE_c 的效率，

同时减少界面散射,提高迁移率,在蓝宝石衬底上的这种结构的器件,电子迁移率可高达 $1520\text{cm}^2/\text{Vs}$,同时电子浓度也可达 1.23×10^{13} 。2004 年最新报道的基于此种外延结构的器件功率密度超过 $32\text{W}/\text{mm}^{[32]}$ 。

目前 GaN HEMT 的栅长已经低于 $0.15\mu\text{m}$,同时使用先进的刻蚀技术可以在 GaN 上实现槽栅,field-plate 技术可将器件的击穿电压提高至 600V 以上^[40],总之,一系列的改进使得目前的 GaN HEMT 器件表现出引入瞩目的性能。

1.3.2 国内外最新进展

GaN 器件的发展方向是高频、高温、大功率。在 $2\text{-}40\text{GHz}$ 工作频段, GaN 器件击穿电压超过 600V ,输出功率可达到 100W 以上,最大输出功率密度已经达到 $30\text{W}/\text{mm}$ 以上,跨导 $524\text{mS}/\text{mm}$,最大输出功率为 174W ,工作电压保持在 63V 。具体数值见表 1.3。目前美国 Nitro 公司和 RFMD 公司已经有产品出售, Nitro 公司提供 NGN-125-D 系列 GaN 功率器件,典型器件性能如下: 1.5mm 器件,功率增益 8.6dB (10GHz)、输出功率为 31dBm (10GHz)、 IP_3 为 35dBm 、 f_T and f_{max} 均为 24GHz 。RFMD 公司提供 7W 和 28W 的 GaN 功放电路。

| | |
|----------------------|--|
| 电流密度 | $>2.1\text{A}/\text{mm}^{[38]}$ |
| 击穿电压 | 600V between gate and drain $\sim 140\text{V}$ between source and drain($0.75\mu\text{m}$ gate) ^[40] |
| 跨导 | $525\text{mS}/\text{mm}$ |
| f_T/f_{Max} | $101/155\text{GHz}(0.12\mu\text{m gate})^{[37]}$ $101/180\text{GHz}(0.05\mu\text{m gate})$ |
| 输出功率密度 | $32\text{W}/\text{mm}$ (4GHz PAE= 55%) $V_d = 120\text{V}^{[31]}$ |
| 输出功率 | 174瓦 (3G CDMA 波段) ^[32] |

表 1.3 GaN HEMT 器件性能最新报道

国内许多研究单位也开展了对 GaN 器件的研究,北京工业大学报道了 g_m 大于 $230\text{mS}/\text{mm}$ 的 HEMT 器件^[39]。南京电子器件研究所研制成功的 $200\mu\text{m AlGaIn/GaN}$ HEMT 在 1.8GHz , $V_{ds}=30\text{V}$ 时,器件的输出功率为 28.93dbm ,输出功率密度达到 $3.9\text{W}/\text{mm}$,功率增益为 15.59dB ,功率附加效率为 48.3% ,在

同时减少界面散射, 提高迁移率, 在蓝宝石衬底上的这种结构的器件, 电子迁移率可高达 $1520\text{cm}^2/\text{Vs}$, 同时电子浓度也可达 1.23×10^{13} 。2004 年最新报道的基于此种外延结构的器件功率密度超过 $32\text{W}/\text{mm}^{[32]}$ 。

目前 GaN HEMT 的栅长已经低于 $0.15\mu\text{m}$, 同时使用先进的刻蚀技术可以在 GaN 上实现槽栅, field-plate 技术可将器件的击穿电压提高至 600V 以上^[40], 总之, 一系列的改进使得目前的 GaN HEMT 器件表现出引人瞩目的性能。

1.3.2 国内外最新进展

GaN 器件的发展方向是高频、高温、大功率。在 $2\text{-}40\text{GHz}$ 工作频段, GaN 器件击穿电压超过 600V , 输出功率可达到 100W 以上, 最大输出功率密度已经达到 $30\text{W}/\text{mm}$ 以上, 跨导 $524\text{mS}/\text{mm}$, 最大输出功率为 174W , 工作电压保持在 63V 。具体数值见表 1.3。目前美国 Nitro 公司和 RFMD 公司已经有产品出售, Nitro 公司提供 NGN-125-D 系列 GaN 功率器件, 典型器件性能如下: 1.5mm 器件、功率增益 8.6dB (10GHz)、输出功率为 31dBm (10GHz)、 IP_3 为 35dBm 、 f_T and f_{max} 均为 24GHz 。RFMD 公司提供 7W 和 28W 的 GaN 功放电路。

| | |
|----------------------|--|
| 电流密度 | $>2.1\text{A}/\text{mm}^{[38]}$ |
| 击穿电压 | 600V between gate and drain $\sim 140\text{V}$ between source and drain($0.75\mu\text{m}$ gate) ^[40] |
| 跨导 | $525\text{mS}/\text{mm}$ |
| f_T/f_{Max} | $101/155\text{GHz}(0.12\mu\text{m gate})^{[37]}$ $101/180\text{GHz}(0.05\mu\text{m gate})$ |
| 输出功率密度 | $32\text{W}/\text{mm}$ (4GHz PAE= 55%) $V_d= 120$ $\text{V}^{[31]}$ |
| 输出功率 | 174瓦 (3G CDMA 波段) ^[32] |

表 1.3 GaN HEMT 器件性能最新报道

国内许多研究单位也开展了对 GaN 器件的研究, 北京工业大学报道了 g_m 大于 $230\text{mS}/\text{mm}$ 的 HEMT 器件^[39]。南京电子器件研究所研制成功的 $200\mu\text{mAlGaIn}/\text{GaN}$ HEMT 在 1.8GHz , $V_{ds}=30\text{V}$ 时, 器件的输出功率为 28.93dbm , 输出功率密度达到 $3.9\text{W}/\text{mm}$, 功率增益为 15.59dB , 功率附加效率为 48.3% , 在

6.2GHz $V_{ds}=25V$ 时该器件的输出功率为 27.06dBm, 输出功率密度为 2.5W/mm, 功率增益 10.24dB, PAE 为 35%。

1.4 AlGaN/GaN HEMT 的应用领域

GaN HEMTs 具有的大电流密度, 高功率密度及良好的频率特性, 决定了 GaN 在军用和民用微波大功率领域广泛的应用前景如图 1.3。

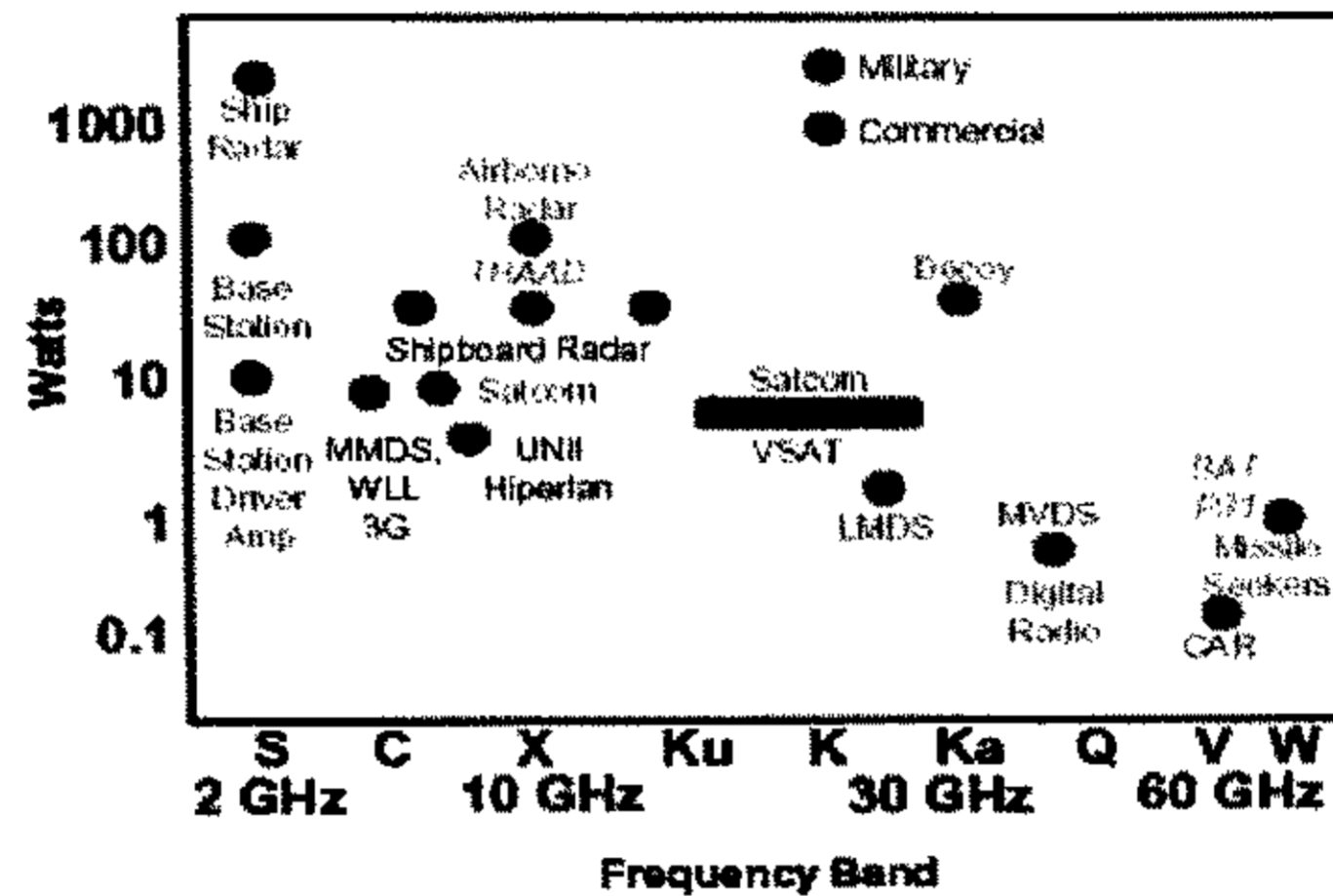


图 1.3 GaN 器件的应用领域

GaN HEMT 以其独有的高频, 大功率特性, 应用范围将覆盖 2 - 40GHz 频段内的无线通讯领域, 尤其是基站, 远距离空间通讯等需要高功率, 高效率领域。GaN 器件的使用, 将很大程度上减小器件的体积, 并降低系统设计难度, 高电压工作特性使得系统元件数量减少, 同时, 抗高温, 抗辐照等特性决定其在军用及空间通讯领域所占的比重将越来越大。2010 年, 预计 GaN 器件的市场份额刻达到 50 亿美元以上^[11]。

1.5 本课题的内容及意义

本课题是中国科学院知识创新工程重要项目与国家重点基础研究发展计划项目共同支持的新型高频、大功率化合物半导体电子器件研究课题的一部分, 目标是研制功率增益频段在 L-C 波段的 AlGaN/GaN HEMT 功率器件。

AlGaN/GaN 功率器件的研究在国外已达到较高的水平, 并部分投入了军用和有限民用市场。但在我们国内, 目前这方面的研究还是空白, 目前已有报道的一些国内单位研制出的 GaN 器件或电路不能实现有效的大功率输出。

相比之下, 我国的无线通讯市场发展迅速, 对高性能大功率器件的需求很

大,但其中大部分为进口,自己没有独立的知识产权。而更为严重的是我国的国防领域,我国的军用电子装备正向超高频,大功率方向发展,而 GaN 器件与电路以其高频高速、大功率、抗辐照、长寿命和高效率可以广泛应用于微波和毫米波频段等尖端的现代化军事和航天装备中。随着国际形势的变化,我国对微波及毫米波系统的需求增加,同时对高频大功率器件的需求也十分迫切,目前几乎所有的民用通讯系统和军用高端微波和毫米波系统所用的这类器件和电路均依赖进口,尤其是超高频和高温大功率领域的研究与开发尚属空白,而国外厂商因这类核心器件设计军用目的,均在禁运清单之列,这种状况严重制约了我国的国防现代化水平的提高。

我们的课题瞄准国际科技前沿,目标用于解决国家战略需求,因此本课题的研制成功将为我国国防技术的提高和解决国防急需的元件问题起到重要的推动作用。

1.6 本论文的主要研究内容

作者自 2002 年 9 月以来,在导师吴德馨院士和刘新宇研究员的指导下,在 GaN 组成员和化合物半导体器件和电路实验室全体人员的大力协助下,开展了 GaN HEMT 功率器件的研究,主要在优化 GaN 功率器件版图设计和工艺优化, GaN 共栅共源器件的研制, GaN 散热方法,器件重要单项工艺及微波功率测试等方面进行了研究。本论文的主要内容包括:

- (1) 分析了 AlGaIn/GaN HEMT 的工作原理,及直流,频率特性,并以 HEMT 模型为基础,探讨了器件大信号下的特性,并提出改进器件性能的途径。
- (2) 研究了 GaN 基共栅共源器件的工作原理, GaN 基共栅共源器件连接方式具有良好的输入输出端口隔离特性,能够有效降低密勒效应,提高器件的端口阻抗,分析及测试结果表明,该器件在 10GHz 以下频段,功率增益特性优于单管,可以应用于今后的 GaN 功率放大电路中作为增益单元。
- (3) 在已有的基础上,完善了 GaN 功率器件的版图设计,版图设计中更多的考虑到了信号传输损耗的消除,散热的优化,为了提高击穿电压,采用了偏栅的结构,同时专门设计了用于倒扣封装的版图类型。
- (4) 对蓝宝石衬底散热的问题进行了分析,研究了倒扣封装 (flip-chip) 的散热原理,开展了 AlN 散热基版的研制,完成了与版图对应倒扣基版的设计,

开发了 AlN 基版的制作工艺，并制作出倒扣封装的 GaN 器件。

- (5) 针对 GaN 高频大电流的特性，优化了器件工艺，开发了使用电镀方法的金属布线加厚及空气桥制备工艺，获得了良好的效果。
- (6) 对研制出的 GaN 器件进行了全面的测试，并分析了不同设计方案的结果，给出了改进方案。新的 GaN 器件击穿电压大于 70V，可稳定工作在 40V 偏压下，截止频率超过 20GHz，最大振荡频率大于 28GHz，2GHz 时器件大信号功率增益超过 11dB，输出功率>1W，器件表现出很好的线性度，优于 GaAs HEMT，基本达到预期指标。

第二章 GaN HEMT 器件原理

本章主要内容包含四部分：1. GaN HEMT 器件的电荷极化现象，工作原理，电荷控制模型；2. 基于 HEMT 大信号模型，研究 GaN HEMT 器件的高频及大信号等特性；3. 共栅共源器件原理研究；4. 倒装散热的基本原理及功率器件散热分析。

2.1 GaN 器件原理

HEMT 是利用异质结材料能带的不连续性实现掺杂原子和载流子在空间上的分离，在异质结界面处形成二维电子气。由于减小了库仑散射的影响，HEMT 的性能较传统的 MESFET 有了较大的提高。HEMT 通常也被称为调制掺杂场效应晶体管 (MODFET)、二维电子气场效应晶体管 (TEGFET) 以及选择掺杂场效应晶体管 (SDFET)。

2.1.1 二维电子气的形成与自发极化和压电极化

在 AlGaIn/GaN HEMT 结构中，AlGaIn/GaN 界面处存在导带不连续及电子势垒，形成电子积累，但二维电子气的形成，电子的积累却主要靠 AlGaIn/GaN 结构中存在的自发极化和压电极化效应，三者的综合作用使得 2DEG 电子浓度高达 10^{13}cm^{-2} ，比其他化合物半导体材料高得多。

GaN 及其化合物的稳定结构为纤锌矿结构。在 GaN 结构中，每一个 Ga 或者 N 原子都与四个 N 或者 Ga 相连，由于 Ga 和 N 原子的电荷不等，而六方结构在 [0001] 不具有对称面，任何晶体结构的改变都会在体材料中产生极强的电场，因此 GaN 及其化合物在 [0001] 方向是有极性的。

在普通 GaN 晶体中，具有不同极性的小区域互相抵消了，因此极化不会累积。但在 GaN 晶体突然中止的时候（例如在与另一种晶体，如 AlGaIn 形成的异质结附近）就不会完全抵消了。这时，界面处的突然变化使得在紧邻边界处某种电极性区域占有优势，形成自发极化电荷，Al 组分 0.3 时产生的由自发极化产生的电子面密度可达 $5 \times 10^{12} \text{cm}^{-2}$ 。

另外在 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ 异质结界面处由于晶格常数不同导致晶格应变还会产生压电极化，压电极化强度可以简化表示为：

$$P_{PE} = 2 \frac{a - a_0}{a_0} \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right)$$

其中 e_{33} , e_{31} 为压电极化张量的分量, C_{13} , C_{33} 为弹性系数张量的分量, a , a_0 分别为材料的自由状态时的晶格常数和发生应变后的晶格常数, 产生的电子面密度稍低, 但也在 $3 \times 5 \times 10^{12} \text{ cm}^{-2}$ 以上。

AlGa_xN/GaN 异质结中 AlGa_xN 或 GaN 层中的极化强度 \mathbf{P} 是自发极化强度 \mathbf{P}_{SP} 和压电极化强度 \mathbf{P}_{PE} 之和。AlN 和 GaN 中的自发极化强度是负的, 即当生长方向为 [0001] 时, \mathbf{P}_{SP} 的方向和生长方向相反。对于沿 [0001] 方向生长的 AlGa_xN/GaN 异质结, Al_xGa_{1-x}N 受到的是张力, 压电极化强度的方向和生长方向相反。这样在 AlGa_xN/GaN 将产生由极化带来的正电荷, 极化作用反过来又在界面处感应出自由电子。GaN 中 2DEG 的电子是两种极化现象与异质结结构产生的综合效果, 极化产生的强场使异质结边界上的能带的变化斜率产生很强的突变, 形成窄而深的量子阱, 感应出的自由电子被限制在阱中, 从而在界面处形成二维电子气。图 2.1 给出了异质结中压电极化和自发极化的方向及产生的面电荷。

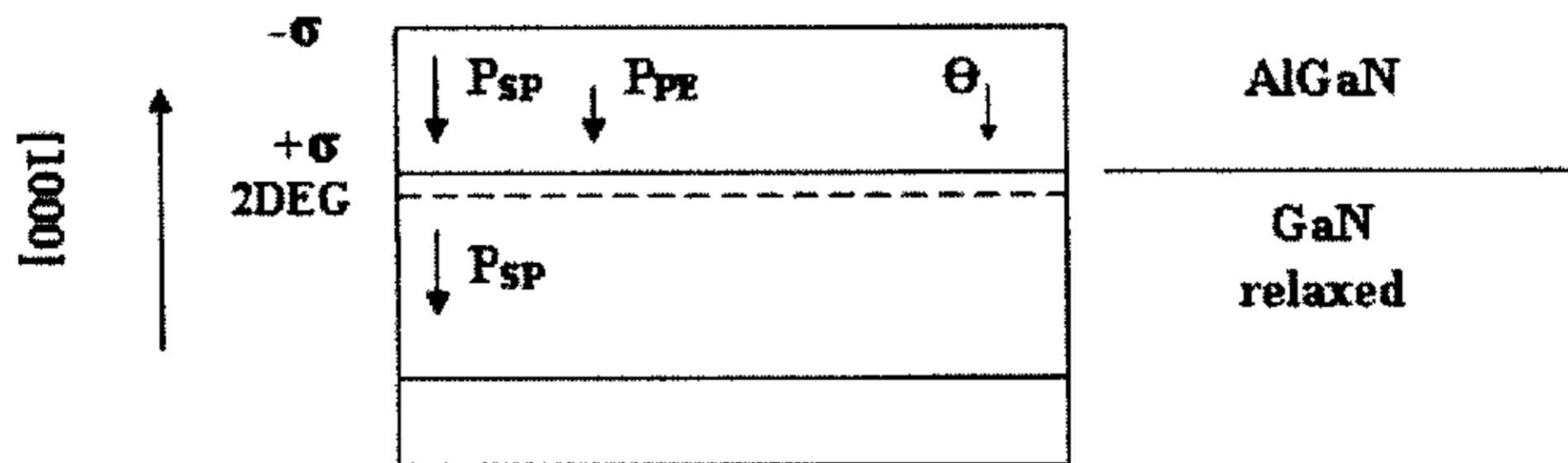


图 2.1 压电极化和自发极化的方向及产生的面电荷

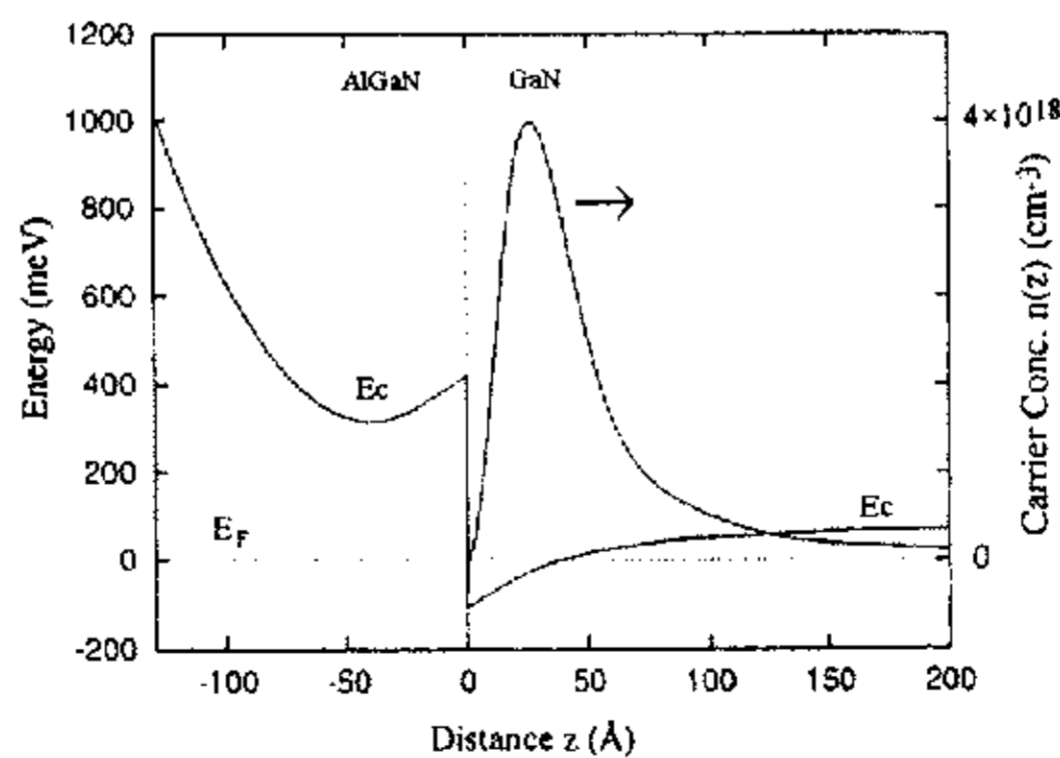


图 2.2 AlGa_xN/GaN 异质结能带和二维电子气分布图

由于具有自发极化和压电极化效应, 即使在 AlGa_xN 层不掺杂的情况下,

AlGaIn/GaN 异质结中也能形成二维电子气。Franck Stengel^[41]等人通过计算获得的 AlGaIn/GaN 异质结能带和二维电子气分布如图 2.2 所示,同 GaAs 系异质结相比,由于压电效应和自发极化使得 GaN 系异质结产生的二维电子气的浓度提高了一个数量级,而且电子气的分布宽度缩短了一个量级,大大的强化了其二维特性。

2.1.2 GaN HEMT 工作原理

GaN HEMT 器件由于在不加栅压时已经存在 2DEG,即沟道已经形成,因此,目前基本上所有的 GaN HEMT 均为耗尽型器件,肖特基栅通过电荷耦合作用实现二维电子气的调制作用,其基本原理可由沿着着异质结方向的一维线形电荷控制模型来描述,AlGaIn/GaN HEMT 器件的截面图和肖特基势垒图如图 2.3 所示。

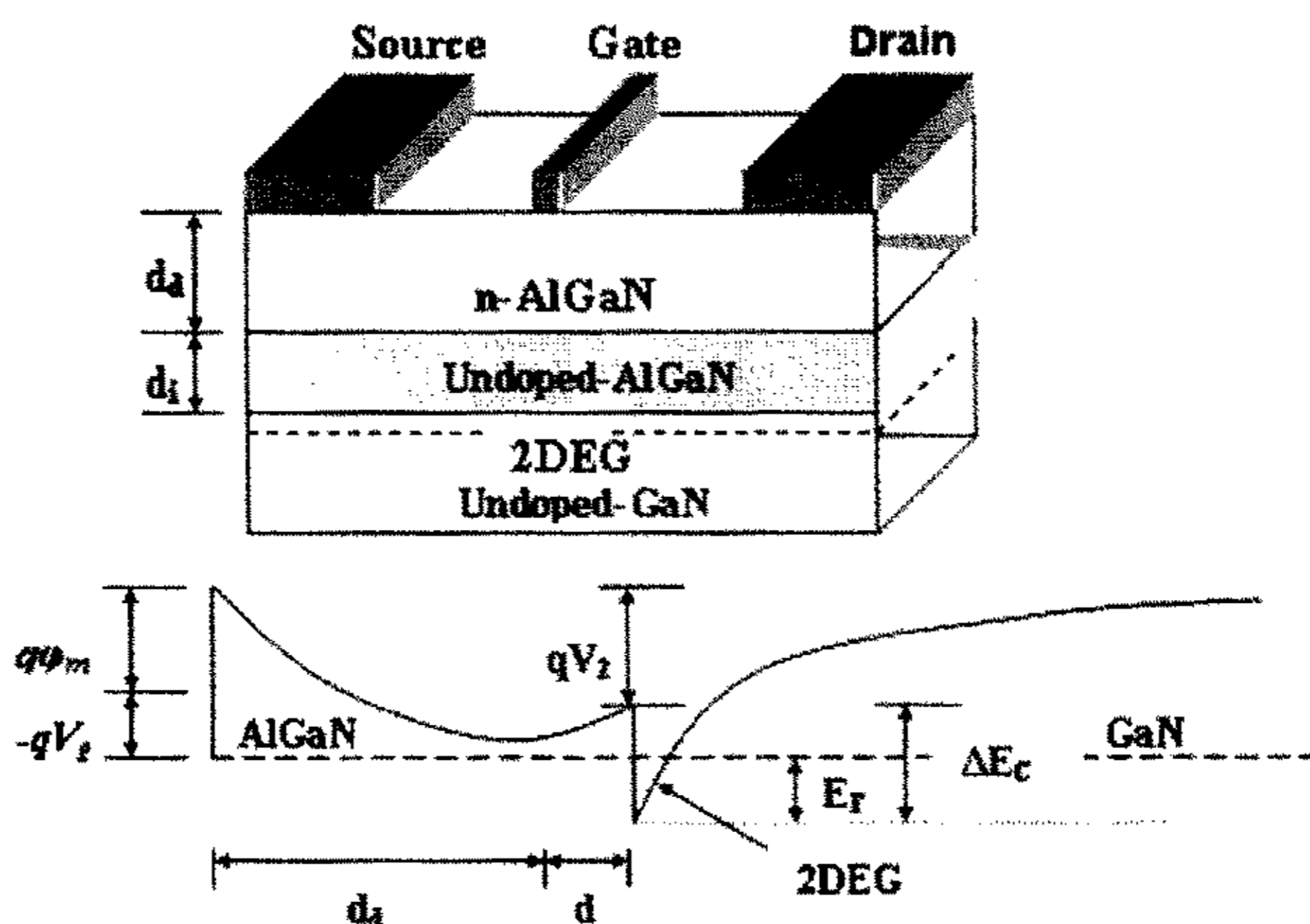


图 2.3 AlGaIn/GaN HEMT 的截面图和相应的具有肖特基势垒的导带图

在全耗尽近似下,即栅下面的耗尽区和异质结处的结耗尽区交叠,若阱中电荷等于 AlGaIn 区的耗尽电荷则可得沟道电荷和栅压的关系如下:

$$n_s = \frac{\varepsilon(x)}{q(d_d + d_i)} (V_{gs} - V_{th}(x)) \quad (2.1)$$

其中 $\varepsilon(x)$ 为 AlGaIn 的介电常数, d_d 是掺杂 AlGaIn 的厚度, d_i 是不掺杂 AlGaIn 隔离层的厚度, V_{gs} 是外加栅压的大小, V_{th} 称为阈值电压,即二维电子气被完全耗尽时的栅压,表示如下^[42]

$$V_{th}(x) = \phi_m(x) - \frac{qN_d d_d^2}{2\varepsilon(x)} - \frac{\sigma(x)}{\varepsilon(x)}(d_d + d_i) - \frac{1}{q}(\Delta E_C - E_F) \quad (2.2)$$

$\sigma(x)$ 为极化所产生的面电荷密度, $\phi_m(x)$ 为肖特基势垒高度, N_d 是 AlGaIn 层的掺杂浓度, ΔE_C 为导带边不连续值。这就是 HEMT 器件的电荷控制模型。

在此模型下, 可以推导出 GaN HEMT 器件的 I-V 特性出来, 但需要加入漏压对载流子分布的描述, 只考虑二维电子气导电, 电子的面电荷密度可近似为栅电压和沟道电压 (沿平行异质结的 x 方向) 的线性函数, 即

$$N_s(x) = \frac{\varepsilon}{q(d_T + \Delta d)} [V_{gs} - V(x) - V_{TH}] \quad (2-3)$$

V_{TH} 是阈值电压, 根据电流连续性原理, 沟道内各处的电流应该相等。距离源端为 x 处的二维电子气形成的沟道电流大小为:

$$I = WqN_s(x)v(x) = const \quad (2-4)$$

式中 W 是栅宽, $v(x)$ 是电子速度。

- 1) 在栅压一定 ($V_{gs} > V_{th}$) 的条件下, 当 V_{ds} 的增加, 在电场作用下, 源漏电流会逐渐增大, 如果满足 $V_{ds} < V_{gs} - V_{th}$, 电流随漏电压近似线性增大, 器件工作在线性区: 假设迁移率 μ_n 为常数, 那么

$$I_d = \frac{\varepsilon W}{d_T + \Delta d} [V_{gs} - V_{TH} - V(x)] \mu_n \frac{dV(x)}{dx} \quad (2-6)$$

根据电流连续性原理对 (2-6) 式作积分 $\int_0^L I_d$ 得到

$$I_d = \beta \left[(V_{gs} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2-7)$$

其中 $\beta = \frac{\varepsilon \mu_n W}{(d_T + \Delta d)L}$ W/L 为沟道宽长比

- 2) 当 $V_{ds} > V_{gs} - V_{th}$, 器件工作在饱和区, 电子速度达到饱和。此时沟道内场

$$\text{强为 } \frac{dV(x)}{dz} = E_{crit},$$

$$\text{则 } I_{dss} = \beta V_0^2 \left(\sqrt{1 + \left(\frac{V_{gs} - V_{TH}}{V_0} \right)^2} - 1 \right). \quad (2-8)$$

其中 $V_0 = E_{crit} L_g$ 记入沟道调制效应, 沟道中的电流可表示为

$I_d = \beta(V_{gs} - V_{TH})^2(1 + \lambda V_{ds})$ λ 为沟道调制系数, 反映 V_{ds} 对电流的影响

3) 增加负栅压, 耗尽层加深, 同时, 费米能级向势阱底部下移, 电子密度减小, 直到 $N_s=0$ 无电流输出, 此时, 源漏之间电流仅存在肖特基反向漏电流, 器件截止。

2.2 HEMT 器件模型与特性

精确的器件模型, 是器件仿真的关键, 作为大功率应用的 GaN HEMT, 器件的模型引该能够尽量反映器件的大信号工作特性, 同时, 研究 HEMT 的器件模型, 有助于分析器件的频率特性。

2.2.1 非经验模型

HP_root 模型是基于数据库而不是基于物理或经验而建立的模型。它是通过测量得到的器件的直流特性和不同偏压下器件的小信号的 S 参数而建立一个可以精确描述器件的大信号工作特性的数据库模型。该模型的建立不需要仿真和优化。root 模型可以显示出器件随偏压、功率及频率的变化特性。它采用所测量的数据库来对电路器件进行仿真, root 模型适用于电路中的器件存在要求的可测参数, 但是器件又缺乏好的物理和经验模型的情况。

2.2.2 物理模型

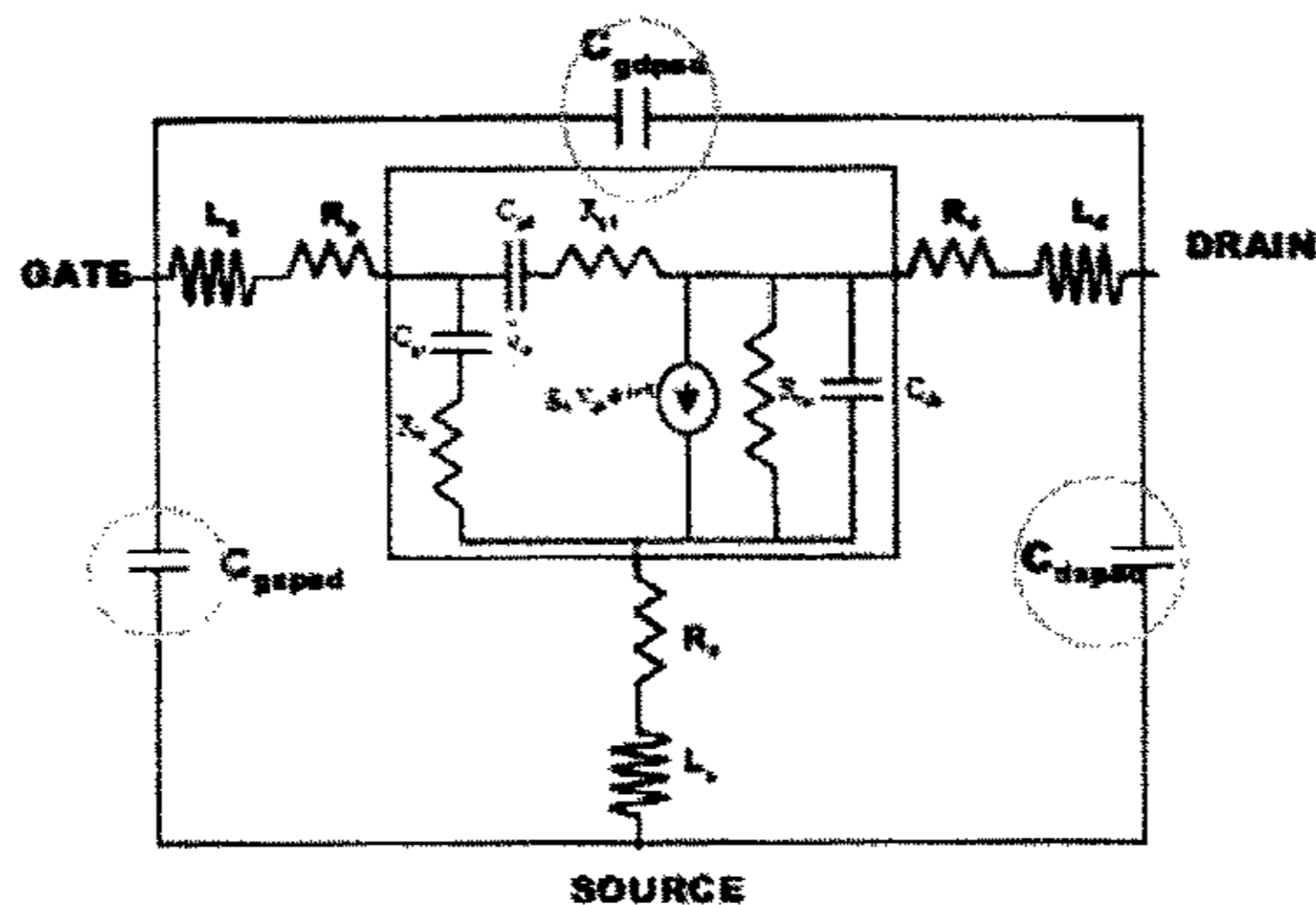


图 2.4 HEMT 器件小信号模型等效电路图

大部分的器件模型均基于有明确物理意义的经验公式, 图 2.4 给出其中的等效电路图, 包含 16 个元件, 灰色方框内为本征器件模型, 其中包括沟道电阻 R_{ds} , 栅源电容 C_{gs} , 栅漏电容 C_{gd} , 跨导 g_m 等, 外围元件包括 L_s , L_g , L_d 三极的

电感, R_d , R_s , R_g 源, 栅, 漏串连电阻, 及相应的 PAD 电容用于描述器件的寄生效应。

2.2.2.1 直流特性

小信号下, 器件的跨导可表示^[43]为

$$g_m = -\left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds}},$$

在栅长较短时, 此式可表示为

$$g_m \cong \frac{I_s}{W_{00}(2p)} = \frac{I_s}{2W_{00}} \left(\frac{1}{1 - I_d/I_s} \right) \quad (2-9)$$

其中, W_{00} 为沟道截止电势, I_s , I_d 分别为沟道饱和电流与沟道电流, 在 $I_d/I_s > 0.1$ 时, 精确度很高, 从式中可看出跨导的数值不仅正比于 I_s , 还正比于 I_d/I_s 。对大电流工作器件, 源漏电流 R_{ds} 必须要足够的小, 在给定的栅压下, 器件的沟道电阻可表示为:

$$R_{ds} = -\left. \frac{\partial V_{ds}}{\partial I_d} \right|_{V_{gs}} \quad (2-10)$$

短沟道下
$$R_{ds} \cong \frac{|V_{ds}| W_{00} \pi}{a E_s I_s} \left(1 - \frac{I_d}{I_s} \right) \quad (2-11)$$

式中 a 为沟道电子浓度, R_{ds} 的大小与沟道电子浓度 a 成反比, 与电流 I_d 成正比, 同时还与偏压相关, 而与沟道的长度不相关。

2.2.2.2 交流小信号特性

对微波器件, f_T , f_{max} 是两个非常重要的指标, 虽然是小信号指标, 但能反映出器件的理想工作性能, 包括带宽, 增益等, f_T , f_{max} 可以通过进一步简化小信号等效电路得到, 分别如图 2.5, 图 2.6 所示

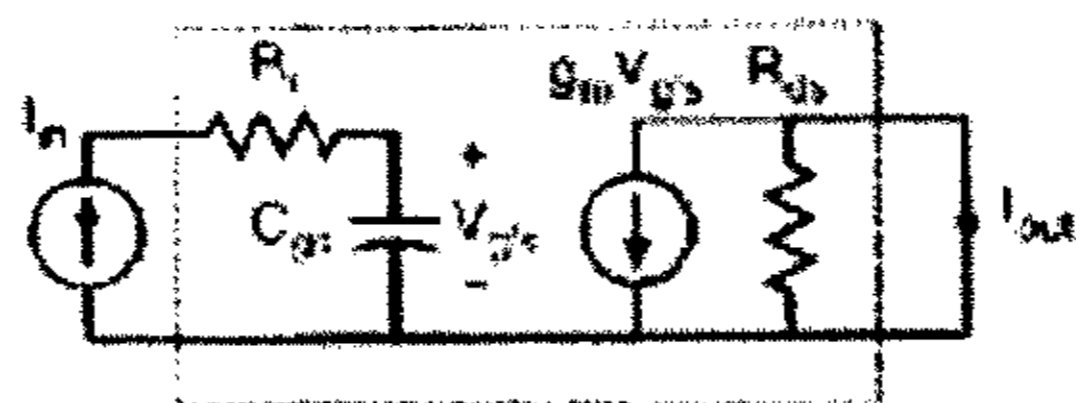


图 2.5 简化并推导等效电路

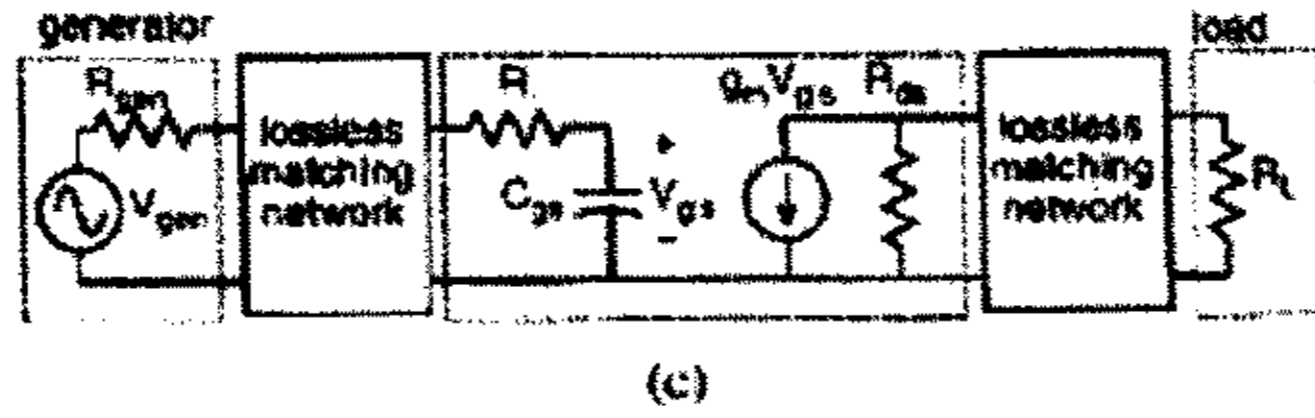


图 2.6 简化 f_{max} 推导等效电路

f_T 定义为晶体管电流增益幅频特性为 1 (或 0dB) 时对应的频率, 反映了在阻性终端条件下, 器件的工作带宽。利用基尔霍夫电压电流定律求解图 2.5 可得

$$\frac{i_{out}}{i_{in}} = \frac{i_d}{i_g} \approx \frac{g_m}{j\omega(C_{gs} + C_{gd})} \quad (2-12)$$

根据 f_T 的定义, 令上式为 1, 对应的频率为 f_T , 则 f_T 可表示为

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (2-13)$$

考虑器件实际工作中, 栅漏耗尽层展宽较多, C_{gd} 一般较小, 因此, C_{gs} 对器件的 f_T 具有比较明显的影响, 降低 C_{gs} 的寄生, 是提高 f_T 的主要途径之一。短沟道情况下跨导和 C_{gs} 可记为

$$g_m = \frac{2\varepsilon Z v_s}{ap}, \quad C_{gs} = 2\varepsilon Z \left(\frac{L}{ap} + 1.56 \right)$$

将两式代入, 可得 f_T 的另一种表示

$$f_T = \frac{v_s}{2\pi L_g} \quad (2-14)$$

f_T 反比于电子在栅下的渡越时间, 因此对高频性能好的 HEMT 器件短栅长是必须的。

对功率器件, 更关心器件的 f_{max} , 定义为器件的功率增益为 1 (0dB) 时的频率, 如图 2.6, 高频时, 器件的功率输出与端口的匹配情况相关, 因此, f_{max} 的导出是在端口共扼匹配的情况下, 即输出端负载功率与输入功率的比值为 1 时的值, f_{max} 需要应用 2 端口理论, 求解图 2.6 所示电路的 Y 矩阵, 可得^[44]

$$f_{max} = \frac{f_T}{2 \left(\left(\frac{R_g + R_{gs} + R_s}{R_{ds}} \right) + 2\pi f_T C_{gd} R_g \right)^{\frac{1}{2}}} \quad (2-15)$$

在忽略 R_{gs} , C_{gd} 和 R_s 的情况下, f_{max} 可近似记为 $f_{max} = \frac{f_T}{2} \sqrt{\frac{R_{ds}}{R_g}}$, 单向功率增益

MAG可表示为

$$MAG = \frac{1}{4} \left(\frac{f_T}{f} \right)^2 \sqrt{\frac{R_{ds}}{R_g}} \quad (2-16)$$

f_{max} 及MAG与器件的 f_T 相关, 同时还对寄生电阻的要求很高, 为了获得较高的 f_{max} , 必须处要求器件的寄生电容较小此外还要降低栅电阻的影响, 同时需要尽可能提高输出端的阻抗。

从极点的观点考虑, f_{max} 与器件的极点相关, 在多极点系统, 每极点幅频特性下降10dB/decade, 因此在高频段会出现20dB/decade, 次主极点出现的频率影响器件的 f_{max} 值, 在简化电路中 y_{12} 往往被忽略, 而高频下正是器件的反馈的会引入次主极点, 考虑反馈引入极点的影响:

$$MAG \propto \frac{1}{\omega^2(1-K\omega^2)},$$

功率增益MAG, 是一个具有共扼极点的2阶系统, 1, 2阶展开项起主要作用, 反向增益通过影响K影响器件的MAG, 频率超过次极点后, 幅频特性将变为40dB/decade, 如果次极点较低(K较小) f_{max} 也会相应较低, 而具备良好隔离特性的器件次极点出现在更高的频点, 将会表现出更好的特性, 这点在后面的共栅共源器件中将会看到, 同时也表明, 对功率器件, 反向增益应该尽可能小。

2.2.2.3 大信号特性

功率器件大部分情况下会工作在大信号状态, 也就是输入RF信号的电压幅值与DC偏置相比不可忽略, 在此情况下, 器件模型必须能够反应器件的一些非线性特征, 如功率压缩, 谐波和交调项等, 因此精确大信号模型一直是探讨的热点, GaN 器件发展时间不长, 有些物理效应还无法用已有模型修正, 基于EEFET或EE curtice模型可以用来较为精确的表达GaN 器件的大信号特性。

EEFET3模型中, 大信号下, I_{ds} 的表示式为^[45]

$$I_{dsu} = g_{mm}(V_{gb}) \times (V_{gs} - V_{gb}) + \frac{m_{gmm}}{2} (V_{gs} - V_{gb})^2 + I_{dsm}(V_{gb})$$

加入了 V_{gs} 的二次项, 这样当 V_{gs} 输入为单频信号时, 将由于二次项的出现产生倍频点, 而双频输入则将产生交调现象。同时考虑交流电流的影响 I_{ds} 被重构为

$I_{ds}^{AC} = I_{ds}^{DC} + I_{db}$, 并且考虑到功率耗散对器件 I_{ds} 的影响, I_{ds} 及跨导均被修正为与耗散功率相关

$$I_{ds} = \frac{I_{ds}'}{1 + \frac{P_{diss}}{P_{eff}}}, \quad g_m = \frac{g_m'}{\left[1 + \frac{P_{diss}}{P_{eff}}\right]^2}$$

式中 $P_{diss} = I_{ds}' V_{ds}$ 为直流耗散功率。等效电路图中的电容项提取多基于等效电路中的Y参数, 在大信号下, 提取时加入了电容电荷值Q与偏置电压的微分关系如

$$C_{11} = \frac{im[y_{11}]}{\omega} = \frac{\partial q_g}{\partial V_{gs}}$$

这些修正, 体现了在交流输入变化幅度很大, 偏置点不再固定, 器件的物理参数将从小信号下的固定值变化为一个与偏压成一定函数的表达式, 这样能够更精确的模拟器件的性能。

功率器件的自热会引起器件性能较大的变化, 在这方面, 不同的模型采用的方法不同, EEFET3模型本身已经考虑到了对器件自热的修正, 等效电路不变而将器件的反向饱和电流, 跨导, 寄生电阻及截止电压表达为与温度成函数关系反应了这些基本特性在不同温度下的变化。而其他的一些模型通过改变等效电路将热效应等效为源极的热阻, 并通过热阻影响器件的 I_{ds} 使得 V_{gs} 多项式各项系数与温度T相关。

2.3 Flip-Chip原理

GaN HEMT器件往往表现出较大的电流和较高的功率, 大功率时往往尺寸也相对较大, 考虑到各种参数的影响, 完整的功率增益可写为

$$G_{amax} \approx \frac{\left(\frac{f_T}{f}\right)^2}{\frac{4}{R_{ds}}(R_i + R_s + R_g + \frac{\omega_T L_s}{2}) + 2\omega_T C_{gd}(R_i + R_s + 2R_g + \omega_T L_s)} \quad (2-17)$$

其中 R_{ds} 为沟道电阻, R_s , R_g 为源, 栅电阻, L_s 为源电感, R_i 为栅源电阻,

其中 L_s 对 G_{amax} 的影响很大, 为了不降低 G_{amax} , 需要满足 $\omega_T L_s \ll 2R_i$, 而降低源电感, 可以采用的方法之一为Flip-Chip的方式, 其基本原理如图2.7所示。

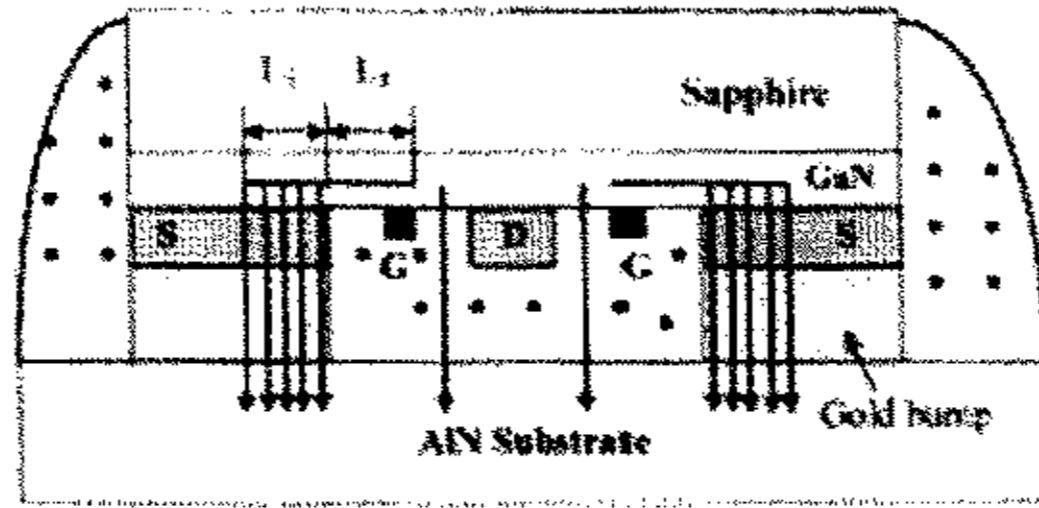


图 2.7 Flip-Chip 基本原理

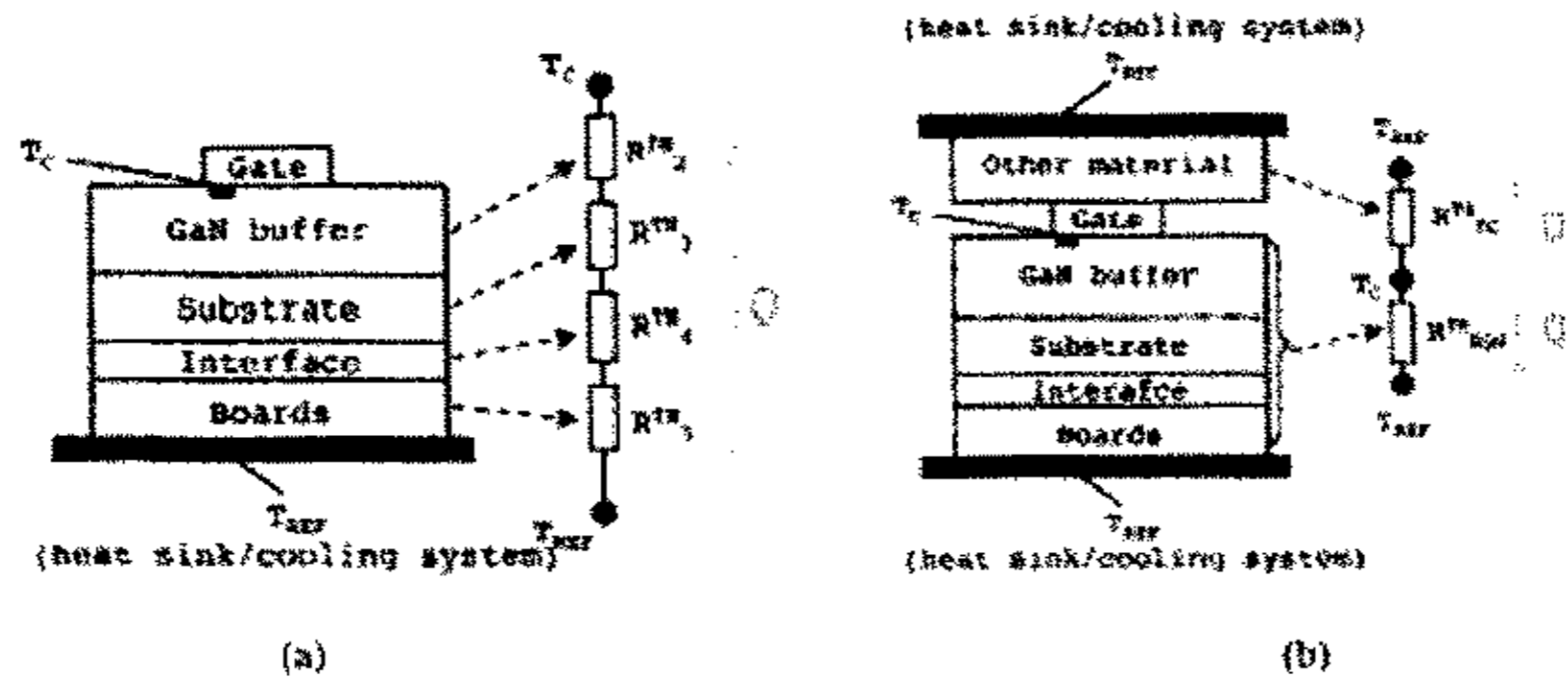


图 2.8 GaN 器件热阻模型: (a) 倒扣前(b)倒扣后

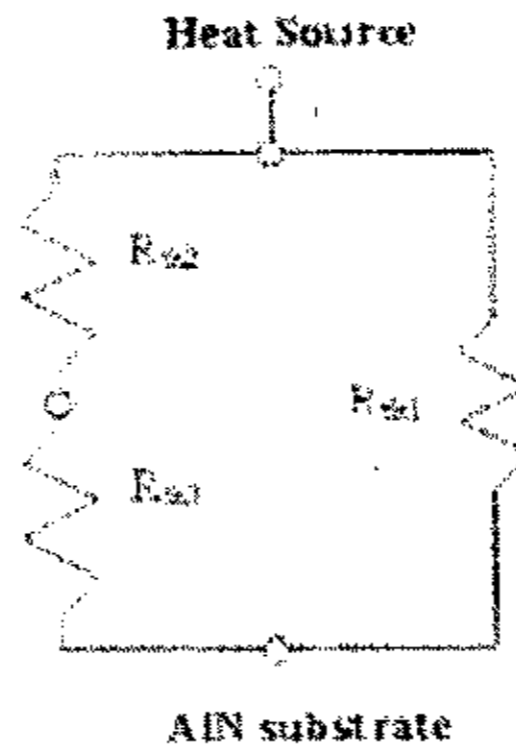


图 2.9 Flip-Chip 散热模型

Flip - Chip需要管芯和与之对应的基板，对GaN而言，基板普遍使用AlN^[46]，是一种精密陶瓷材料，Flip-chip时需要将管芯的源，栅，漏三个电极的PAD点以及基板上对应的位置分别金属化加厚，然后在表面淀积AuSn等低温焊接合金，在专用的倒扣设备上，将管芯电极与基板位置对准，加温，这样在管芯电极将与基板电极牢固连接。由于Flip-Chip具备较短的源到地低阻通路，因此寄生的电感可变为原来的1/10。

对GaN HEMT器件，尤其是蓝宝石衬底的GaN HEMT器件而言，Flip-Chip的

另一个主要作用是用作器件的散热，器件的热量将通过焊接的凸点传至AlN并实现热量快速散发。我们使用热阻模型模拟器件热效应，器件倒扣前和倒扣后的

热阻模型等效为图2.8，热阻定义为 $R_{th} = \frac{\Delta T}{P} = \frac{\bar{T} - T_0}{I_{ds} V_{ds}}$ ，体现为等效电路中，在源

端串连了一个与温度相关的电阻影响器件性能。由于源端的电阻会在工作时产生负反馈的效应，表现为 I_{ds} 在高DC功率下出现下降的趋势，这种趋势随着串连电阻的增大而越发严重，从图2.8可知，在倒扣前，器件的热阻由4项串联组成，由此影响的I-V特性需要表示为

$I_{ds} = (V_0(T) + V_1(T)V_{gs} + V_2(T)V_{gs}^2) \tanh(\gamma V_{out}(t))(1 + \lambda V_{out}(t))$ ，考虑自热效应的影响，工作时，器件的沟道温度可达到

$$T = \left[\frac{T_0 + b(T - T_0)}{T_0} \right]^{1/b} \quad (2-18)$$

其中b取值为1.5， T_0 为300K。

倒扣前，器件热量由上之下单向流过外延材料，每层会等效出一个热阻，但是蓝宝石衬底的导热性能很差 ($\kappa = 0.05 \text{W/cm-K}$)，该层热阻将非常大，总器件热阻达到 $51.7 \text{K-mm/W}^{[47]}$ ，根据2-18，计算如果不加散热，沟道温度大约在 395°C 左右。

采用源区直接倒扣后，器件的热阻由两路并联而成，一路为倒扣热阻 R_{FC} ，一路仍为器件上的等效热阻 R_{EQU} ，详细的散热的基本模型如图2.9所示，采用3个电阻反映器件的工作热阻， R_{th2} 为栅源热阻^[48]，

$$R_{th2} = (1/\sigma_2) \times (L_1 + L_s)/d \quad (2-19)$$

其中 σ_2 为GaIn的热导系数 1.6W/cm-K ， L_s 为热阻有效长度^[49]，

$$L_s = \sqrt{\frac{\sigma_2}{\sigma_3}} \cdot d \cdot h, \quad (2-20)$$

σ_3 为Au的热导系数 3W/cm-K ，在 $d=3\mu\text{m}$ ， $h=10\mu\text{m}$ 时， L_s 约 $2.45\mu\text{m}$ 与栅源间距相当，考虑到趋肤效应的影响，仅仅Au凸点侧面一层对散热贡献较大，可以估算，栅源热阻大约在 22K-mm/W 左右。

右路串连热阻 R_{th3} 为凸点热阻，在Flip-Chip方式下，由于热量散发较快，这

项较小, 可表示为^[50]

$$R_{th3} = \frac{\ln\left(\frac{16h}{\pi L_s}\right)}{\pi\sigma_3}, \quad (2-21)$$

该部分热阻将近3.1K-mm/W, 远小于栅源热阻, 这也是Flip-Chip可以改善器件散热的重要原因, 而栅源热阻由于不受Flip-Chip影响, 将成为器件总内阻的关键一项。

图2.9等效电路中, R_{th1} 为器件的衬底散热影响与图2.8中 R_{EQU} 相当, 用蓝宝石热导系数0.05W/cm-K代替 σ_3 由式2-19, 器件将由很长的热有效长度, 而器件热阻更高达140 K-mm/W, 表现出蓝宝石衬底上非常剧烈的热加温现象。

综上所述, 应用Flip-Chip后, 并联的热阻使得器件热阻比四项串联要小得多, 尤其是 R_{th3} 的大幅度降低将使得管芯并联总热阻降低至大约16 K-mm/W, 通过式2-18, 在 V_{ds} 20V, I_{ds} 100mA, 功率密度6W/mm下, 器件的沟道温度可保持在250°C左右。

2.4 GaN共栅共源器件

一般的HEMT器件在放大态工作时, 信号由栅极输入, 交流通路源极共地, 处于共源放大状态, 也称为共源级, 输入信号为电压信号, 输出电流信号, 共栅是器件的另一种工作方式, 输入在源极, 输入信号为电流, 输出电压。当共源级和共栅级以比较紧密的形式级联形成一个器件, 就构成共栅共源 (Cascode) 器件^[51], 其拓扑结构与小信号等效电路如图2.10所示

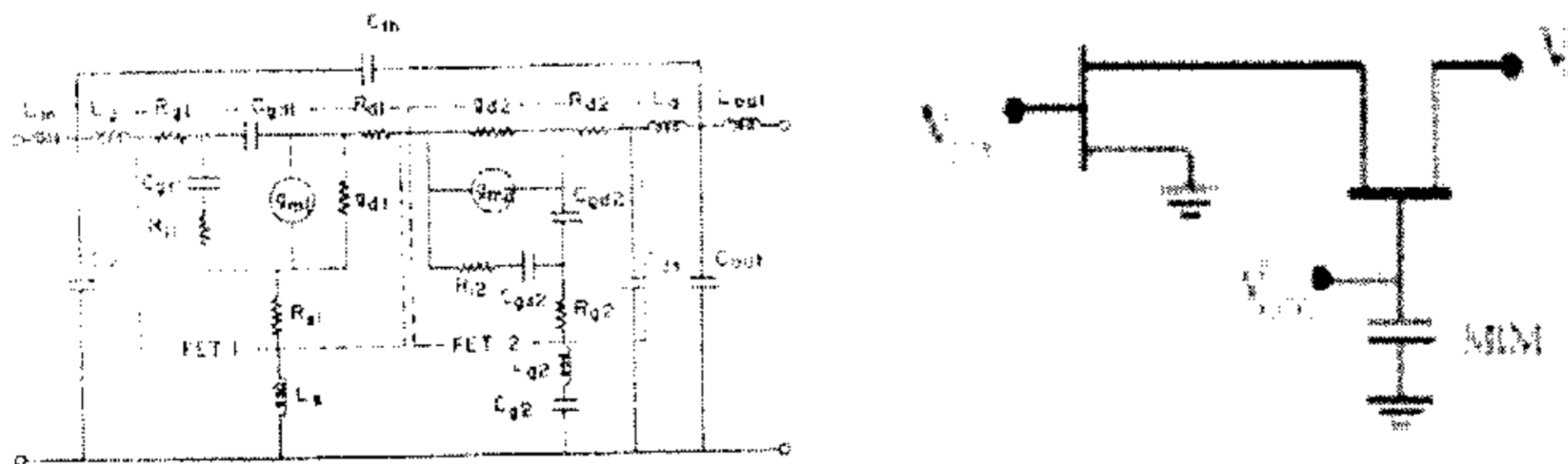


图 2.10 共栅共源器件拓扑结构与小信号等效电路

这种结构具有很多适合高频功率应用的有用特性。

在微波频段工作的器件, 要求器件应该具备尽可能小的反向增益, 表现为二端口网络中, S_{12} 应尽可能的小, 而微波电路中普遍存在Miller效应, 也就是当有

容性或阻性元件 Z_F 跨接在增益为 A 的器件输入和输出两端时, 根据 $Miller$ 定理, 将在输入和输出端口产生两个对地的等效元件, 其中输入端等效元件值为 $Z_F/(1+A)$, 若 Z_F 为电容, $Z_F=1/C_F$, 这样根据计算, 在源端将看到的阻抗 $Z=1/(1+A)C_F$, 相当于一个增大了 $(1+A)$ 倍的电容。从高频角度考虑, 输入端的对地电容对器件带宽的影响很大, 在GaN HEMT中, 跨接在源漏端的容性元件主要为 C_{gd} , 尽管 C_{gd} 相对 C_{gs} 较小, 但由于 $Miller$ 效应的存在, C_{gd} 将放大 $(1+A)$ 倍而耦合至输入端, 尤其在高增益器件中, 这将使得 C_{gd} 的影响与 C_{gs} 的影响相当或更大, 同时, C_{gd} 在高频下形成的交流反馈通路将使得反向波 S_{12} 增大, 使得高频下器件增益下降斜率更大, f_{max} 降低。

共栅共源器件的沟道电流将受到两个栅电压的调制, 因此在直流特性上将表现出与第二栅压相关的特性, 共栅共源器件的跨导表示为^[52]:

$$g_{m-cascode} = g_{m1} \left(1 - \frac{1}{1 + g_{m2} R_{ds2} + R_{ds1} / R_{ds2}} \right) \quad (2-22)$$

第二栅压通过影响沟道的闭合, 使得共栅级的 g_{m2} , R_{ds2} 受控, 在加不同栅压的情况下表现出可变的跨导, 在理想情况下, g_{m2} 较大, 而共栅级具有较高的输出阻抗 R_{ds2} , 共栅共源器件的跨导趋近于 g_{m1} , 与共源器件具有相同的跨导。

共栅共源器件具有的另一重要特性是这种结构具备的输出电阻很高, 同时隔离性能好, 共栅级为前级共源极提供了低阻输出负载。使用图2.5所示简化模型, 分别记共栅级和共源极的输出阻抗为 R_{d2} 和 R_{d1} , 并考虑交流跨导 G_{mb} 可得, 共栅共源器件的输出阻抗为

$$R_{out} = [1 + (g_{m2} + g_{mb2}) R_{d2}] R_{d1} + R_{d2} \quad (2-23)$$

阻抗的主要部分为 $(g_{m2} + g_{mb2}) R_{d2} R_{d1}$, 相对于共源器件的输出电阻 R_{d1} , 共栅共源器件的输出电阻增大了 $(g_{m2} + g_{mb2}) R_{d2}$ 倍。

共栅共源器件的隔离性能较好, $Miller$ 效应的影响比较小^[53], 如果进考虑共栅或共源级中 C_{gs} , C_{gd} , 及各节点电容的影响, 可以得出, 共栅共源器件的 $Miller$ 乘积项大约为 $-g_{m1}/(g_{m2}+g_{mb2})$, 约为2, 而不是共源器件中的电压增益, 因此 $Miller$ 效应的影响较小, 同时良好的隔离特性, 使得共栅共源器件的反向增益较小。高频时, 共栅共源器件的功率增益为

$$MAG^{cascode} = MSG^{cascode} [k - (k^2 - 1)^{1/2}] \quad (2-24)$$

其中, k 为稳定因子, MSG 可表示为

$$MSG^{cascode} = MSG^{CS} \cdot MSG^{CG} \approx \frac{g_{m1}}{\omega C_{gd1}} \cdot \frac{g_{m2}}{g_{d2}} \quad (2-25)$$

g_{m2}/g_{d2} 的比值可超过10, 同时 k 可以远大于1, 因此可以预测, 在高频段, 共栅共源期间的功率增益将好于共源器件, 同时 f_{max} 也会比较大, 但是共栅共源器件器件沟道较长, 其电流增益为^[54]

$$h_{21,cascode}(f) \approx \frac{1}{\left(1 - \frac{f}{jf_{T,CG}}\right) \frac{1}{jf_{T,CS}}} \quad (2-26)$$

f_T 较低。

综上所述, 共栅共源器件的隔离性能好, 输出电阻大, 第二栅压的引入使得共栅共源器件增益可调, 并广泛应用于功率放大器^[55], 移相器^[56], 预失真系统^[57], 而GaN 共栅共源器件则广泛用于宽带功率放大器^{[58][59]}领域。

2.5 小结

本章首先通过电荷控制模型解释HEMT器件的直流工作原理。第二部分基于对HEMT器件模型的讨论, 包括直流, 交流小信号和大信号, 并从中分析出提高器件性能的途径。然后考虑到器件的热影响, 定性分析了Flip-Chip的散热原理, 由分析可知, Flip-Chip后的器件, 热阻可减小至原来的1/3, 降低沟道工作温度。最后分析了共栅共源器件的工作原理, 并指出共栅共源器件的一些特性很适合在较低频率(10GHz以下)的微波功率应用。

第三章 GaN 功率 HEMT 结构与与设计

本章主要讨论 GaN 功率 HEMT 的结构和版图设计以及与之配套的 Flip-Chip 倒扣基版的结构。第一部分根据我们预设的指标，参照第二章中的相关原理对器件的关键参数进行计算和优化，第二部分介绍 Flip-Chip 倒扣基板的设计思想，最后给出完整的版图说明。

3.1 GaN 功率 HEMT 的设计

3.1.1 设计流程

GaN 微波功率晶体管的设计需要考虑以下几个方面：

- 1) 相位分布均匀性和对称性。微波器件信号波长较短，设计时应该尽量保证输入和输出信号的相位一致，减小插损，同时，保证整个芯片的热分布均匀性。
- 2) 寄生参数优化。微波功率管的设计应该降低寄生电容电感的影响。
- 3) 击穿特性。GaN HEMT 功率器件工作于高压环境，击穿电压要尽量提高
- 4) 热设计。基于蓝宝石衬底的 HEMT 器件的热设计主要是基于 Flip-Chip 的方式，设计时要考虑 Flip-Chip 封装的需求。
- 5) AlN 散热基版的设计。必须能与管芯结构良好结合，有利于倒扣的实现，同时要降低基版上信号的传输损耗。

功率 HEMT 的设计从单指设计开始，其基本设计流程^[60]如图 3.1 所示：

3.1.2 设计指标

根据课题的要求设定我们的 GaN HEMTs 的基本指标为：

增益频段：2 - 4GHz

最大饱和输出功率： P_{out} 3W (34.72dBm)

功率增益 (Gain): >10 dB

功率附加效率 (PAE) >20%

$g_m > 180 \text{ms/mm}$

$I_{max} > 1 \text{A/mm}$

击穿电压 > 50V

功率密度: > 1W/mm

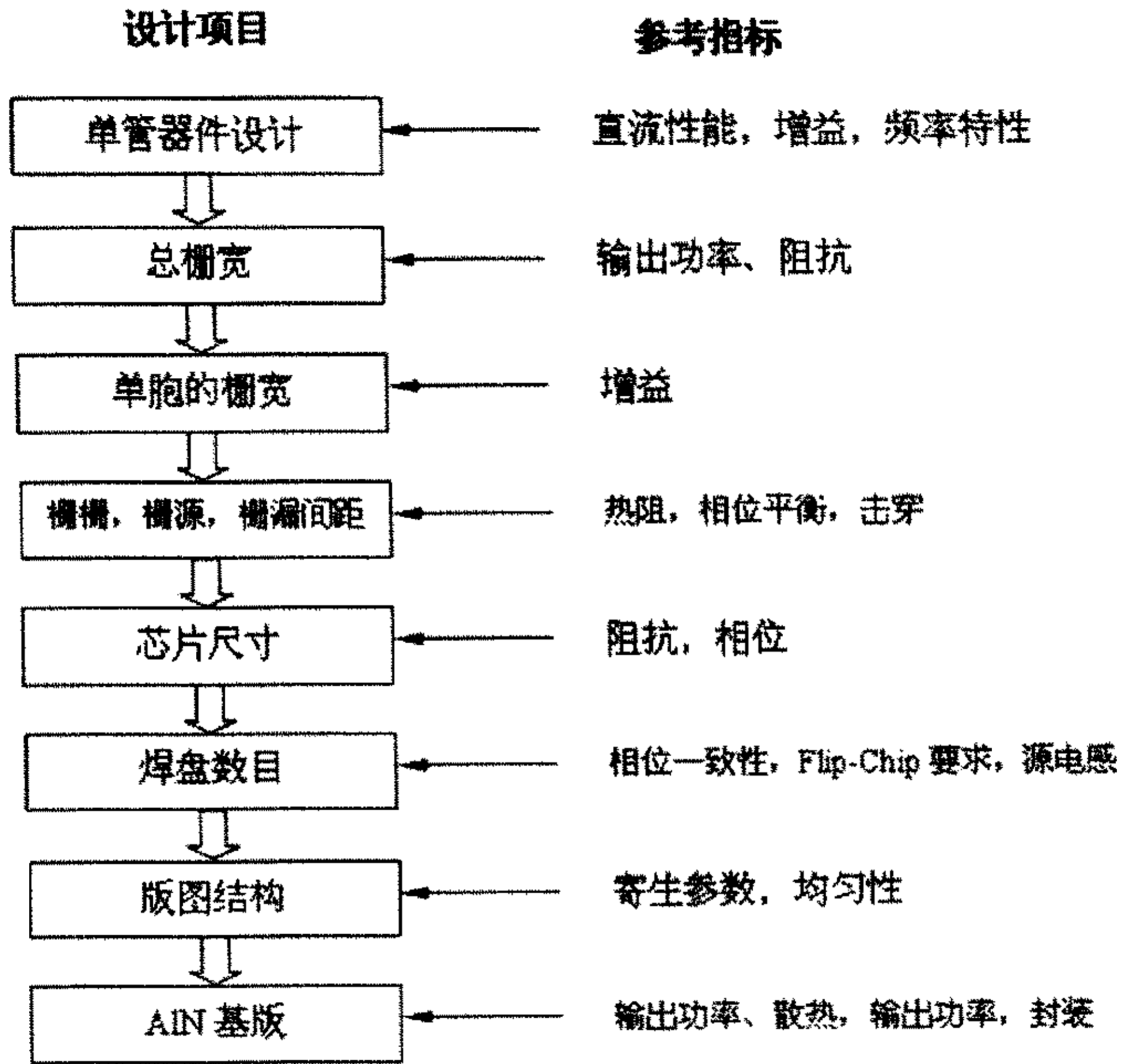


图 3.1 GaN HEMT 功率晶体管的设计流程

3.1.3 单指器件设计

单指器件的设计, 其主要任务是满足功率器件的频率特性和击穿特性, 设计时以器件的工作频率为主要依据, 确定器件的截止频率, 栅长, 源漏间距, 栅漏间距等。

1) 计算截止频率 f_T :

单管的截止频率主要用于确定栅长, 我们现在做的功率器件工作频段为 2-4GHz 频段, 4GHz 记的话, 要求单管的 f_T 应为工作频率的 4 - 5 倍即 $f_T > 16\text{GHz}$, 最好能够达到 20GHz。对于 HEMT, 截止频率为:

$$f_T = \frac{g_{mi}}{2\pi C_{gsi}} \approx \frac{V_{sat} \cdot \eta}{2\pi L_G}$$

其中, η 为调制掺杂效率 (Modulation Efficiency), 理想情况取 $\eta = 1$

L_G 是栅长, V_{sat} 是载流子饱和速率, 取 $V_{sat}=1.1 \times 10^7 \text{ cm/s}$, 为满足条件

$$L_G \leq \frac{V_{sat}}{2\pi f_T} = \frac{1.1 \times 10^7 \text{ cm/s}}{2 \times 3.14 \times 20 \times 10^9 \text{ Hz}} = 8.64 \times 10^{-5} \text{ cm} = 0.864 \mu\text{m}$$

考虑诸如 η 及 V_{sat} 非理想化的偏差以及我们的工艺水平, 采用 $L_G=0.8 \mu\text{m}$

2) 计算栅源电容 C_{gs} :

GaN 的介电常数: $\epsilon = 9 \times 8.85 \times 10^{-14} \text{ F/cm} = 7.97 \times 10^{-13} \text{ F/cm}$ 对于栅宽

$W=100 \mu\text{m}$

$$C_{gs} \approx \frac{\epsilon_s \cdot z \cdot L_G}{d + \Delta d} = \frac{7.97 \times 10^{-13} \text{ F/cm} \times 100 \times 10^{-4} \text{ cm} \times 0.8 \times 10^{-4} \text{ cm}}{23 \times 10^{-7} \text{ cm}} = 2.77 \times 10^{-13} \text{ F} = 277 \text{ fF}$$

单位栅宽的栅源电容为: $C_{gs} \approx 2.77 \text{ fF}/\mu\text{m}$

3) 计算栅漏间距

栅漏间距影响击穿电压大小, 对现有的器件, 需要击穿电压 $V_{br} > 50\text{V}$, 在关态 (V_{gs} 以 -5V 计) 击穿场强最强, 需要选择合适的栅漏距离保证一定的击穿电压, 以关态击穿电压大于 50V 为条件, $V_{gd} > 55\text{V}$. 并以此代替击穿电压, 击穿电压可由下式近似确定:

$$V_{dgB} = \frac{\epsilon L_{gd} E_{br}^2}{2qN_D a}$$

其中 L_{gd} 为栅漏间距, N_D, a 分别为掺杂浓度和掺杂层厚度, 带入 1×10^{18} 及 21nm , 55V 反向偏压下, 要求 $L_{gd} > 1.5\mu\text{m}$, 设计时取 $L_{gd} > 1.6\mu\text{m}$.

4) 栅源间距 L_{gs}

栅源间距的确定要考虑到热阻和工艺的因素, 由第二章式 2-19, 栅源间距决定了 R_{th2} , 这个热阻受栅源间距影响而且不随散热方式的改变而改变, 其中热有效长度为定值, 因此栅源间距较小会使得 $L_1 = L_{gs} + L_g$ 的减小而降低热阻, 由

$$L_s = \sqrt{\frac{\sigma_2}{\sigma_3}} \cdot d \cdot h$$

$\sigma_2 1.6\text{W/cm-K}$, $\sigma_3 3\text{W/cm-K}$, 在 $d=3\mu\text{m}$, $h=10\mu\text{m}$ 时, $L_s = 2.45\mu\text{m}$, 考虑工

艺水平及栅长要求，我们确定 $L_1 < 2.4\mu\text{m}$ ，也就是 $L_g < 1.6\mu\text{m}$ ，根据

$$R_{th2} = (1/\sigma_2) \times (L_1 + L_s) / d$$

栅源热阻大约在 $11.48\text{K}\cdot\text{mm}/\text{W}$ 左右。

5) 计算单位输出功率

GaN HEMT 器件 2DEG 浓度近似 $1.0 \times 10^{13}\text{cm}^{-2}$ 输出电流主要是由二维电子气参与导电产生的电流，

对于 $100\mu\text{m}$ 栅宽

$$I_F = qn_{2D} \cdot V_{sat} W = 1.6 \times 10^{-19} \times 1.0 \times 10^{13} \times 1 \times 10^7 \times 100 \times 10^{-4} = 160\text{mA}$$

单位栅宽的 $I_{max} \approx 1600\text{mA}/\text{mm}$ ，考虑实际工作的非理想状况，我们使用保守

估计 $I_{max} = 800\text{mA}/\text{mm}$

假设器件工作在甲类工作状态下 (Class A)

BV 取 50V ， V_{knee} 取 5V ，则器件的功率容量为^[60]

$$P_{out\max} = \frac{1}{\sqrt{2}} \cdot \frac{\Delta V_{DS}}{2} \cdot \frac{1}{\sqrt{2}} \cdot \frac{\Delta I_D}{2} = \frac{1}{8} (BV - V_{knee}) \cdot I_F = \frac{1}{8} \times 0.8 \times 45 = 4.5\text{W}$$

而实际上，器件并不可能工作再击穿电压附近，设定工作电压为 25V ，则在正常工作情况下，器件的功率密度为

$$P_{out\text{-practical}} = \frac{1}{\sqrt{2}} \cdot \frac{\Delta V_{DS}}{2} \cdot \frac{1}{\sqrt{2}} \cdot \frac{\Delta I_D}{2} = \frac{1}{8} (BV - V_{knee}) \cdot I_F = \frac{1}{8} \times 0.8 \times 20 = 2\text{W}/\text{mm}$$

这个数值反应了理想情况下，器件直流饱和功率容量，是确定最终器件尺寸的基本数据。

3.1.4 多指功率管的设计

有了单指器件数据后，还需要进一步确定大尺寸功率管的器件的一些参数。

3.1.4.1 总栅宽 (Total gate width)

根据输出功率的要求求得所需的总栅宽。如果 RF 的输出功率 $> 3\text{W}$ ， $P_{total} = 3\text{W}$ ，从上面可得我们实际的输出功率

$$W_{total} \geq \frac{P_{total}}{P_{unit}} = \frac{3\text{W}}{2\text{W}/\text{mm}} = 1.5\text{mm}$$

如果考虑高频下的损失，散热的影响，功率与总栅宽的增长并不成正比，则所需总栅宽 $> 3\text{mm}$ 。

3.1.4.2 单胞的栅宽 (Gate width of cell FET) :

栅长一般都小于 $1\mu\text{m}$,在微波频率下,信号沿着栅宽方向行进时会产生相当大的传导损失,信号幅度会逐渐衰减,栅上信号强度与相位不均匀,使得经过栅下沟道区电流产生传导损失。为了在整个栅宽上获得近似相同的信号强度,这就要求栅指的宽度要尽可能的短。然而,功率 HEMTs 往往需要毫米级的栅宽,减小栅宽,必然导致栅指数量的增加,其结果是,信号的横向延迟加大,信号通过沟道的损失也随即加大。因此需要仔细考虑在一定频率下栅指的宽度和数量造成的信号损失,一般来说,栅指长度 W_{gu} 的确定可用传输线模型估算,如图 3.2 所示。

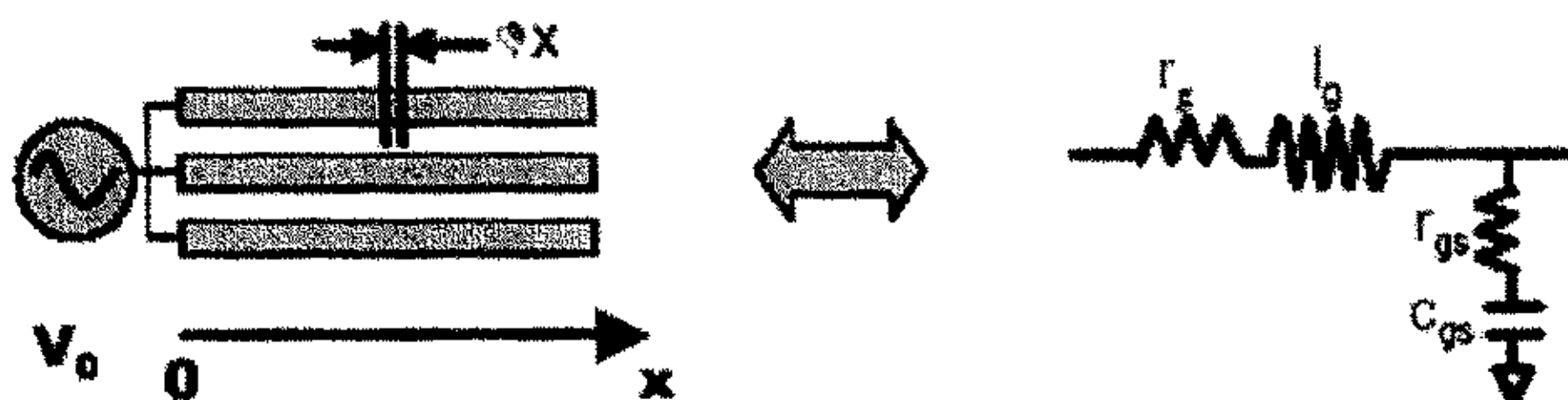


图 3.2 栅指传输线模型

栅指等效为电流分配系统,则其传播常数^[44]

$$\gamma_{gate} = \sqrt{Z \times Y} = \sqrt{\frac{r_g + j\omega l_g}{r_{gs} + 1/j\omega C_{gs}}}$$

引入传播常数,并假设栅条终端开路,则栅上各点电压幅值为

$$V(x) = \frac{V_0}{2} (e^{-\gamma_{gate}x} + e^{-\gamma_{gate}(2W_{gu}-x)}),$$

可见栅上信号幅度并不均匀,这将导致栅宽方向各点下的跨导和电流值也不相同,实际器件的功率输出为:

$$\frac{P_{out}}{P_{ideal}} = \frac{|I_{out}|^2}{|I_{ideal}|^2} = \frac{10}{W_g} \times \log \left(\left| \int_0^{W_{gu}} g_m \times \frac{V_0}{2} \times (e^{-\gamma_{gate}x} + e^{-\gamma_{gate}(2W_{gu}-x)}) \times \frac{1}{2} \times (e^{-\gamma_{drain}(W_{gu}-x)} + e^{-\gamma_{drain}(W_{gu}+x)}) dx \right|^2 \right)$$

按此最终公式可以推断若栅长 $0.7\mu\text{m}$, $R_{gs}=2.5\text{pF/mm}$, $l_g=36\text{pH/mm}$, $r_g=65\Omega/\text{mm}$,栅指两端信号损失与栅指宽度的关系可由图 3.3 读出:

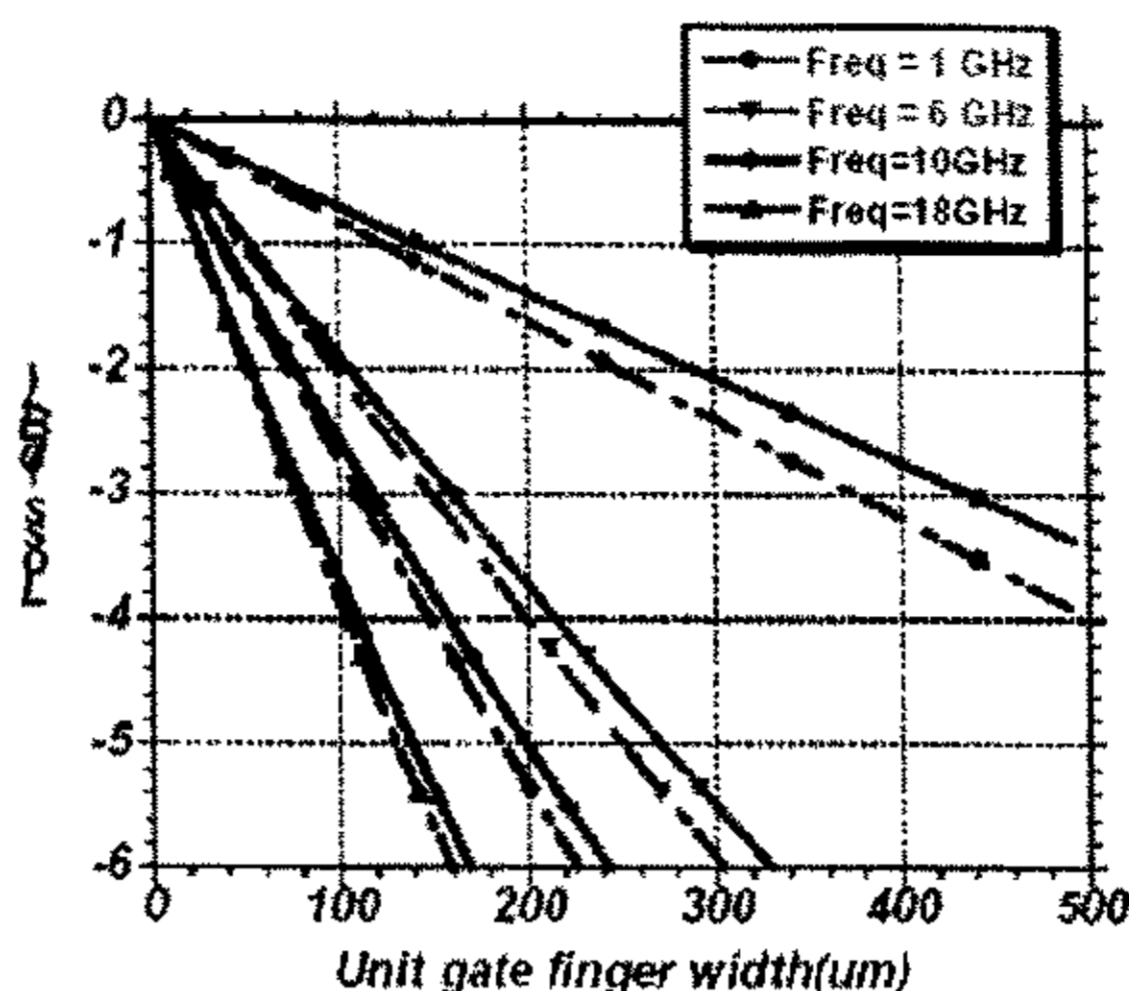


图 3.3 栅宽与栅信号损失关系

从中可以看出, 6GHz 时在信号损失不超过 2dB 下的栅指长度应小于 100 μm , 考虑我们的工作频段, 采用最大单位栅宽小于 150 μm , 取 150 μm , 120 μm 和 100 μm 。

3.1.4.3 栅栅间距 (gate-gate pitch)

器件的横向尺寸约为 $(n-1) \times L_{gg}$ (n 为栅指的数量), 从信号延迟和信号损失方面来考虑的话, L_{gg} 应该越小越好, 但其尺寸的决定必须与散热和最大饱和电流的输出做折衷, 一般来讲, 其上限是应使大器件的横向尺寸小于工作频率波长的 1/16, 在此范围内基本上不会出现太大的信号延迟, 各栅指的驱动强度近似相等, 对 6GHz 来说大约 1.43mm 左右, 在 4GHz 时大约为 2.15mm, 那么如果取 20 指的话, L_{gg} 可取 40---60 μm 。

3.2 管芯版图结构

从以上的分析和计算可知, 为了满足我们的器件性能指标, 器件的基本参数为: 栅长 L_g 取 0.8 μm , 器件的总栅宽最好要大于 3mm, 栅漏间距应不大于 1.6 μm , 而器件的栅漏间距大于 1.5 μm , 器件的单指栅宽小于 150 μm , 同时要求器件的横向展宽距离不超过 2.15mm。在有了这些数据后, 还需要完善版图布局的设计, 以使得器件具有较好的对称性和均匀性, 能够考虑散热的需要, 同时还要能够尽可能的减小器件的寄生效应。我们在版图设计上采用了一些方法优化和改进器件的版图布局。

3.2.1 PAD 布局与栅布局

功率 FET 的尺寸较大, 栅多采用梳状布局, 典型结构为交叉指结构, 一个

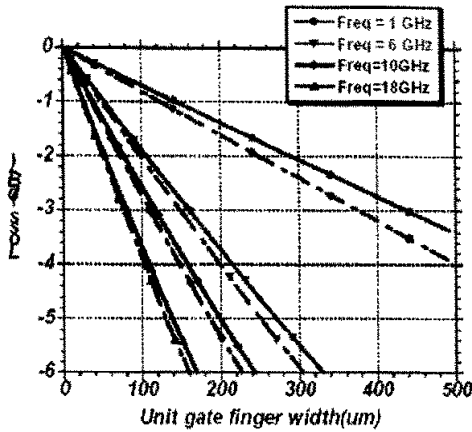


图 3.3 栅宽与栅信号损失关系

从中可以看出，6GHz 时在信号损失不超过 2dB 下的栅指长度应小于 100μm，考虑我们的工作频段，采用最大单位栅宽小于 150um，取 150um, 120um 和 100um。

3.1.4.3 栅栅间距 (gate-gate pitch)

器件的横向尺寸约为 $(n-1) \times L_{gg}$ (n 为栅指的数量)，从信号延迟和信号损失方面来考虑的话， L_{gg} 应该越小越好，但其尺寸的决定必须与散热和最大饱和电流的输出做折衷，一般来讲，其上限是应使大器件的横向尺寸小于工作频率波长的 1/16，在此范围内基本上不会出现太大的信号延迟，各栅指的驱动强度近似相等，对 6GHz 来说大约 1.43mm 左右，在 4GHz 时大约为 2.15mm,那么如果取 20 指的话， L_{gg} 可取 40---60μ。

3.2 管芯版图结构

从以上的分析和计算可知，为了满足我们的器件性能指标，器件的基本参数为：栅长 L_g 取 0.8um，器件的总栅宽最好要大于 3mm，栅漏间距应不大于 1.6um，而器件的栅漏间距大于 1.5um，器件的单指栅宽小于 150um，同时要求器件的横向展宽距离不超过 2.15mm。在有了这些数据后，还需要完善版图布局的设计，以使得器件具有较好的对称性和均匀性，能够考虑散热的需要，同时还要能够尽可能的减小器件的寄生效应。我们在版图设计上采用了一些方法优化和改进器件的版图布局。

3.2.1 PAD 布局与栅布局

功率 FET 的尺寸较大，栅多采用梳状布局，典型结构为交叉指结构，一个

单胞由多个元胞组成，而功率管由多个这样的单胞并排构成。PAD 的布局主要是源 PAD 和栅 PAD 的布局，包括 PAD 个数的要求，由于功率器件的尺寸较大，微波信号在器件内的传播损耗相当大，必须具备足够多的栅 PAD，以确保栅上信号驱动强度的一致，这是对器件增益性能非常关键的指标，同时，由于源电感和源电阻影响器件的增益，和饱和电流，我们希望在版图上，各源区具有尽可能短的对地通路，因此在器件中源和栅的压电数量是有严格要求的。

一般的设计思想是基于整个 FET 由若干单胞构成，而每个单胞包含一个栅压点，每个单胞所包含的栅指即元胞数目是使得离 PAD 最远的栅指信号相位损失最小，通过计算，一般每个 PAD 控制的元胞数量为 $n = \frac{2W_{gr}}{L_{gg}}$ ，其中 W_{gr} 为单指栅宽， L_{gg} 为栅栅间距。

对 GaN 功率 HEMT 而言为了散热得需要，我们的栅栅间距较大为 45um 左右，如果单指栅宽 120um，可计算得 $n = 5.3$ ，也就是一个 PAD 只能控制 6 个栅指，这样带来的一个设计问题就是，这种一个元胞包含一个栅柄，一个 PAD 的单胞结构无法满足我们的设计规则，PAD 无法排开，为此，我们的器件使用了多栅柄的结构如图 3.4 所示

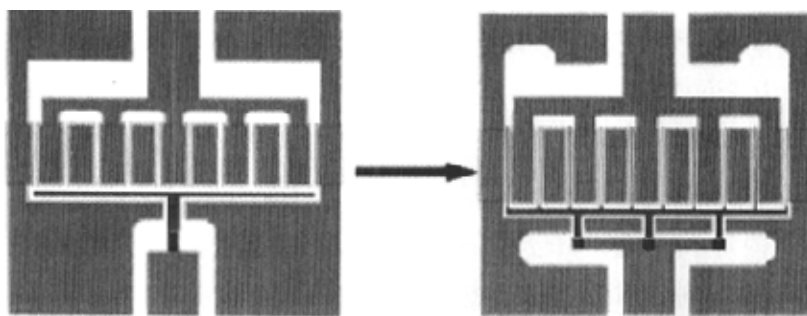


图 3.4 多栅柄结构布局

这种栅结构，在栅总线上引入了多个栅柄，并由低阻的布线金属连到一个 PAD，由于信号在布线金属上传输时引起的衰减并不太大，这样的布局方式，可以突破每个单胞只用一个栅 PAD 的限制，实际上，每个栅柄控制的栅指的个数远少于以上所计算出的 6 个，而这种方式，可以保证栅源 PAD 的布线间距，在多个单胞并联时，每个源区接地距离可以很短。

3.2.2 减小寄生

GaN 微波功率器件中，器件的寄生参数对器件频率性能的影响很大，尤其是栅源电容 C_{gs} 和栅寄生对地电容 C_g ，这两项显著影响器件带宽，栅对地电容主要由布线寄生引起，通常使用空气桥布线技术降低由于栅和源布线交叉引起的电容，版图中，源区的连接采用空气桥跨栅总线的方式（图 3.4 右图），这种方法跨越距离短，源区接地良好，但栅总线较宽，交叠区域大，寄生稍大，为此还采用了空气桥跨栅跨漏和将栅拉长空气桥跨细栅的形式如图 3.5

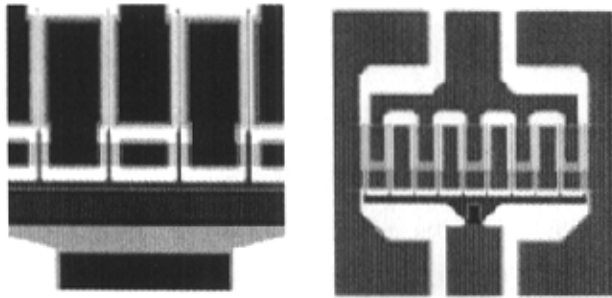


图 3.5 空气桥跨细栅与空气桥跨栅跨漏

这两种形式源与栅的交叠较小，寄生的栅源电容较小。

3.2.3 Flip-Chip 优化

为了满足器件散热的需要，版图上考虑了 Flip-Chip 的要求，首先，由于倒扣焊机的设备精度不够，将栅源 PAD 的间距拉大至 40 - 60 μm ，同时，漏端 PAD 也相对增加了与有源区的间距，再次，为了减小热阻的影响，尤其时第二章中 R_{th2} 的影响，使用了偏栅结构，栅偏向源区，间距 1.6 μm ，同时增大的栅漏间距有利于击穿特性的提高。然而完整的 Flip-Chip 工艺要求将有源区内每个源区能够直接倒扣到散热基板上^[61]，实现低电感连接，版图设计上，增大了源漏接触面积，便于倒扣，同时专门设计了倒扣封装的版图形式，如图 3.6 所示

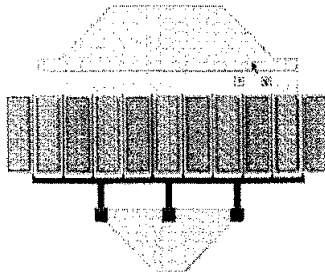


图 3.6 Flip-Chip 管芯图形

3.2.2 减小寄生

GaN 微波功率器件中，器件的寄生参数对器件频率性能的影响很大，尤其是栅源电容 C_{gs} 和栅寄生对地电容 C_g ，这两项显著影响器件带宽，栅对地电容主要由布线寄生引起，通常使用空气桥布线技术降低由于栅和源布线交叉引起的电容，版图中，源区的连接采用空气桥跨栅总线的方式（图 3.4 右图），这种方法跨越距离短，源区接地良好，但栅总线较宽，交叠区域大，寄生稍大，为此还采用了空气桥跨栅跨漏和将栅拉长空气桥跨细栅的形式如图 3.5

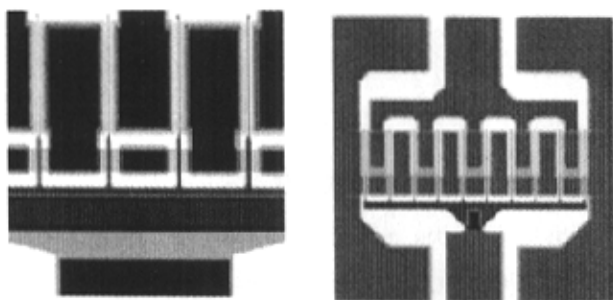


图 3.5 空气桥跨细栅与空气桥跨栅跨漏

这两种形式源与栅的交叠较小，寄生的栅源电容较小。

3.2.3 Flip-Chip 优化

为了满足器件散热的需要，版图上考虑了 Flip-Chip 的要求，首先，由于倒扣焊机的设备精度不够，将栅源 PAD 的间距拉大至 $40 - 60\mu\text{m}$ ，同时，漏端 PAD 也相对增加了与有源区的间距，再次，为了减小热阻的影响，尤其时第二章中 R_{th2} 的影响，使用了偏栅结构，栅偏向源区，间距 $1.6\mu\text{m}$ ，同时增大的栅漏间距有利于击穿特性的提高。然而完整的 Flip-Chip 工艺要求将有源区内每个源区能够直接倒扣到散热基板上^[61]，实现低电感连接，版图设计上，增大了源漏接触面积，便于倒扣，同时专门设计了倒扣封装的版图形式，如图 3.6 所示

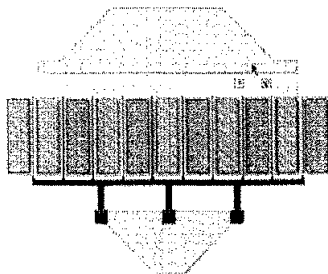


图 3.6 Flip-Chip 管芯图形

这种形式有别与一般版图布局,管芯版图上不再使用空气桥进行源布线连接,在每个源区均加厚使得可以倒扣至 AlN 基板,在 AlN 上完成源布线,同时,栅和漏端使用整体大 PAD,降低倒扣难度,使用倒梯形栅 PAD,减小栅信号相位差。

3.3 AlN 散热基板

AlN 散热基板是必须与专用的 GaN 功率 HEMT 管芯相互配套。在该版图的设计中,主要的考虑依据是散热面积,封装尺寸,信号损失 3 个方面。

AlN 基板由于用于器件的倒扣时的下极板,具有较大的面积和厚度,考虑到 GaN 管芯的大小会超过 1.5mm,并根据现有的封装管壳的实际情况,每个器件对应的 AlN 散热基板的尺寸为 $3.2 \times 3\text{mm}^2$ 。

较大的 AlN 基板尺寸,使得信号在 AlN 上传输距离较长,可能引起较大的传到损失,因此,在 AlN 上,信号的走线(栅和漏的引线),使用带背面接地的共面波导(CPWG)的形式。栅或漏的凸点与 GaN 管芯经倒扣结合后,信号再引入 AlN 后,使用特征阻抗 50Ω 的 CPWG 为传输线,引至 AlN 上的 PAD 压焊点,封装时从该点压至管壳,背面的金属需要与管壳烧结实现背面接地。

使用 CPWG 为引线的另一个优点是散热的面积较大,GaN HEMT 的电流密度很大,源极会流过较大电流,也是发热的主要部分,CPWG 走线,除了中间的信号线外,两边是大面积的地线,可以为源极提供大面积可使热沉散热面积较大。

3.4 版图说明

版图包括两套,GaN 管芯版图及与之配套的 AlN Flip-Chip 版图,GaN 管芯版图如下

这种形式有别与一般版图布局,管芯版图上不再使用空气桥进行源布线连接,在每个源区均加厚使得可以倒扣至 AlN 基板,在 AlN 上完成源布线,同时,栅和漏端使用整体大 PAD,降低倒扣难度,使用倒梯形栅 PAD,减小栅信号相位差。

3.3 AlN 散热基板

AlN 散热基板是必须与专用的 GaN 功率 HEMT 管芯相互配套。在该版图的设计中,主要的考虑依据是散热面积,封装尺寸,信号损失 3 个方面。

AlN 基板由于用于器件的倒扣时的下极板,具有较大的面积和厚度,考虑到 GaN 管芯的大小会超过 1.5mm,并根据现有的封装管壳的实际情况,每个器件对应的 AlN 散热基板的尺寸为 $3.2 \times 3\text{mm}^2$ 。

较大的 AlN 基板尺寸,使得信号在 AlN 上传输距离较长,可能引起较大的传到损失,因此,在 AlN 上,信号的走线(栅和漏的引线),使用带背面接地的共面波导(CPWG)的形式。栅或漏的凸点与 GaN 管芯经倒扣结合后,信号再引入 AlN 后,使用特征阻抗 50Ω 的 CPWG 为传输线,引至 AlN 上的 PAD 压焊点,封装时从该点压至管壳,背面的金属需要与管壳烧结实现背面接地。

使用 CPWG 为引线的另一个优点是散热的面积较大,GaN HEMT 的电流密度很大,源极会流过较大电流,也是发热的主要部分,CPWG 走线,除了中间的信号线外,两边是大面积的地线,可以为源极提供大面积可使热沉散热面积较大。

3.4 版图说明

版图包括两套,GaN 管芯版图及与之配套的 AlN Flip-Chip 版图,GaN 管芯版图如下

这种形式有别与一般版图布局,管芯版图上不再使用空气桥进行源布线连接,在每个源区均加厚使得可以倒扣至 AlN 基板,在 AlN 上完成源布线,同时,栅和漏端使用整体大 PAD,降低倒扣难度,使用倒梯形栅 PAD,减小栅信号相位差。

3.3 AlN 散热基板

AlN 散热基板是必须与专用的 GaN 功率 HEMT 管芯相互配套。在该版图的设计中,主要的考虑依据是散热面积,封装尺寸,信号损失 3 个方面。

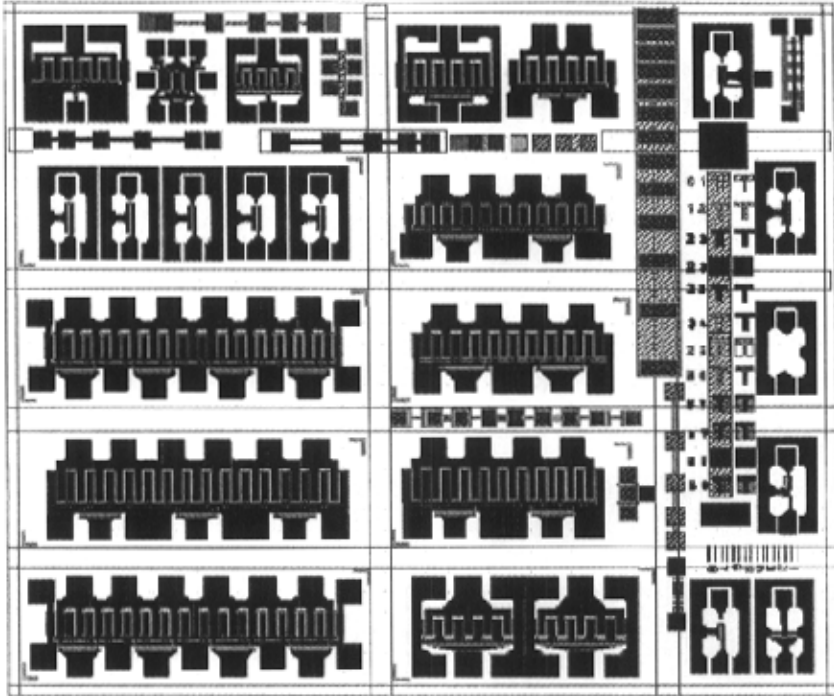
AlN 基板由于用于器件的倒扣时的下极板,具有较大的面积和厚度,考虑到 GaN 管芯的大小会超过 1.5mm,并根据现有的封装管壳的实际情况,每个器件对应的 AlN 散热基板的尺寸为 $3.2 \times 3\text{mm}^2$ 。

较大的 AlN 基板尺寸,使得信号在 AlN 上传输距离较长,可能引起较大的传到损失,因此,在 AlN 上,信号的走线(栅和漏的引线),使用带背面接地的共面波导(CPWG)的形式。栅或漏的凸点与 GaN 管芯经倒扣结合后,信号再引入 AlN 后,使用特征阻抗 50Ω 的 CPWG 为传输线,引至 AlN 上的 PAD 压焊点,封装时从该点压至管壳,背面的金属需要与管壳烧结实现背面接地。

使用 CPWG 为引线的另一个优点是散热的面积较大,GaN HEMT 的电流密度很大,源极会流过较大电流,也是发热的主要部分,CPWG 走线,除了中间的信号线外,两边是大面积的地线,可以为源极提供大面积可使热沉散热面积较大。

3.4 版图说明

版图包括两套,GaN 管芯版图及与之配套的 AlN Flip-Chip 版图,GaN 管芯版图如下



包括:

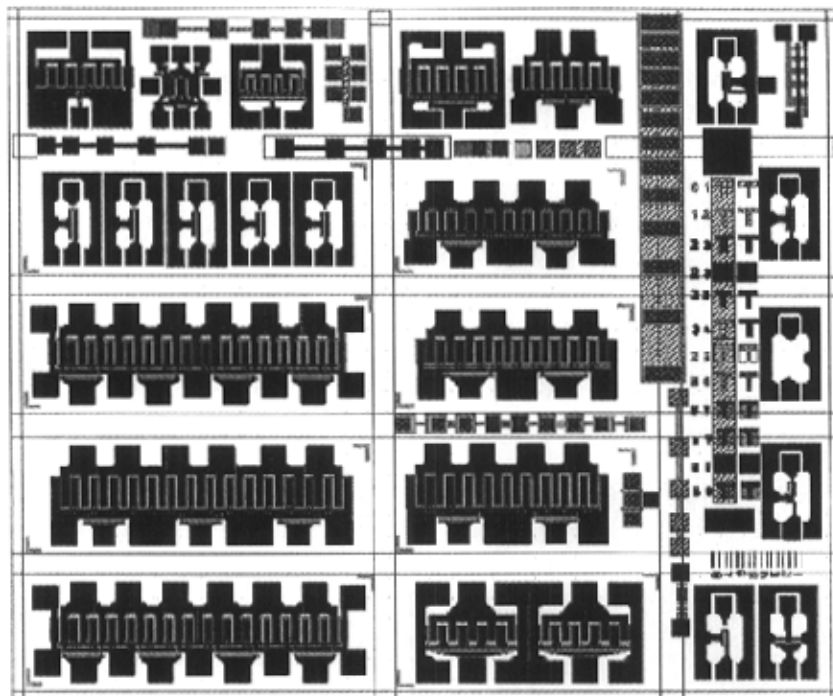
- 1) 可封装功率管: 不同栅宽的器件, 有偏栅与中置栅。
- 2) 可测试功率管: 3 种 10 指功率管, 一个 4 指 Cascode 共栅共源器件。
- 3) 不同栅宽, 源漏间距单管 9 种。
- 4) 测试图形: 包括开路短路图形, SD 金属传输线, 欧姆接触传输线, 肖特基测试, buffer 层漏电检测, 布线金属传输线, 空气桥检测等等
- 5) 专用 Flip-Chip 图形一套, 包含完整的测试图形

AlN Flip-Chip 散热管芯包含

- 1) 特征阻抗为 50, 75, 100 Ω 的 CPW 阻抗测试图形
- 2) 阻抗为 25, 50, 75, 100, 500, 1000 Ω 的 NiCr 电阻测试图形

3.5 小结

本章根据设定的器件性能, 通过一些理论的估算, 得出了器件的基本参数, 并考虑实际版图设计, 采用了多栅柄结构, 及多种布线方式以降低容性寄生, 同时针对 GaN 管芯, 设计了与之配套的 AlN 散热基板。在已有的基础上, 制定了新的设计规则。



包括:

- 1) 可封装功率管: 不同栅宽的器件, 有偏栅与中置栅。
- 2) 可测试功率管: 3 种 10 指功率管, 一个 4 指 Cascode 共栅共源器件。
- 3) 不同栅宽, 源漏间距单管 9 种。
- 4) 测试图形: 包括开路短路图形, SD 金属传输线, 欧姆接触传输线, 肖特基测试, buffer 层漏电检测, 布线金属传输线, 空气桥检测等等
- 5) 专用 Flip-Chip 图形一套, 包含完整的测试图形

AlN Flip-Chip 散热管芯包含

- 1) 特征阻抗为 50, 75, 100 Ω 的 CPW 阻抗测试图形
- 2) 阻抗为 25, 50, 75, 100, 500, 1000 Ω 的 NiCr 电阻测试图形

3.5 小结

本章根据设定的器件性能, 通过一些理论的估算, 得出了器件的基本参数, 并考虑实际版图设计, 采用了多栅柄结构, 及多种布线方式以降低容性寄生, 同时针对 GaN 管芯, 设计了与之配套的 AlN 散热基板。在已有的基础上, 制定了新的设计规则。

第四章 AlGaIn/GaN HEMT 器件与 Flip-Chip 工艺

本章主要研究 AlGaIn/GaN HEMT 器件研制中的一些关键工艺，主要是电镀加厚和空气桥技术等，以及散热基板的 AlN 片上，各种元件的制作工艺，流程，以及管芯与基板倒扣的工艺等。

4.1 GaN HEMT 器件工艺

器件工艺包含两个部分：1. GaN HEMT 管芯器件的工艺；2. Flip-Chip 倒扣基板的相关工艺。GaN HEMT 器件的制作一般工艺流程包括：台面隔离—源漏金属蒸发，并形成欧姆接触—Pt/Ti/Au 肖特基栅蒸发—表面钝化—刻孔—一次布线—起镀层溅射—电镀完成布线加厚同时形成空气桥连接布线—划片封装或倒扣封装。结合 GaN HEMT 的特点，我们着重讨论对以下几项单项工艺的研究。

4.1.1 电镀加厚与电镀空气桥工艺

GaN 器件相对于其他化合物半导体材料器件，具有很大的电流输出密度，国际上最高可达到 2.1A/mm，我们已有的器件最好的电流密度也将近 1A/mm，普遍在 0.6~0.8A/mm 左右，这意味着 GaN 功率器件由于器件的尺寸较大，工作时将会产生安培级的大电流，因此，对 GaN 器件而言，必须考虑器件的布线问题，布线必须具备低阻，低损耗，对 GaAs 而言，可以通过蒸发较厚的金属（1um 左右）实现电流引出，我们以前的工作中布线也主要以蒸发厚的金属布线为主。然而随着器件尺寸的加大，蒸发的厚金属不足以低阻传输 2~3A 的电流，另外我们的工作频段在 2~4GHz，微波信号只在一个趋肤深度内传播，当引线金属为 Au 时，由公式^[62]

$$\delta = (\pi f \mu \sigma_{cond})^{-\frac{1}{2}}。$$

趋肤深度约 1.14um，实际应该使引线为 2~3 个趋肤深度，因此当金属厚度为 1um 左右时会有较大的传导损耗，而且蒸发金属布线在厚度较厚时，剥离比较困难，金属的浪费也比较严重。

在微波固态集成电路中，出于对电路或器件性能的考虑，在布线交叉位置出于减小交叠电容的考虑不能简单靠介质隔离来完成，经常使用空气桥布线，为了

第四章 AlGaIn/ GaN HEMT 器件与 Flip-Chip 工艺

本章主要研究 AlGaIn/GaN HEMT 器件研制中的一些关键工艺，主要是电镀加厚和空气桥技术等，以及散热基板的 AlN 片上，各种元件的制作工艺，流程，以及管芯与基板倒扣的工艺等。

4.1 GaN HEMT 器件工艺

器件工艺包含两个部分：1. GaN HEMT 管芯器件的工艺；2. Flip-Chip 倒扣基板的相关工艺。GaN HEMT 器件的制作一般工艺流程包括：台面隔离——源漏金属蒸发，并形成欧姆接触——Pt/Ti/Au 肖特基栅蒸发——表面钝化——刻孔——一次布线——电镀层溅射——电镀完成布线加厚同时形成空气桥连接布线——划片封装或倒扣封装。结合 GaN HEMT 的特点，我们着重讨论对以下几项单项工艺的研究。

4.1.1 电镀加厚与电镀空气桥工艺

GaN 器件相对于其他化合物半导体材料器件，具有很大的电流输出密度，国际上最高可达到 2.1A/mm，我们已有的器件最好的电流密度也将近 1A/mm，普遍在 0.6~0.8A/mm 左右，这意味着 GaN 功率器件由于器件的尺寸较大，工作时将会产生安培级的大电流，因此，对 GaN 器件而言，必须考虑器件的布线问题，布线必须具备低阻，低损耗，对 GaAs 而言，可以通过蒸发较厚的金属（1 μ m 左右）实现电流引出，我们以前的工作中布线也主要以蒸发厚的金属布线为主。然而随着器件尺寸的加大，蒸发的厚金属不足以低阻传输 2~3A 的电流，另外我们的工作频段在 2~4GHz，微波信号只在一个趋肤深度内传播，当引线金属为 Au 时，由公式^[62]

$$\delta = (\pi f \mu \sigma_{\text{cond}})^{-\frac{1}{2}}。$$

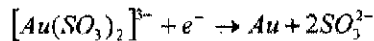
趋肤深度约 1.14 μ m，实际应该使引线为 2~3 个趋肤深度，因此当金属厚度为 1 μ m 左右时会有较大的传导损耗，而且蒸发金属布线在厚度较厚时，剥离比较困难，金属的浪费也比较严重。

在微波固态集成电路中，出于对电路或器件性能的考虑，在布线交叉位置出于减小交叠电容的考虑不能简单靠介质隔离来完成，经常使用空气桥布线，为了

满足适合 GaN HEMT 器件的应用，我们开发了复合胶电镀技术加厚布线金属并实现空气桥连接的技术，并成功应用于器件的制备中，该项技术已经申请专利。

电镀布线是利用电解原理在半导体材料表面镀上一薄层金的过程，根据电镀的需要，必须具备两个电极，金靶为镀金的阳极，而 GaN 材料表面作为阴极，两个电极置于以亚硝酸盐为主的镀液中时，在电极上通直流或脉冲电流完成电镀。

GaN 片阴极为一层由易镀金属制作的起镀层 (seed layer)，这样可使电镀区域保持固定电位，当起镀层接负极时会发生



金从镀液中游离出来，并在露出起镀层 Au 的 GaN 基片上沉积。

我们的电镀工艺中使用我们自己专利 (专利申请号: 200410039695.0) 的起镀层结构，与文献上大多使用的 Ti/Au 有所区别，这是由于电镀布线时在起镀层上主要由光刻胶刻出相应的走线图形，而 Au 与光刻胶 (9918) 的粘附性不好，图形一放入电镀液中就脱落，而增加了 Ti，粘附性显著提高，抗电镀应力能力增强，电镀图形较好。这种结构的起镀层，顶层 Ti 是难镀金属，在刻出电镀图形后，需要使用腐蚀的方法去除这层 Ti。

一般电镀的主要工艺流程为：利用正性光刻出桥墩 (桥面下的胶被留下，其余地方的胶均被去掉) 然后在器件或电路表面全部溅射起镀层，再次利用正性光刻胶刻出桥面 (即桥跨越的部分被光刻出来)，脉冲电镀形成空气桥，利用腐蚀的方法依次去除起镀层的各层金属，丙酮去胶形成空气桥。

然而这种方法在去除起镀层时，对无需电镀的底层金属没有进行保护，因此存在一定的腐蚀作用如图 4.1 (a) 所示，

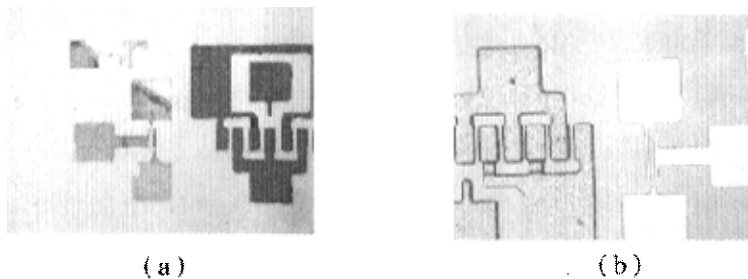


图 4.1 腐蚀起镀层时的侵蚀现象对比: a 底层金属被侵蚀, b 底层金属未受侵蚀

底层的布线金属在腐蚀起镀层金属尤其是腐蚀 Au 的过程中也受到了侵蚀，部分地方出现锯齿状边缘，并出现断路情况，电镀一般为器件工艺的最后一步，也会使钝化层受腐蚀。其次，由于起镀层为大面积溅射，不需要电镀的区域由于没有掩盖而使得顶层覆盖起镀层（一般顶层为 Ti），影响后续工艺。再次，腐蚀对金属的色泽影响较大，可能对压焊会产生影响。

为了避免这种情况，我们在版图设计和工艺流程上做了优化并通过试验形成的工艺方法（专利申请号：200410001433.5），该方法在版图上考虑了对底层金属的保护，并使用剥离方法去除起镀层避免使用腐蚀方法，即使使用腐蚀的方法，由于未电镀区域有光刻胶所以能够保证底层金属或钝化层不受影响，两种方法结果对比如图 4.1，图 4.1 (b) 底层金属处在光刻胶的保护下，没有受到腐蚀的影响，同时，这种工艺，在未电镀部分，起镀层处于上下两层胶之间，可以方便剥离，器件表面 Au 的颜色正常。

实际流片过程中，起镀层下的胶，也就是第一层胶最初使用的是 3um 的 9918 单层正胶，但这层正胶在起镀层溅射后，会发生比较严重的起皱现象，如图 4.2 所示。



图 4.2 电镀过程中起镀层起皱现象

这种现象发生在底层光刻胶上溅射完起镀层走 HMDS 后，由于 HMDS 烘箱中有 130℃ 的高温，可能是由于下层光刻胶中存在较多水汽，在高温环境下，水汽无法散发，因此将起镀层顶起，最坏情况下，起镀层翻裂，无法电镀。

经过大量试验研究，我们将起镀层下的胶改为 PMMA + 9918 的复合胶形式，9918 正胶由光学曝光显影，而 PMMA 需要使用 RIE 干法刻蚀出电镀区域。在溅射起镀层之前，光刻后的图形要经过 130℃，40 分钟的烘烤，主要是为了使下层胶中的水汽尽可能挥发，并可以使得空气桥桥面下的胶呈拱形，可以避免较薄的

起镀层金属在爬坡时的断裂，生成的空气桥具有圆滑的形貌，可以显著提高空气桥的跨越能力。使用复合胶后解决了起镀层起皱的现象，同时也解决了空气桥的剥离成形问题如图 4.3，4.4 所示

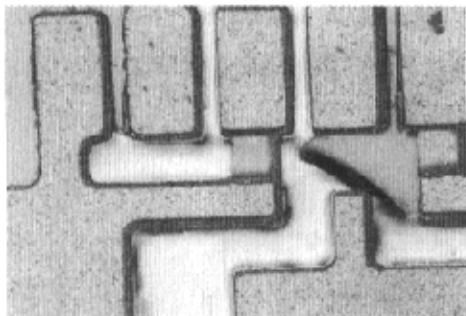


图 4.3 单层胶起镀层的剥离

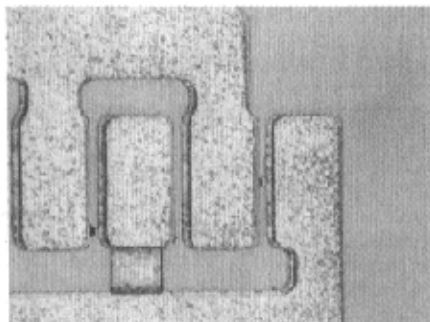


图 4.4 复合胶的起镀层剥离

图 4.3 为使用 9918 一层胶时，由于 9918 在高温烘烤水分时部分变性，起镀层的剥离去除并不彻底，存在很多短路金属，尤其是间隔较近时更为显著，而使用复合胶的形式，PMMA 耐高温性能很好，不会变质，引入这层胶后解决了起镀层起皱的问题，而且 PMMA 充当剥离层，起镀层剥离干净，可以分辨间距小于 4 μm 的线条，使用复合胶电镀方法制备的空气桥最终形貌如图 4.5

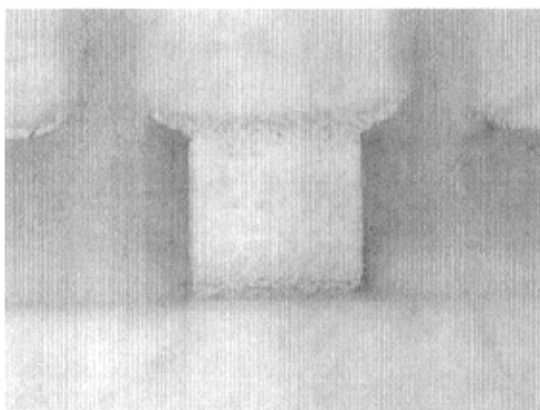


图 4.5 复合胶电镀形成的空气桥

空气桥跨越距离 27 μm ，桥面平滑，空气桥最高拱起高度 3 μm ，联结处没有出现断裂现象，镀金层表面细腻，呈金黄色。这种方法工艺稳定可靠，可得到最大 6 μm 的金属厚度，大于 3 个趋肤深度，寄生更小，空气桥的强度很好，经过减薄和划片均未出现空气桥塌陷现象，实验中电镀空气桥具备 100 μm 以上的跨

越能力，这就使得功率器件的布线可以更灵活，适合 GaN 器件的使用。3 μm 的电镀金属引线，极大的减小了器件的布线电阻，电镀前后，器件的性能变化如图 4.6 所示，120 μm 栅宽器件的最大跨导由 138 mS 增大到 180 mS ，同时最大饱和电流由 74 mA 增大至 85 mA ，器件的膝点电压在电镀后显著降低，较为平滑的 I-V 饱和电流表明，电镀金属布线工艺的使用器件的源引线电阻有显著降低，同时热效应也有所改善，这与电镀增大了散热面积有关。

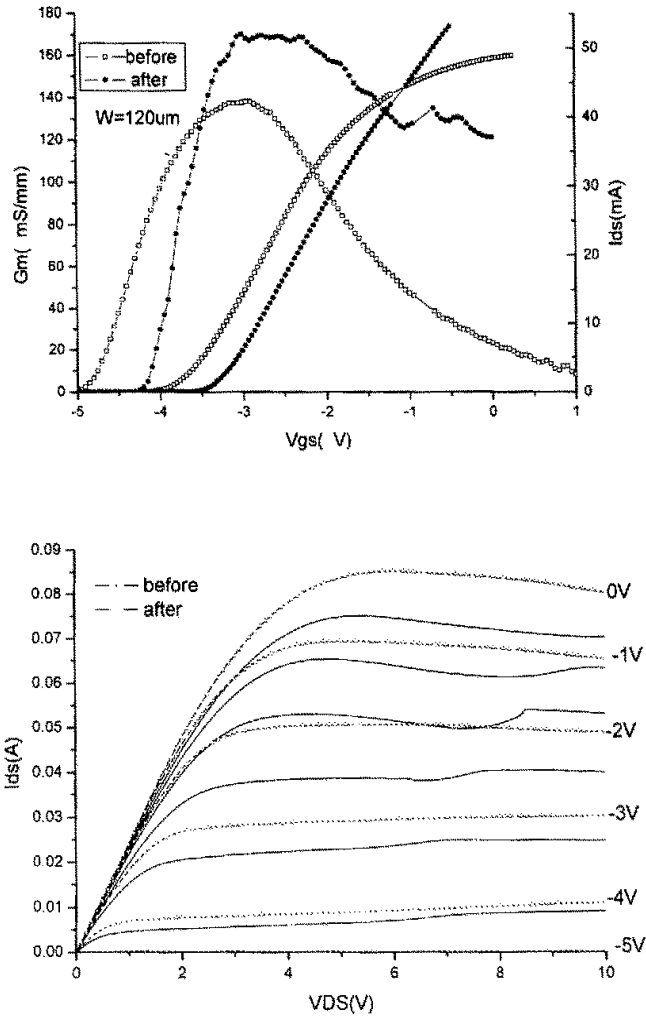


图 4.6 电镀布线前后器件性能

4.1.2 台面隔离技术

良好的器件性能应该具备较好的截止性能，其中要求器件的漏电流要尽可

越能力，这就使得功率器件的布线可以更灵活，适合 GaN 器件的使用。3 μm 的电镀金属引线，极大的减小了器件的布线电阻，电镀前后，器件的性能变化如图 4.6 所示，120 μm 栅宽器件的最大跨导由 138mS 增大到 180mS，同时最大饱和电流由 74mA 增大至 85mA，器件的膝点电压在电镀后显著降低，较为平滑的 I-V 饱和电流表明，电镀金属布线工艺的使用器件的源引线电阻有显著降低，同时热效应也有所改善，这与电镀增大了散热面积有关。

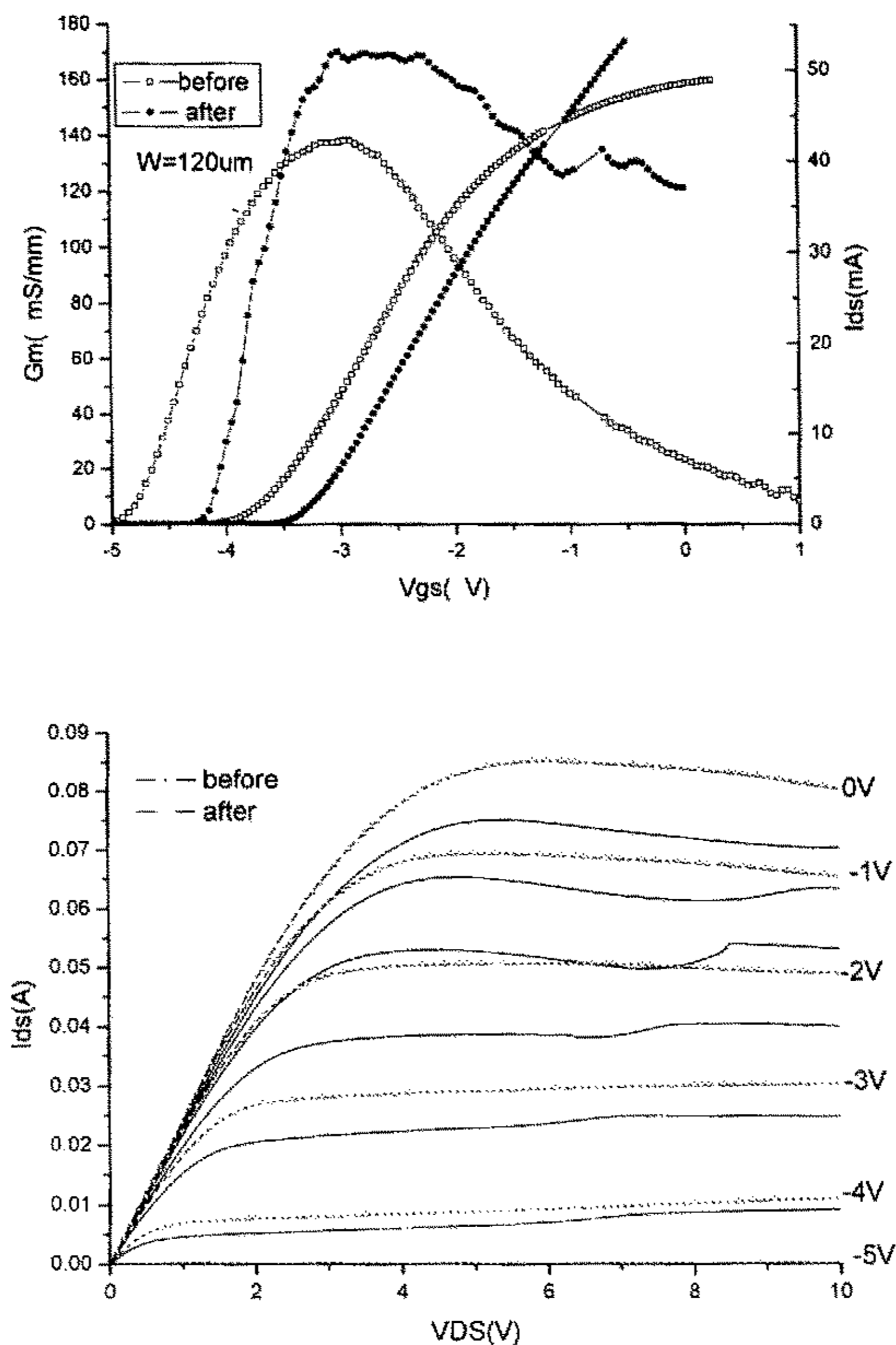


图 4.6 电镀布线前后器件性能

4.1.2 台面隔离技术

良好的器件性能应该具备较好的截止性能，其中要求器件的漏电流要尽可

能的降低，这就要求使用较好的台面隔离技术也就是有源区隔离技术。

GaN 的化学特性很稳定，室温下不与传统的酸性和碱性腐蚀液反应，因此 GaN 器件的隔离很少使用湿法腐蚀技术^[64-66]，大部分器件的隔离为台面干法刻蚀隔离与注入隔离技术。

注入隔离技术使用高能 H^+ 或 He^+ 离子注入到外延片内部区域内，改变其物理性质，成为半绝缘，减小有源区间漏电，这种方法表面平坦^[67]，隔离技术良好，金属爬坡容易。但温度稳定性差，高温下易失效，无法满足 GaN 器件高温工作的要求。

综合考虑各种因素，我们的 GaN 功率器件采用感应耦合等离子体刻蚀（ICP）实现器件隔离，采用中国科学院物理研究所的 ICP 刻蚀机。根据材料结构，刻蚀深度要到达半绝缘缓冲层，同时又不能太大影响金属布线爬坡能力，确定器件的刻蚀深度为 4000Å。为了避免 ICP 刻蚀对器件有源区的影响，刻蚀掩模采用 SiO_2 介质掩模的方案，这种方法虽然复杂，但能保证良好的掩模效果。ICP 刻蚀后的器件漏电流如图 4.6 所示

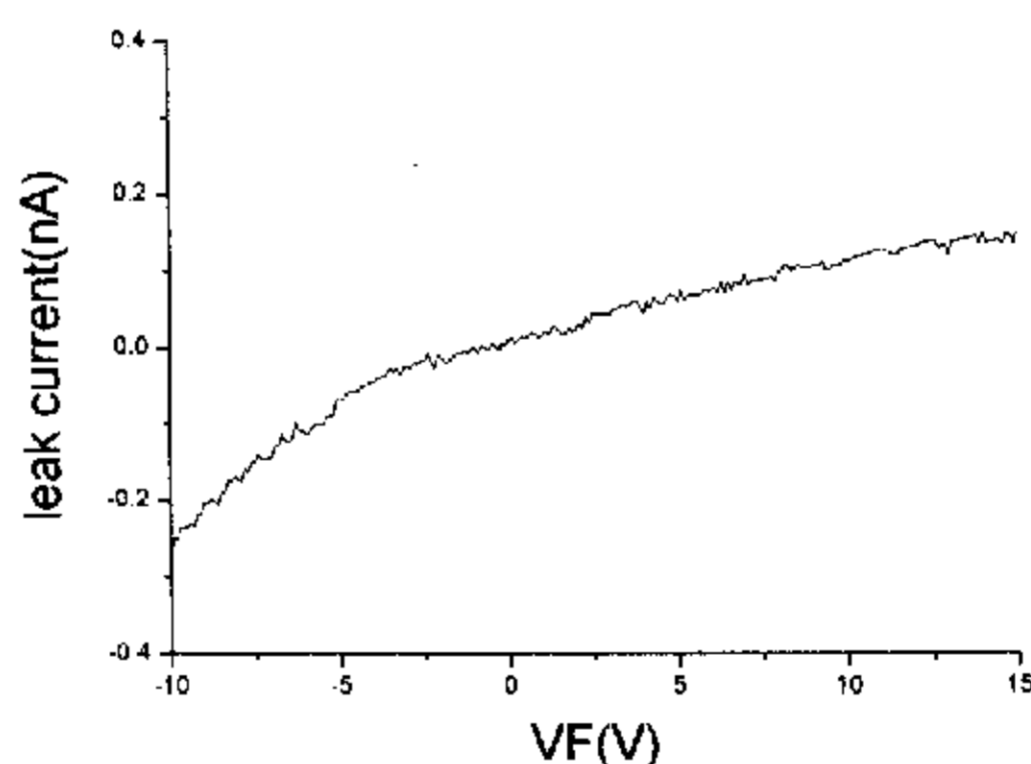


图 4.6 ICP 器件隔离效果

源漏区漏电在 15V 下仅有 pA 至 nA 量级，1mm 多指功率器件截止态漏电也仅为几微安，显示了良好的隔离效果，同时也表现了材料缓冲层具有较好的绝缘性能。

4.1.3 源漏欧姆接触

对 GaN 功率器件而言，欧姆接触的性能很重要，小的欧姆接触电阻可使器件获得低膝点电压，大电流，高功率增益。但对于 GaN 这种宽禁带半导体欧姆接触的形成较为困难，与很多因素相关，如表面状态，n-AlGaIn/n-GaN 的掺杂浓

能的降低，这就要求使用较好的台面隔离技术也就是有源区隔离技术。

GaN 的化学特性很稳定，室温下不与传统的酸性和碱性腐蚀液反应，因此 GaN 器件的隔离很少使用湿法腐蚀技术^[64-66]，大部分器件的隔离为台面干法刻蚀隔离与注入隔离技术。

注入隔离技术使用高能 H^+ 或 He^+ 离子注入到外延片内部区域内，改变其物理性质，成为半绝缘，减小有源区间漏电，这种方法表面平坦^[67]，隔离技术良好，金属爬坡容易。但温度稳定性差，高温下易失效，无法满足 GaN 器件高温工作的要求。

综合考虑各种因素，我们的 GaN 功率器件采用感应耦合等离子体刻蚀（ICP）实现器件隔离，采用中国科学院物理研究所的 ICP 刻蚀机。根据材料结构，刻蚀深度要到达半绝缘缓冲层，同时又不能太大影响金属布线爬坡能力，确定器件的刻蚀深度为 4000\AA 。为了避免 ICP 刻蚀对器件有源区的影响，刻蚀掩模采用 SiO_2 介质掩模的方案，这种方法虽然复杂，但能保证良好的掩模效果。ICP 刻蚀后的器件漏电流如图 4.6 所示

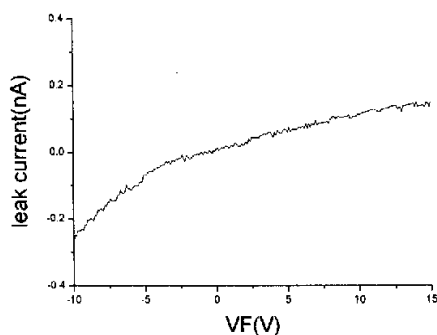


图 4.6 ICP 器件隔离效果

源漏区漏电在 15V 下仅有 pA 至 nA 量级，1mm 多指功率器件截止态漏电也仅为几微安，显示了良好的隔离效果，同时也表现了材料缓冲层具有较好的绝缘性能。

4.1.3 源漏欧姆接触

对 GaN 功率器件而言，欧姆接触的性能很重要，小的欧姆接触电阻可使器件获得低膝点电压，大电流，高功率增益。但对于 GaN 这种宽禁带半导体欧姆接触的形成较为困难，与很多因素相关，如表面状态，n-AlGaIn/n-GaN 的掺杂浓

度, 金属的选择和比例, AlGaIn 中的 Al 成分, 合金温度时间等, 因此表现出十分复杂的行为, 实际应用中要求器件的欧姆接触电阻率小于 $10^{-5} \Omega \text{cm}^2$ 。

GaN 欧姆接触的行为通常基于两种基本的模型^[68]: 1. 金属半导体低势垒肖特基与隧穿接触; 2. GaN/AlGaIn 中的 N 原子外扩, 形成表面重掺杂材料, 使得能带弯曲, 从而加强载流子隧穿几率, 减小接触电阻。

欧姆接触的测量大多基于传输线模型, 并且作了两个近似假设: a. 半导体中接触区下的电阻率均匀恒定, b. 退火前后, 接触区半导体中的电阻率保持不变。

从金属功函数上看, Ti, Al 与 GaN 的功函数相差非常小, 易形成低势垒的欧姆接触, Ti 更容易浸润 GaN 金属表面, 而且 Ti 可以反应去除 GaN 表面的氧化物, 因此目前良好的欧姆接触大多是基于 Ti 或 Al 的合金体系。主要有 Ti/Al/Ti/Au^[69], Ti/Al/Ni/Au^[70], Ti/Al/Pt/Au^[71]等, 欧姆电阻率与金属组成和各层的比例影响很大。

Ti, Al 基的金属结构需要经过 N_2 保护下的快速退火才能形成欧姆接触, 退火时将造成 N 的外扩并在 GaN 或 AlGaIn 内形成 N 空位, 这种 N 空位层位于表面很薄的区域内, 并且其能级位于 GaN 导带底约 30—40meV 的地方^[72], 此时的 GaN 表现为重掺杂的特性, 并且伴随着能带的弯曲, 这种弯曲的能带区域通常非常薄, 使得可以形成比较平缓的隧穿电子流, 实际上伴随着表面低阻合金的形成, 这种掺杂变得更重, 能带弯曲的区域被压缩的更薄, 使得电子可以自发的流向金属, 因而形成低阻接触。一般退火温度在 700—800℃ 之间, 时间和温度的不同对欧姆电阻率的影响较大, 退火条件的选择有两个标准^[73]:

1. 退火合金后, 欧姆电阻率很小, 源漏电流线性度很好
2. 合金后金属表面形貌平整, 无合金点

我们的 GaN 材料外延层为非掺杂 AlGaIn 结构, 通过大量的试验选定欧姆接触的金属组成为 Ti/Al/Ti/Au, 整个金属层由热蒸发获得, 并在 N_2 保护下退火, 退火条件选为 730℃, 50s, 金属合金后的形貌如图 4.7

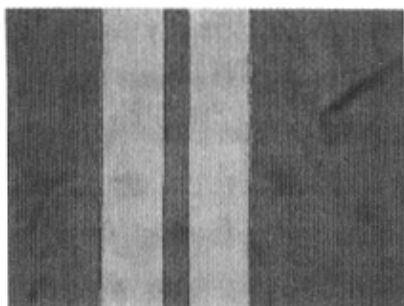


图 4.7 欧姆接触后合金形貌

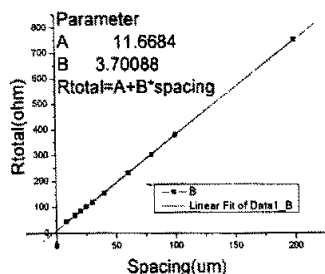


图 4.8 欧姆接触 TLM 测量曲线

合金后金属表面平整，细腻，未出现合金点，形貌很好，同时通过传输线模型，对合金后的欧姆接触电阻率进行了测量如图 4.8，图中

$$R_{total} = 2R_c + R_{sh}l/W,$$

其中 $A = 2R_c = 11.668$ ， $B = R_{sh}/W = 3.7$ ，接触电阻率可表示为

$$r_c = R_c^2 W^2 / R_{sh},$$

带入 $W = 200\mu\text{m}$ ，并带入 R_c 和 R_{sh} 的值可以得到使用 Ti/Al/Ti/Au 的结构，可以得到 $4.83 \times 10^{-6} \Omega \text{cm}^2$ 的电阻率，如果扣除探针接触电阻还会更低，完全达到良好应用的性能指标。对欧姆接触进一步的研究工作由魏柯继续，并已经取得更好的性能和结构。

4.1.4 肖特基栅的制备

GaN 器件制作中，肖特基栅的制作是比较关键的工艺之一。器件的肖特基势垒高度是肖特基结的主要参数，它既控制着半导体耗尽区的宽度，又决定着通过的电子电流的大小，一般希望 GaN 器件的肖特基势垒较高。

与欧姆接触相反，GaN 基器件的肖特基栅金属选择与 GaN 材料势垒高度相差较大的金属，常用的金属与 GaN 的势垒高度差为：Au (0.88)，Pt (1.08)，Ni (0.99)。Au 的扩散性强，制作的肖特基栅易退化，因此目前大多数的器件采用 Ni 或 Pt 的肖特基结构，主要是 Ni/Au 和 Pt/Ti/Au 两种。Pt 与 GaN 形成的肖特基势垒最高，稳定性也很好，因此我们的器件选择 Pt/Ti/Au 金属栅的形势，Au 用来降低栅条的金属电阻，Ti 阻止 Au 的扩散。

GaN HEMT 器件栅线条一般很细，对栅区的表面处理和光刻的要求很高。以前的栅金属制作采用阴版光刻版，而光刻胶采用分辨能力较好的 i 线胶，但受光刻版精度和正胶光刻的影响，栅线条展宽还是较大， $0.8\mu\text{m}$ 的设计值可达到 $1\mu\text{m}$

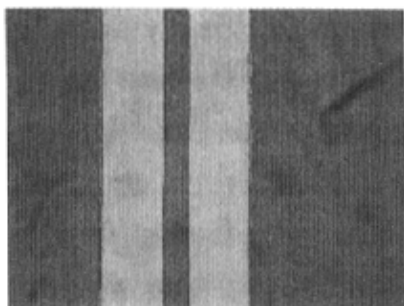


图 4.7 欧姆接触后合金形貌

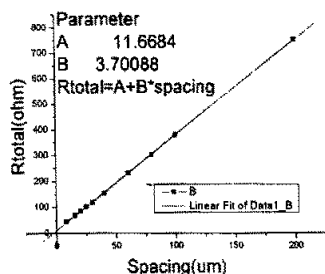


图 4.8 欧姆接触 TLM 测量曲线

合金后金属表面平整，细腻，未出现合金点，形貌很好，同时通过传输线模型，对合金后的欧姆接触电阻率进行了测量如图 4.8，图中

$$R_{total} = 2R_c + R_{sh}l/W,$$

其中 $A = 2R_c = 11.668$ ， $B = R_{sh}/W = 3.7$ ，接触电阻率可表示为

$$r_c = R_c^2 W^2 / R_{sh},$$

带入 $W = 200\mu\text{m}$ ，并带入 R_c 和 R_{sh} 的值可以得到使用 Ti/Al/Ti/Au 的结构，可以得到 $4.83 \times 10^{-6} \Omega \text{cm}^2$ 的电阻率，如果扣除探针接触电阻还会更低，完全达到良好应用的性能指标。对欧姆接触进一步的研究工作由魏柯继续，并已经取得更好的性能和结构。

4.1.4 肖特基栅的制备

GaN 器件制作中，肖特基栅的制作是比较关键的工艺之一。器件的肖特基势垒高度是肖特基结的主要参数，它既控制着半导体耗尽区的宽度，又决定着通过的电子电流的大小，一般希望 GaN 器件的肖特基势垒较高。

与欧姆接触相反，GaN 基器件的肖特基栅金属选择与 GaN 材料势垒高度相差较大的金属，常用的金属与 GaN 的势垒高度差为：Au (0.88)，Pt (1.08)，Ni (0.99)。Au 的扩散性强，制作的肖特基栅易退化，因此目前大多数的器件采用 Ni 或 Pt 的肖特基结构，主要是 Ni/Au 和 Pt/Ti/Au 两种。Pt 与 GaN 形成的肖特基势垒最高，稳定性也很好，因此我们的器件选择 Pt/Ti/Au 金属栅的形势，Au 用来降低栅条的金属电阻，Ti 阻止 Au 的扩散。

GaN HEMT 器件栅线条一般很细，对栅区的表面处理和光刻的要求很高。以前的栅金属制作采用阴版光刻版，而光刻胶采用分辨能力较好的 i 线胶，但受光刻版精度和正胶光刻的影响，栅线条展宽还是较大， $0.8\mu\text{m}$ 的设计值可达到 $1\mu\text{m}$

以上。我们的器件栅版光刻版改为阳版即有图形区域不透光，光刻版线条较设计值 $0.8\mu\text{m}$ 要细，使用新的卡尔休斯光刻机，采用 AZ5214 正胶加热反转的曝光形式，栅线条光刻时光刻胶比较薄，曝光时间对栅线条的宽度影响很大，要经过多次试验确定曝光条件，栅金属采用电子束蒸发，蒸发前需要用 HCl 或氨水处理表面去除氧化物。制作出来的栅条，栅长在 $0.6\text{-}0.7\mu\text{m}$ 之间，均匀性重复性较好，很少出现栅条断裂，台面上栅金属的爬坡性能也很好，在台阶处没有观察到断裂现象，粘附不牢的现象。

我们对制作出来的肖特基栅进行了电学 I-V 测试（图 4.9）

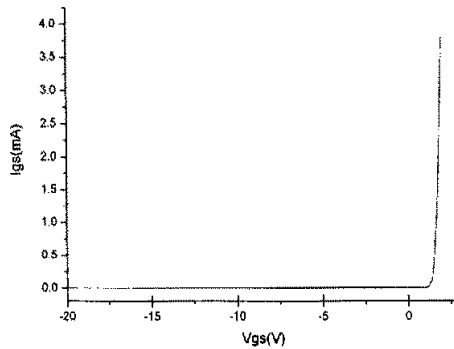


图 4.9 Pt/Ti/Au 肖特基栅 IV 特性

材料均匀性影响，正向开启电压在 $1.3\text{--}1.4\text{V}$ 左右，最高可达 1.65V ，肖特基栅的反向漏电很小，在 -20V 下漏电只有 50nA 左右，表明 Pt/Ti/Au 形成的肖特基栅具有较高的势垒，栅控和栅漏电性能均较好。

4.2 GaN 功率 HEMT 工艺流程

经过单项工艺的改进，我们改进了 GaN HEMT 器件的工艺，形成了一套完整的工艺流程：

1. 光刻第一版金属标记版，AZ5214 正胶
2. 蒸发 Ti/Au ($200/2000\text{\AA}$) 标记金属，剥离成形
3. PECVD 生长 SiO_2 5000\AA
4. 光刻台面图形（阳版），9912 正胶
5. 湿法刻蚀 SiO_2
6. ICP 刻蚀 4000\AA ，台面隔离

以上。我们的器件栅版光刻版改为阳版即有图形区域不透光，光刻版线条较设计值 $0.8\mu\text{m}$ 要细，使用新的卡尔休斯光刻机，采用 AZ5214 正胶加热反转的曝光形式，栅线条光刻时光刻胶比较薄，曝光时间对栅线条的宽度影响很大，要经过多次试验确定曝光条件，栅金属采用电子束蒸发，蒸发前需要用 HCl 或氨水处理表面去除氧化物。制作出来的栅条，栅长在 $0.6-0.7\mu\text{m}$ 之间，均匀性重复性较好，很少出现栅条断裂，台面上栅金属的爬坡性能也很好，在台阶处没有观察到断裂现象，粘附不牢的现象。

我们对制作出来的肖特基栅进行了电学 I-V 测试（图 4.9）

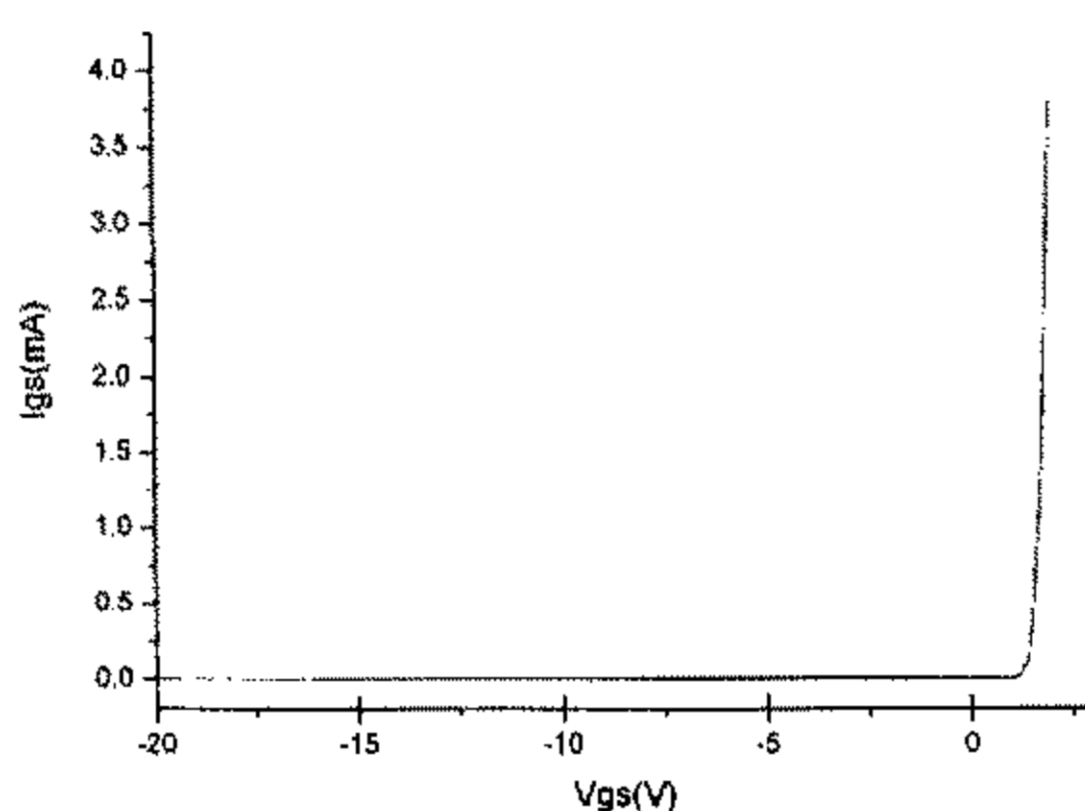


图 4.9 Pt/Ti/Au 肖特基栅 IV 特性

材料均匀性影响，正向开启电压在 $1.3 - 1.4\text{V}$ 左右，最高可达 1.65V ，肖特基栅的反向漏电很小，在 -20V 下漏电只有 50nA 左右，表明 Pt/Ti/Au 形成的肖特基栅具有较高的势垒，栅控和栅漏电性能均较好。

4.2 GaN 功率 HEMT 工艺流程

经过单项工艺的改进，我们改进了 GaN HEMT 器件的工艺，形成了一套完整的工艺流程：

1. 光刻第一版金属标记版，AZ5214 正胶
2. 蒸发 Ti/Au ($200/2000\text{\AA}$) 标记金属，剥离成形
3. PECVD 生长 SiO_2 5000\AA
4. 光刻台面图形（阳版），9912 正胶
5. 湿法刻蚀 SiO_2
6. ICP 刻蚀 4000\AA ，台面隔离

7. 湿法腐蚀 SiO₂
8. 涂胶, 光刻源漏金属欧姆接触阳版
9. 蒸发 Ti/Al/Ti/Au, 并剥离
10. N₂ 保护 730°C 快速退火 50s, 形成欧姆接触
11. 测试欧姆接触电阻率, 隔离效果
12. 涂胶 AZ5214 正胶, 光刻栅版 (阳版)
13. 表面处理
14. 电子束蒸发 Pt/Ti/Au, 剥离成栅线条
15. 测试肖特基性能
16. 光刻一次布线版
17. 热蒸发 Ti/Au, 剥离
18. 涂复合胶 PMMA + 9918, 光刻起镀层下桥墩版
19. RIE 干法刻蚀 PMMA
20. 高温烘烤, 去除水分, 圆滑空气桥桥面
21. 溅射起镀层
22. 走 HMDS, 涂 9918 正胶
23. 光刻桥面版
24. 脉冲电镀 2.5um Au
25. 剥离起镀层
26. 测试器件性能
27. PECVD 生长 Si₃N₄, 表面钝化
28. 涂胶, 光刻 PAD 版或 Flip-ChipPAD 版
29. 干法刻蚀 Si₃N₄
30. 如果需要倒扣, 蒸发 AuSe 合金
31. 倒扣或封装

4.3 Flip - Chip 封装工艺

4.3.1 AlN 基版的制作

7. 湿法腐蚀 SiO_2
8. 涂胶, 光刻源漏金属欧姆接触阳版
9. 蒸发 Ti/Al/Ti/Au, 并剥离
10. N_2 保护 730°C 快速退火 50s, 形成欧姆接触
11. 测试欧姆接触电阻率, 隔离效果
12. 涂胶 AZ5214 正胶, 光刻栅版 (阳版)
13. 表面处理
14. 电子束蒸发 Pt/Ti/Au, 剥离成栅线条
15. 测试肖特基性能
16. 光刻一次布线版
17. 热蒸发 Ti/Au, 剥离
18. 涂复合胶 PMMA + 9918, 光刻起镀层下桥墩版
19. RIE 干法刻蚀 PMMA
20. 高温烘烤, 去除水分, 圆滑空气桥桥面
21. 溅射起镀层
22. 走 HMDS, 涂 9918 正胶
23. 光刻桥面版
24. 脉冲电镀 $2.5\mu\text{m}$ Au
25. 剥离起镀层
26. 测试器件性能
27. PECVD 生长 Si_3N_4 , 表面钝化
28. 涂胶, 光刻 PAD 版或 Flip-ChipPAD 版
29. 干法刻蚀 Si_3N_4
30. 如果需要倒扣, 蒸发 AuSe 合金
31. 倒扣或封装

4.3 Flip - Chip 封装工艺

4.3.1 AlN 基版的制作

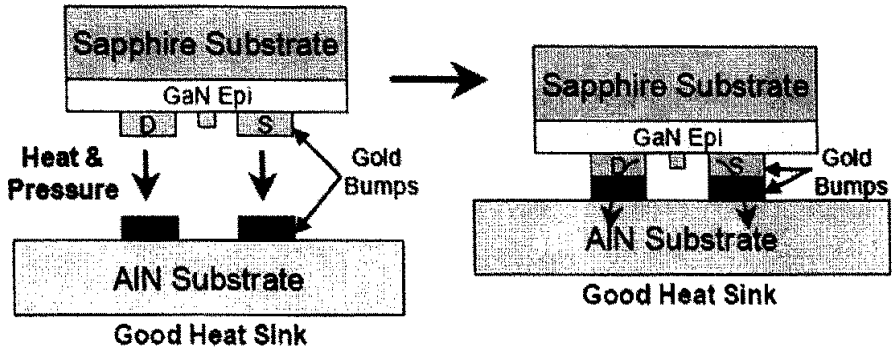


图 4.10 Flip-Chip 示意图

Flip-Chip 封装需要将有源器件与基板上制作相匹配的凸点与元件并将有源器件管芯翻转,通过一定的工艺焊接到散热基板上,使得器件热量可以及时散发,如图 4.10 所示。为了解决蓝宝石衬底 GaN HEMT 器件的散热问题,我们开展了 AlN 散热基板上元件制作的工艺研究。AlN 是一种陶瓷材料,具有很好的绝缘性能,以及较高的热导率,成本也比较低,可以将一些无源元件直接做在 AlN 基板上。

AlN 上要包括的元件有传输线,电阻,电容,电感,凸点,其中凸点由电学凸点和热凸点,热凸点主要用于热量传输。与 GaN 一样,这种陶瓷材料仍然无法使用背孔工艺,因此,AlN 上的传输线采用带背金的 CPWG 的形式。Flip-Chip 封装后的器件,采用 $3.5 \times 8\text{cm}^2$ 的管壳封装, GaN 管芯最大尺寸不超过 $1100 \times 600\mu\text{m}^2$,考虑到这些条件每个管芯对应的 AlN 基板尺寸为 $3 \times 3.2\text{mm}^2$ 。我们的 AlN 器件采用了简化的形式,在 AlN 基板上只包括传输线,电阻和凸点三种元件。

AlN 材料与半导体材料不同,表面起伏很大,国产材料平整度大于 1000\AA ,在制作过程中易造成金属断裂及厚度不均,试验表明 AlN 材料受碱性的光刻显影剂的腐蚀在工艺中需要尤其注意保护。我们采用日本进口的京瓷 AlN 材料,材料厚度 0.4mm ,平整度 $<500\text{\AA}$,以下就制作工艺做以简单介绍。

- a) 电阻:电阻是整个工艺流程中的第一步,电阻的使用值一般为 25, 50, 或 75Ω ,采用 NiCr 金属电阻,在 AlN 上制作精确的电阻有两点困难: 1. AlN 表面起伏较大,与 NiCr 厚度几乎相当,易造成金属断裂及电阻值不准; 2. NiCr 金属溅射精度不准,易氧化造成误差。我

们的 AlN 材料表面平整度为 500 Å, 因此将 NiCr 金属电阻厚度加大到 1000 Å, 使用方数控制电阻值。电阻制作采用光学曝光, AZ5214 正胶并热反转, 在溅射前, NiCr 靶需要预溅射去除靶上氧化层, 最后剥离成形。这种工艺在电阻区 AlN 表面会接触显影液, 但时间较短, 腐蚀现象不明显。在仔细处理表面并严格控制溅射精度得到的 25, 50Ω 电阻误差小于 5%, 方阻 18Ω, 但 1KΩ 电阻误差较大在 20%左右, 表明方阻计算时拐角的影响需要另外修正。

- b) CPWG 传输线: 50Ω CPWG 传输线为带背金的 CPW 引线, 在电阻之后制作。CPW 传输线中间为信号线, 对大功率 GaN FET 而言, 会在漏极产生大电流, 因此需要金属条较宽并且能够加厚, 我们采用电镀的方法制作 CPW。制作工艺采用本章所介绍的电镀加厚与空气桥工艺。CPW 的计算可采用 ADS 或相关的软件, 需要注意 CPW 的高频介电场数为 4.72, 与低频相差较大, CPW 中地线与导线间距需考虑到工艺方法, 对电镀并剥离起镀层的方法, 这个距离不能太小, 一般以 >10μm 为宜, CPW 走线中应尽量避免封闭图形, 以免剥离困难。
- c) 凸点: 凸点用于信号传导或热传导, 凸点制作是 AlN 基板工艺中的难点, 凸点的制作是 AlN 基板工艺中的一项关键工艺, 主要是因为凸点的高度较高, 在 8-10μm 左右, 并且需要高度均匀, 而且还需要再顶层蒸发 AuSn。我们采用电镀的方法制作高的凸点, 首先使用大约表面涂 3μm 复合胶并光刻出凸点图形, 然后溅射起镀层, 由于凸点高度很高, 为了保证足够的胶掩模厚度, 经过试验我们使用 4620 原胶厚度可到大约 10μm, 加上起镀层下的胶, 胶厚可达到 13μm 以上, 可以满足电镀 10μm 的掩模要求。倒扣需要再凸点的顶层蒸发 1μm 左右的 AuSn, 如果再凸点去胶成型后再涂胶光刻蒸发是不可行的, 因为凸点太高, 包括 4620 原胶在内没法使光刻胶的厚度比凸点更高, 因此我们采用的方法是将电镀时光刻胶比需要电镀的高度高出 2μm 以上, 直流电镀 Au 后处理表面不去胶, 直接蒸发容易焊接的 8000 Å AuSn 合金, 在丙酮中同时剥离掉起镀层和 AuSn 合金。最终的总厚度大于 10μm, 凸点制作时要注意, 一般为优化器件散热性能, 源极会有热凸

点，主要使用来散发热量，在管芯和 AlN 版图上需要加大这个凸点的面积。此外 AuSn 合金在高温下会和 Au 形成低熔点的共熔体，可能导致凸点塌陷，外扩，造成短路，因此凸点间一定要留出足够的间距。

- d) 背面金属化：背面金属化是制作 CPWG 的要求，也是整个 AlN 管芯在管壳内烧结的需要。背面金属化时需要注意正面的图形，我们采用正面涂一层较厚的光刻胶，然后背面溅射起镀层 Ti/Au，然后电镀 3—4 μm 的 Au，最后去除表面的光刻胶。

经过以上流程我们研制出的 AlN 散热基板如图 4.11

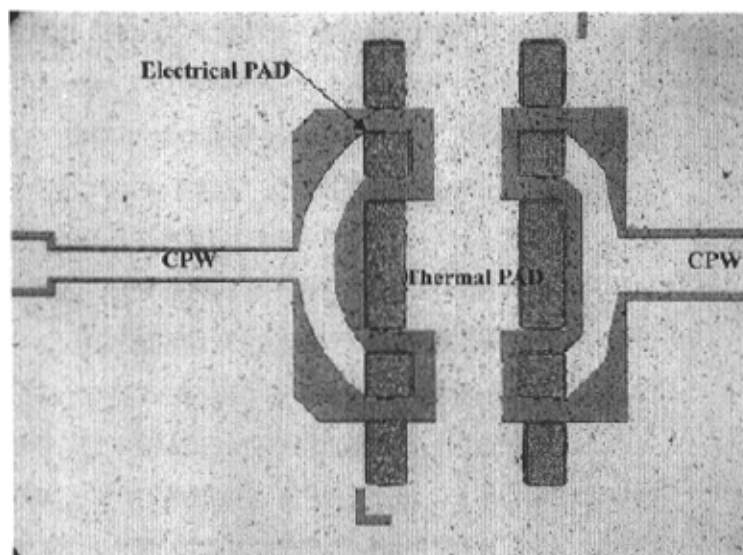


图 4.11 AlN 基板

4.3.2 倒扣工艺

我们使用 Semiconductor equipment 公司的 410 型倒扣焊机完成器件与散热基板的焊接。在焊接前，GaN HEMT 管芯上的 PAD 点也需要蒸发一层易熔的 AuSn 合金。焊接时，划片后的 GaN 管芯被翻转，然后被吸附到顶部的一个探头上，AlN 基板置于底下一个可加热平台上，也用真空吸附固定，从中间伸出的摄像机具有两路分光镜，一路可看见上面的 GaN 管芯，一路可看见下面的 AlN 基板，这样可以进行两个片子的对准，在管芯制作中已经加入了用于对准的 L 形标记如如图 4.11 中所示。倒扣焊机的精度不是很高，在对准过程中需要反复的修正，然后 GaN 管芯下降压到 AlN 上，同时加热板开始加热，经过反复试验，我们确定的焊接温度为 280 $^{\circ}\text{C}$ ，焊接时间 50s。

点，主要使用来散发热量，在管芯和 AlN 版图上需要加大这个凸点的面积。此外 AuSn 合金在高温下会和 Au 形成低熔点的共熔体，可能导致凸点塌陷，外扩，造成短路，因此凸点间一定要留出足够的间距。

- d) 背面金属化：背面金属化是制作 CPWG 的要求，也是整个 AlN 管芯在管壳内烧结的需要。背面金属化时需要注意正面的图形，我们采用正面涂一层较厚的光刻胶，然后背面溅射起镀层 Ti/Au，然后电镀 3—4 μm 的 Au，最后去除表面的光刻胶。

经过以上流程我们研制出的 AlN 散热基板如图 4.11

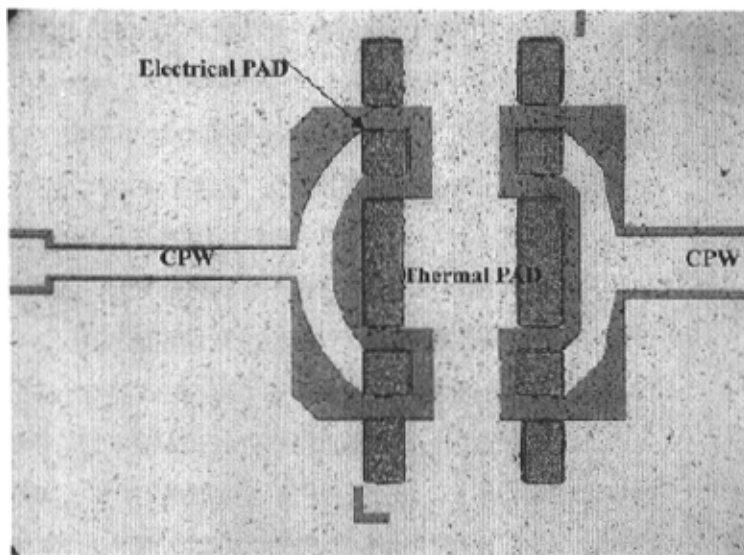


图 4.11 AlN 基板

4.3.2 倒扣工艺

我们使用 Semiconductor equipment 公司的 410 型倒扣焊机完成器件与散热基板的焊接。在焊接前，GaN HEMT 管芯上的 PAD 点也需要蒸发一层易熔的 AuSn 合金。焊接时，划片后的 GaN 管芯被翻转，然后被吸附到顶部的一个探头上，AlN 基板置于底下一个可加热平台上，也用真空吸附固定，从中间伸出的摄像机具有两路分光镜，一路可看见上面的 GaN 管芯，一路可看见下面的 AlN 基板，这样可以进行两个片子的对准，在管芯制作中已经加入了用于对准的 L 形标记如如图 4.11 中所示。倒扣焊机的精度不是很高，在对准过程中需要反复的修正，然后 GaN 管芯下降压到 AlN 上，同时加热板开始加热，经过反复试验，我们确定的焊接温度为 280 $^{\circ}\text{C}$ ，焊接时间 50s。

焊接后的 GaN 有时并不牢固, 在实验中经常会发现 GaN 管芯脱落, 这种情况由几种原因造成: 1. AuSn 合金厚度太薄或温度不够, 溶化的 Au 太薄, 焊接不牢; 2. 凸点的高度相差较大, 无法同时接触到管芯 PAD 上; 3. 凸点不牢脱落, 这与凸点的电镀强度及凸点制作时的表面处理有关, 在工艺制作时 CPW 电镀完要及时清洗表面, 防止水印, 可以使用酸处理表面去除氧化物, 丙酮清洗去除有机物的粘附。

4.4 小结

本章主要内容为 GaN 功率 HEMT 的工艺, 主要介绍了针对 GaN 应用的电镀空气桥和加厚布线技术, 使用了我们专利的起镀层结构, 整个方法工艺简单, 成本低, 稳定性好, 能够明显改善器件的性能, 也已经申请了专利, 器件隔离使用 ICP 台面刻蚀隔离技术, 隔离效果很好, 在欧姆接触方面, 使用 Ti/Al/Ti/Au 的方案得到了 $4.83 \times 10^{-6} \Omega \text{ cm}^2$ 的电阻率, 同时具备较好的合金形貌。采用 Pt/Ti/Au 结构的肖特基栅, 多次试验可得器件的实际栅条成品率较高, 多指结构很少发现个别栅断裂现象, 栅长在 0.6-0.8 μm , 同时肖特基正向开启电压最高可达 1.65V, 而反向漏电小于 70nA。

在开展管芯工艺研究的同时, 试验了 AlN 散热基板上元件的制造工艺研究, 在 AlN 上实现了电阻, 传输线, 并解决了制作高度较大的凸点的关键工艺问题, 形成的凸点高度均匀, 高度较高在 10 μm 以上, 并进行了倒扣焊接工艺的研究。

焊接后的 GaN 有时并不牢固，在实验中经常会发现 GaN 管芯脱落，这种情况由几种原因造成：1. AuSn 合金厚度太薄或温度不够，溶化的 Au 太薄，焊接不牢；2. 凸点的高度相差较大，无法同时接触到管芯 PAD 上；3. 凸点不牢脱落，这与凸点的电镀强度及凸点制作时的表面处理有关，在工艺制作时 CPW 电镀完要及时清洗表面，防止水印，可以使用酸处理表面去除氧化物，丙酮清洗去除有机物的粘附。

4.4 小结

本章主要内容为 GaN 功率 HEMT 的工艺，主要介绍了针对 GaN 应用的电镀空气桥和加厚布线技术，使用了我们专利的起镀层结构，整个方法工艺简单，成本低，稳定性好，能够明显改善器件的性能，也已经申请了专利，器件隔离使用 ICP 台面刻蚀隔离技术，隔离效果很好，在欧姆接触方面，使用 Ti/Al/Ti/Au 的方案得到了 $4.83 \times 10^{-6} \Omega \text{ cm}^2$ 的电阻率，同时具备较好的合金形貌。采用 Pt/Ti/Au 结构的肖特基栅，多次试验可得器件的实际栅条成品率较高，多指结构很少发现个别栅断裂现象，栅长在 0.6-0.8 μm ，同时肖特基正向开启电压最高可达 1.65V，而反向漏电小于 70nA。

在开展管芯工艺研究的同时，试验了 AlN 散热基板上元件的制造工艺研究，在 AlN 上实现了电阻，传输线，并解决了制作高度较大的凸点的关键工艺问题，形成的凸点高度均匀，高度较高在 10 μm 以上，并进行了倒扣焊接工艺的研究。

第五章 测试结果与分析

本章给出了 AlGaIn/GaN 功率器件的完整的测试结果，包括直流特性，交流小信号特性，和功率特性等。并对 Flip-Chip 后器件的特性进行测试，同时比较了共栅共源器件与共源器件特性，针对测试中表现出的一些结果及现象进行了分析。

5.1 AlGaIn/GaN 器件结构

我们的器件材料是由中国科学院半导体研究和中国科学院物理研究所提供的 2 英寸圆片，衬底为蓝宝石，材料的外延结构和圆片管芯俯视图如图 5.1 所示

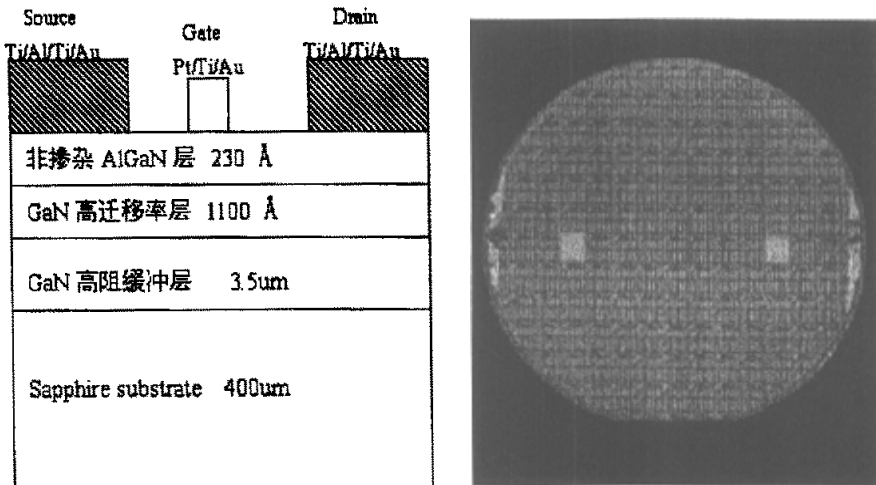


图 5.1 AlGaIn/GaN 材料外延结构与 2 英寸圆片管芯

外延层包括 3.5um 高阻低漏电的缓冲层，1100 Å 高迁移率层，230 Å 的非掺杂 AlGaIn 层二维电子气处于 AlGaIn 层与 GaN 层界面处，Al 组分约 20%。室温下采用 Hall 测试方法得到材料的二维电子气浓度为 $1.3 \times 10^{13}/\text{cm}^2$ ，迁移率为 $1120\text{cm}^2/\text{V}\cdot\text{s}$ ，源漏金属采用 Ti/Al/Ti/Au 结构。

5.2 AlGaIn/GaN 功率 HEMT 器件直流测试

器件的直流测试中，栅宽较小的器件使用 HP4155A 半导体分析仪测试，而栅宽较大的器件为了避免测试中的热效应采用脉冲测试仪进行测试，在肖特基电压，器件截止电压等参数的测试过程中，统一以器件的电流值超过 $1\text{mA}/\text{mm}$ 为器件导通标准。

5.2.1 GaN 功率 HEMTs I-V 特性

对栅宽 1mm 和 3.6mm 的 GaN 功率器件进行了测试，1mm 器件的俯视图见图 5. 2，器件的 IV 特性如图 5. 3 所示

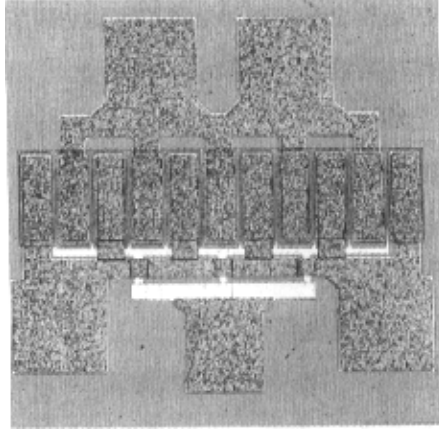


图 5. 2 栅宽 1mm 器件俯视图

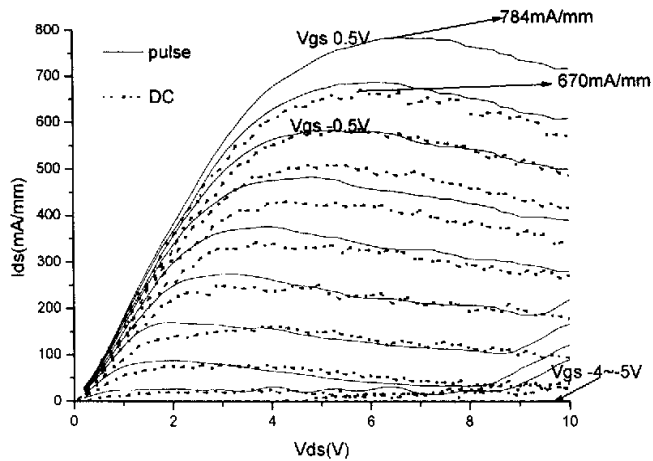


图 5. 3 栅宽 1mm 器件直流与脉冲 IV 特性

1mm 器件的测试使用了脉冲和直流两种测试方法，器件源漏间距 5 μ m，测试条件为源漏电压 V_{ds} 10V， V_{gs} 从 -5V 至 0.5V，0.5V 为间隔，脉冲测试主要是防止大电流下器件过热，脉冲频率选为 20KHz。从图 5.3 中看出，脉冲测试条件下，器件的最大饱和电流出现在栅偏压 V_{gs} 为 0.5V 时，达到 784mA，器件栅长为 1mm，因此折合电流密度 0.784A/mm，器件膝点电压为 4V，在 V_{gs} 为 -4V 时

器件截止，截止态，源漏漏电流仅为十几微安，显示了很好的关态性能。

直流测试条件下，器件的电流特性有所降低，在栅压为 0.5V 时，最大饱和电流只能达到 670mA，比脉冲测试时降低了约 110mA，表明直流测试条件下，长时间的电流使得器件的温度上升较高，热阻的增加妨碍了电流的输出。

由于器件的电流和偏压均较大，直流耗散功率比较大，即使在较大负栅偏压下 (-3V, $I_{ds} > 100\text{mA}$)，也观察到了明显的饱和电流随 V_{ds} 升高明显下降的趋势，表明蓝宝石衬底上该器件的散热性能比较差，电流随直流耗散功率的影响较大，这是由于热阻可等效为串连在源端的电阻，在大电流下增加，热阻增大，沟道温度升高，热阻两端压降增大，而使得 HEMT 器件的实际 $V_{ds} = V_d - V_s$ 降低，同时载流子也会过早饱和，从而使 I_{ds} 也降低。

栅宽 3.6mm，30 指的大尺寸器件只采用脉冲测试的方法，器件的俯视图和 IV 特性分别如图 5.4，5.5 所示

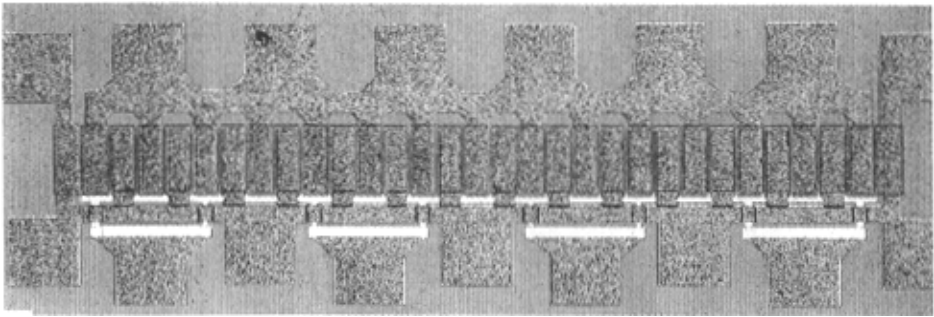


图 5.4 单指栅宽 120um，30 指，总栅宽 3.6mm 器件俯视图

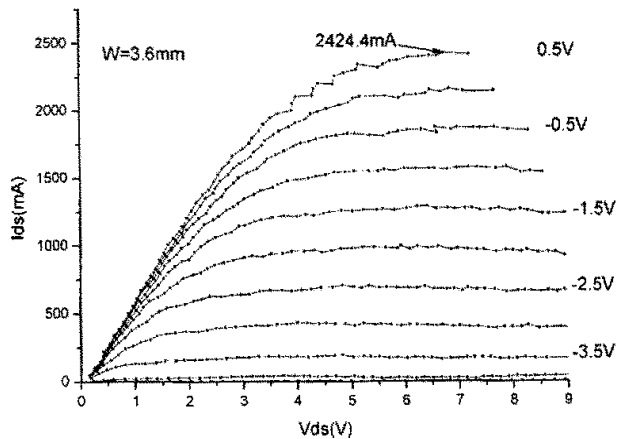


图 5.5: 3.6mm 器件 IV 特性

器件栅长 $0.8\mu\text{m}$ ，源漏间距 $5\mu\text{m}$ ，栅采用中置结构，测试条件仍然为 $V_{\text{ds}}10\text{V}$ ， V_{gs} 从 -5V 至 0.5V ， 0.5V 时，最大输出饱和电流 2424.4mA ，折合 $674\text{mA}/\text{mm}$ ，较 1mm 器件要小，与器件尺寸增大后寄生电阻的增加有关，器件的截止电压为 -4V ，截止状态下，漏电流稍大，约 $300\mu\text{A}$ ，器件的热耗散引起的电流下降现象在该器件中表现不明显，器件在 40V 下仍可正常工作，直流估算，该器件的功率容量大约为 10.9W 。

我们所设计的各种结构中，从直流 IV 来看，器件的输出饱和电流受沟道长度和源漏面积的影响较小，如图 5.6

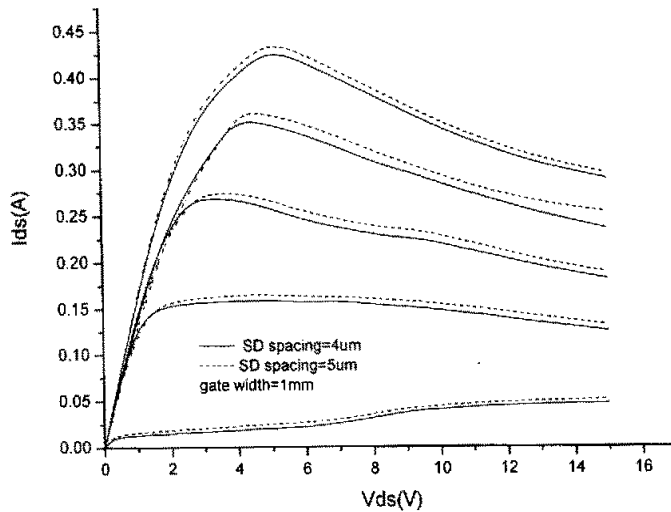


图 5.6 不同 SD 面积和沟道长度器件特性

在栅宽 1mm 时，源漏间距 $4\mu\text{m}$ ，源漏面积 $100 \times 35\mu\text{m}^2$ 的器件和源漏间距 $5\mu\text{m}$ ，源漏面积 $42 \times 100\mu\text{m}^2$ 的器件，输出饱和电流相差不大，两者相差只有 1% ，这表明 GaN 器件 2DEG 浓度较高，源漏间距对器件的 R_{ds} 影响较小，这也证实了第二章中所述 R_{ds} 与源漏间距基本无关，增大栅漏间距器件性能影响不大。

5.2.2 传输特性

GaN 器件的传输特性采用 ICCAP 与 HP 4142，测试器件与图 5.2 所示器件结构相同，器件栅宽 1mm ，测试偏置条件为 $V_{\text{ds}}=7\text{V}$ ， V_{gs} 从 -5V 至 0.5V ，器件的传输特性如图 5.6 所示

器件栅长 $0.8\mu\text{m}$ ，源漏间距 $5\mu\text{m}$ ，栅采用中置结构，测试条件仍然为 $V_{\text{ds}}10\text{V}$ ， V_{gs} 从 -5V 至 0.5V ， 0.5V 时，最大输出饱和电流 2424.4mA ，折合 674mA/mm ，较 1mm 器件要小，与器件尺寸增大后寄生电阻的增加有关，器件的截止电压为 -4V ，截止状态下，漏电流稍大，约 $300\mu\text{A}$ ，器件的热耗散引起的电流下降现象在该器件中表现不明显，器件在 40V 下仍可正常工作，直流估算，该器件的功率容量大约为 10.9W 。

我们所设计的各种结构中，从直流 IV 来看，器件的输出饱和电流受沟道长度和源漏面积的影响较小，如图 5.6

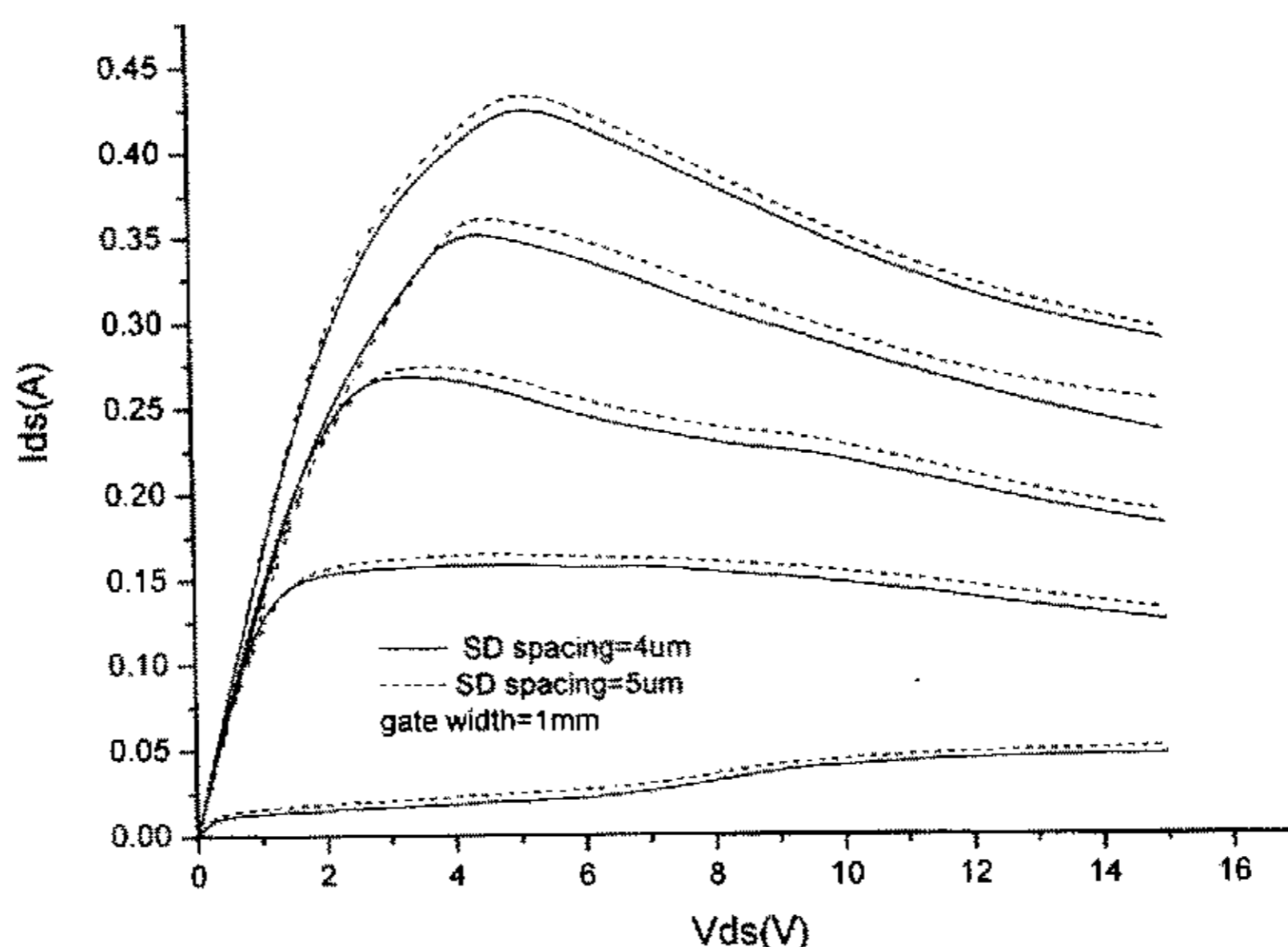


图 5.6 不同 SD 面积和沟道长度器件特性

在栅宽 1mm 时，源漏间距 $4\mu\text{m}$ ，源漏面积 $100 \times 35\mu\text{m}^2$ 的器件和源漏间距 $5\mu\text{m}$ ，源漏面积 $42 \times 100\mu\text{m}^2$ 的器件，输出饱和电流相差不大，两者相差只有 1% ，这表明 GaN 器件 2DEG 浓度较高，源漏间距对器件的 R_{ds} 影响较小，这也证实了第二章中所述 R_{ds} 与源漏间距基本无关，增大栅漏间距器件性能影响不大。

5.2.2 传输特性

GaN 器件的传输特性采用 ICCAP 与 HP 4142，测试器件与图 5.2 所示器件结构相同，器件栅宽 1mm ，测试偏置条件为 $V_{\text{ds}}=7\text{V}$ ， V_{gs} 从 -5V 至 0.5V ，器件的传输特性如图 5.6 所示

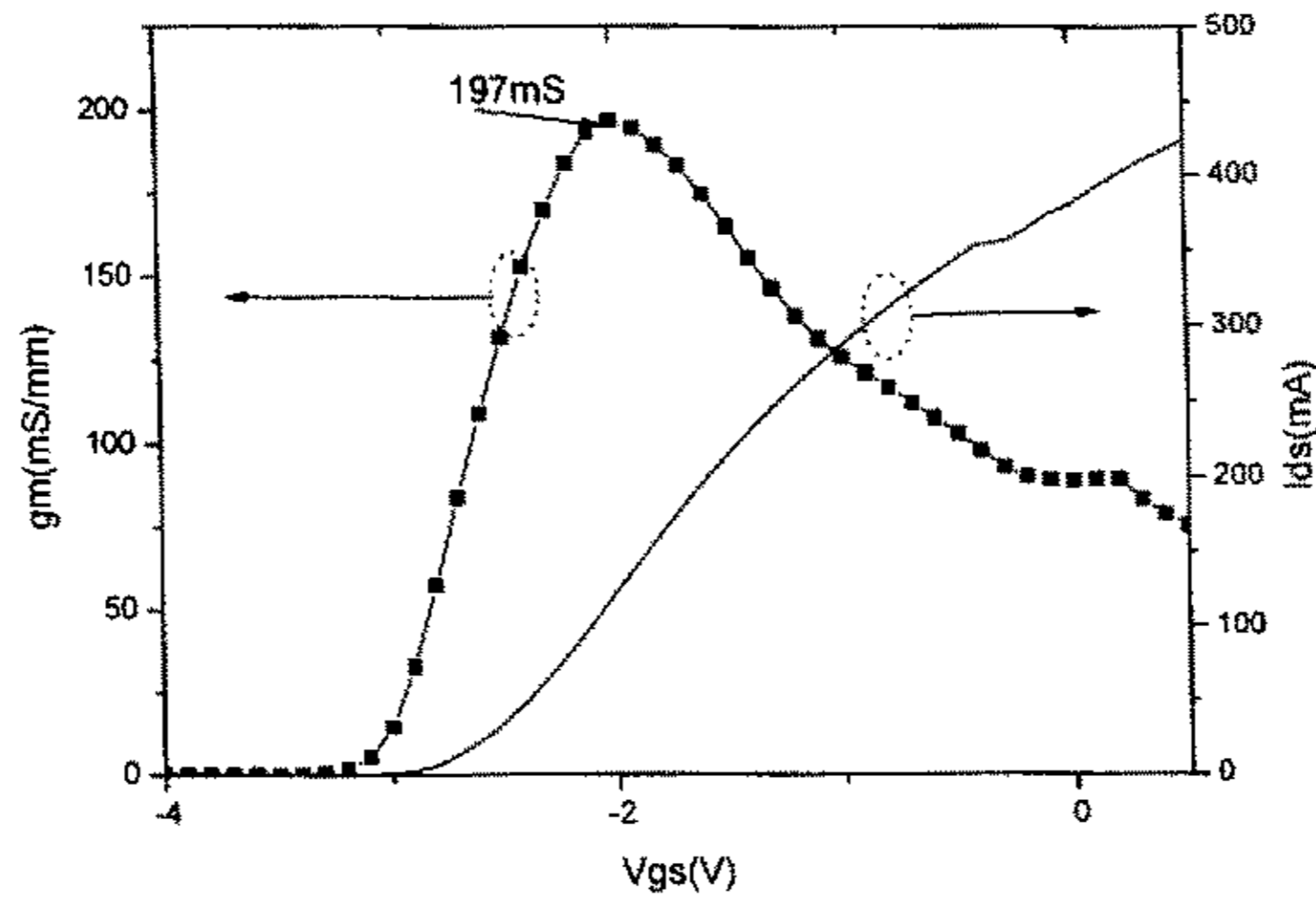


图 5.6 栅宽 1mm 器件传输特性

器件的最高跨导出现在 $V_{gs} = -2V$ ，最高跨导值为 $197mS$ ，器件的开启电压比较低，仅为 $-3.2V$ 左右，因此可知器件的饱和膝点电压也在 $3.2V$ 左右，这与器件工艺中的欧姆接触的较好性能有关，同时也与电镀加厚的金属布线降低了源电阻的影响有关，这点从电镀前后器件的变化可看出（图 4.6）。

器件的跨导反应栅上输入信号对器件电流的调制能力，跨导越大，器件对输入信号的反应越灵敏，根据物理模型的公式，忽略 V_{ds} 对饱和电流的影响，输出电流 I_{ds} 表现出的与输入 V_{gs} 相关的大信号特性可由 $I_{ds} = f(V_{gs}, T)^{[74]}$ 描述，即 I_{ds} 可表述为 V_{gs} 和沟道温度 T 的函数，这个函数大多均近似表示为多项式函数：

$$I_{ds} = A_0 + A_1(T)V_{gs} + A_2(T)V_{gs}^2 + A_3(T)V_{gs}^3 + \dots + A_k(T)V_{gs}^k$$

在忽略 T 的影响时 $A_k(T)$ 为常数， V_{gs} 的二阶以上项系数反应器件的非线性特性，输入的单频信号在这些高阶项作用下可产生二次或三次谐波，图 5.7 给出了栅宽 $120\mu m$ GaN HEMT 器件传输特性并进行了多项式拟合，器件从 $-4V$ 开始导通具有较宽的工作电压带宽，最高跨导在 $180mS$ 左右，受材料均匀性的影响，器件在不同位置，特性会有所差距，拟合最高阶数为 9 阶。从拟合结果看，该器件的 I_{ds} 可表示为（取到 3 次方项）

$$I_{ds} = 43.13706 + 9.53294V_{gs} - 0.18671V_{gs}^2 + 1.80568V_{gs}^3$$

二次项系数只有 -0.187 ，比线性项系数 9.532 小得多，两者比值不到 1.5% ，二次和三次谐波的产生不会太大，因此具有较好的线性度，这点从后面的功率测试中

也从频谱仪中观察到，而 GaN HEMT 存在较大直流系数，因此直流耗散功率可能较大。

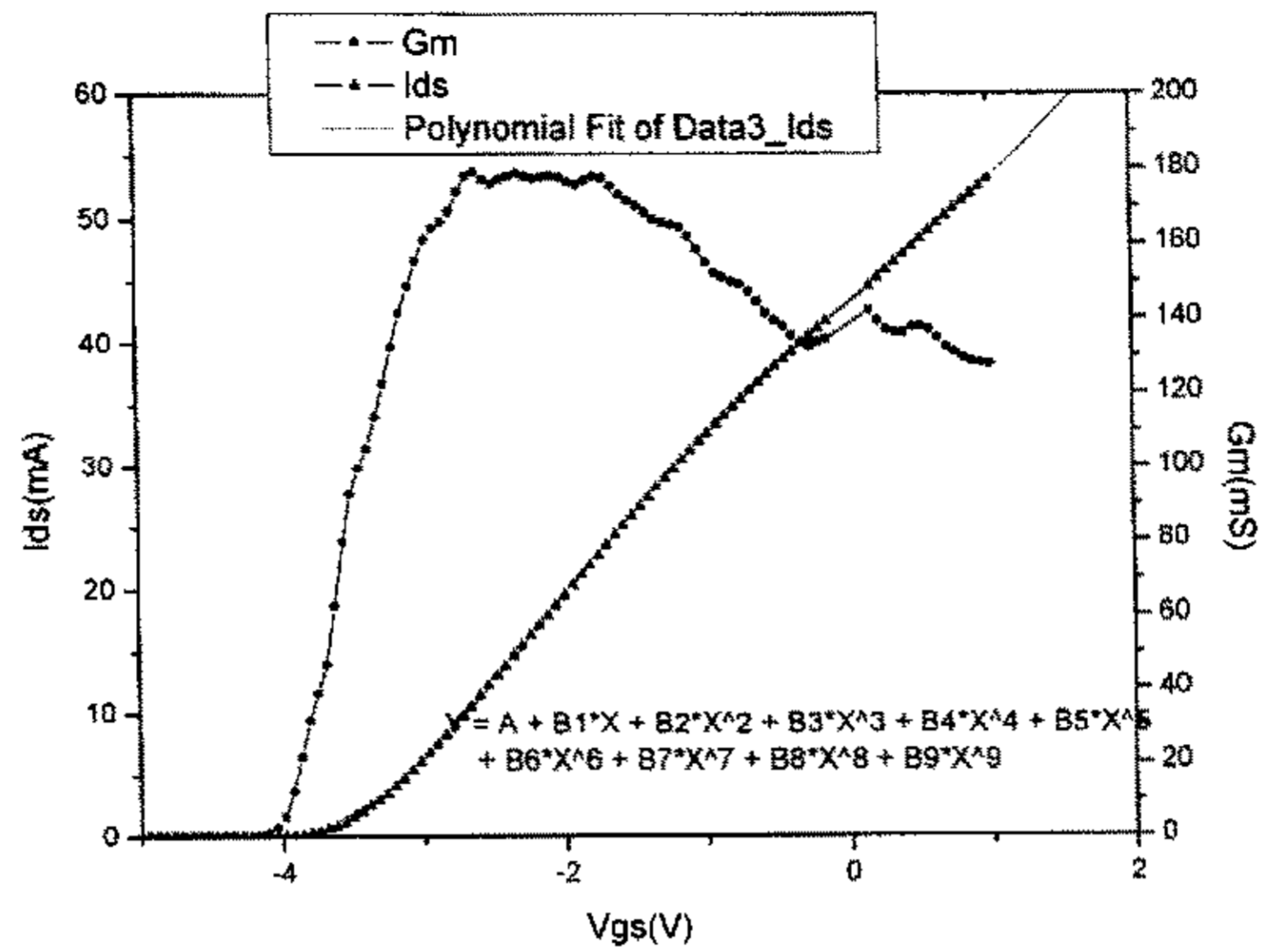


图 5.7 GaNHEMT 传输曲线拟合结果

5.2.3 击穿特性

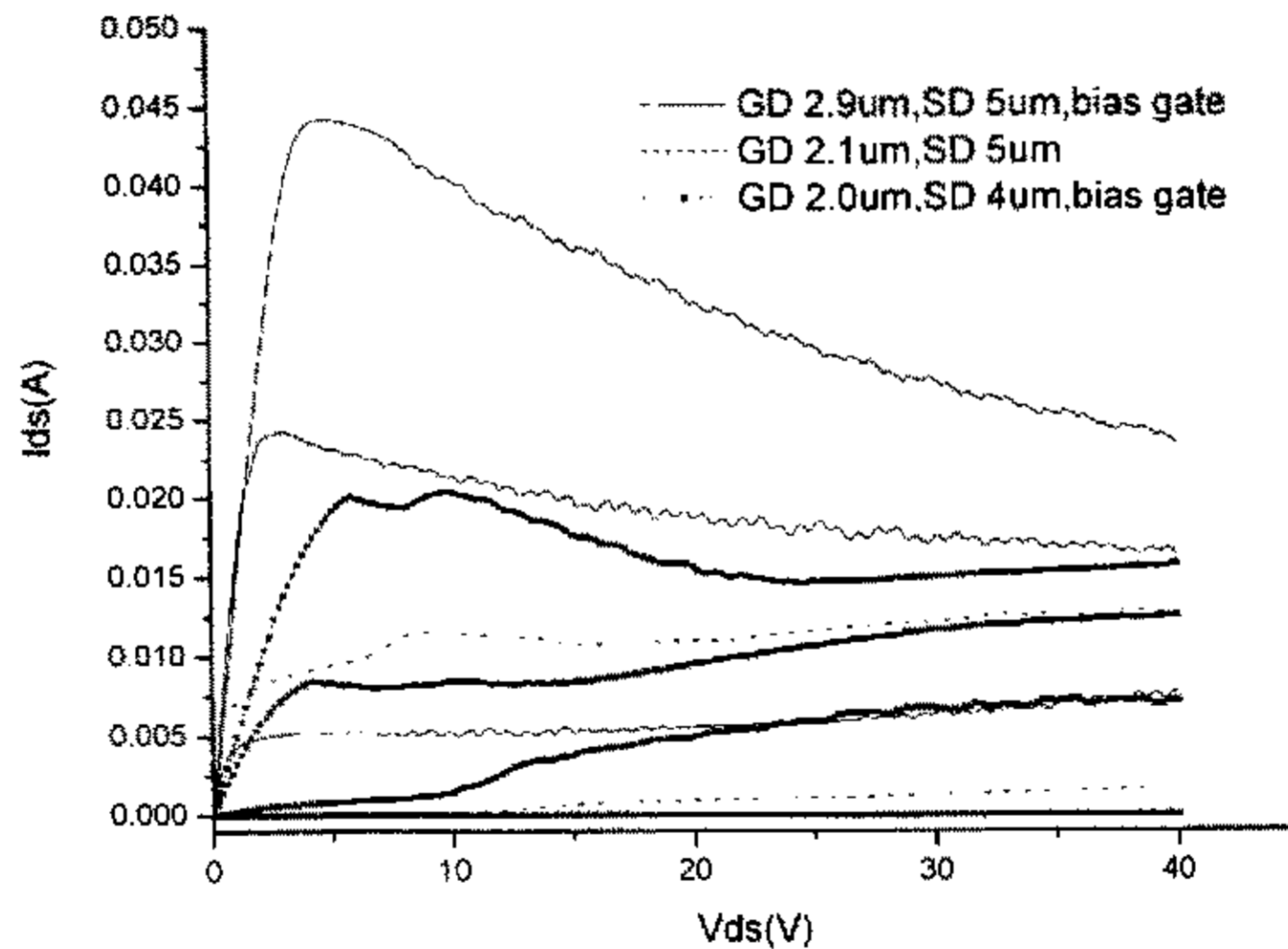


图 5.8 不同 GaN HEMT 击穿特性

图 5.8 给出了栅源间距分别为 5 μm 和 4 μm ，栅漏间距为 2.9 μm ，2.1 μm 和 2.0 μm 三种器件的击穿特性曲线，测试设备采用 HP4155A 半导体分析仪。受仪器功耗限制，无法测量 0V 下的开态击穿特性，图中器件 V_{gs} 从 -5V 至 -3V。从图中

可得，源漏间距为 4 μm 和 5 μm 在 40V 关态和 -3V 开态下均未出现击穿现象，器件的在 -5V 截止态时，源漏 40V 偏压下，源漏漏电流均不超过 1 μA ，关态性能较好，半导体图示仪测试显示，器件的关态击穿电压 BV_{gd} 在 80V 以上，主要是场击穿，而开态击穿主要为电子热击穿，一般要小于关态击穿，开态击穿电压超过 55V。

5.3 微波小信号特性

AlGaIn/GaN HEMTs 器件微波小信号 S 参数的测量使用 HP8510C 网络分析仪，HP4142 直流电源，安捷伦 ICCAP 软件。为了能够得到大尺寸器件的微波特性，我们选用的测试管较大，10 指总栅宽栅宽 1mm 的器件，源漏间距 5 μm ，器件偏置为 $V_{ds}=10\text{V}$ ， $V_{gs}=-2\text{V}$ 。图 5.9, 5.10, 5.11 分别给出了器件的 H21, MAG 以及两端口 S 参数：

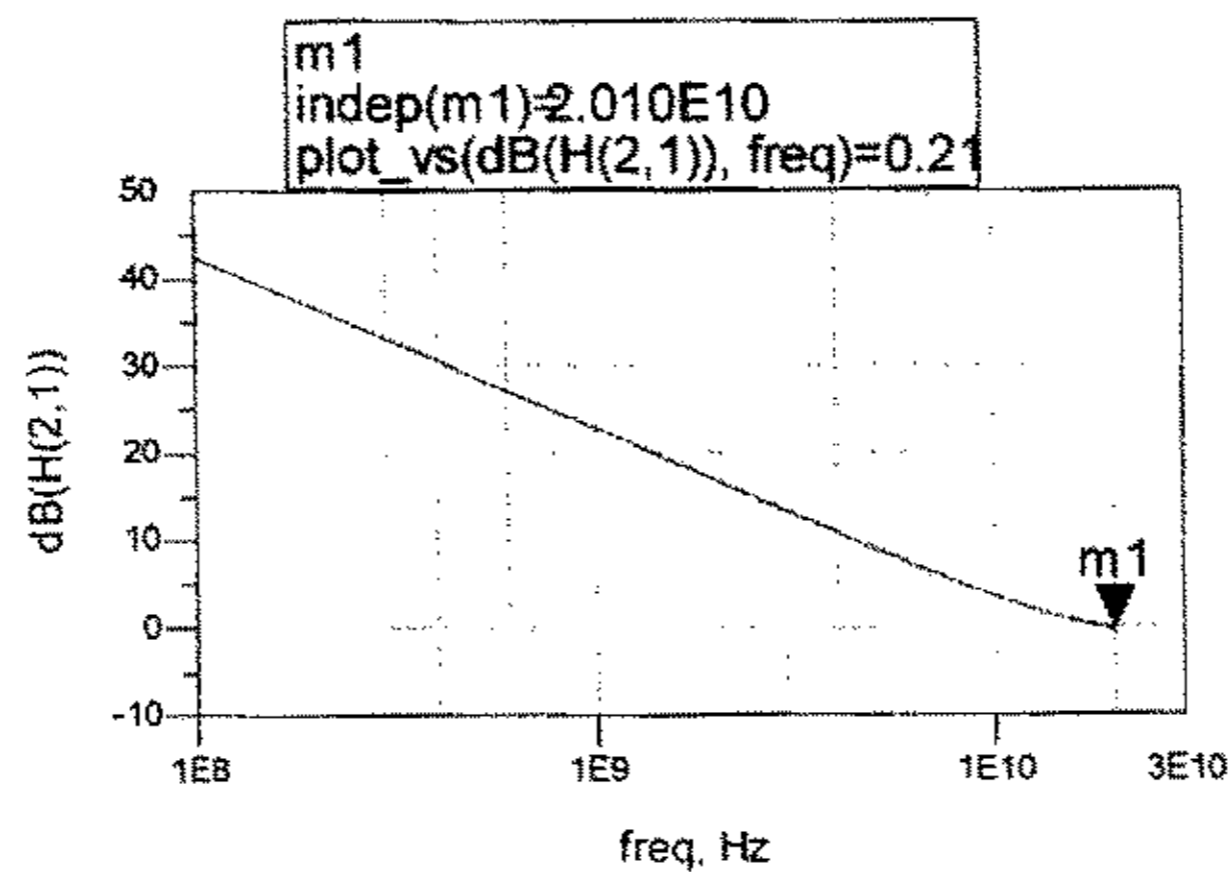


图 5.9 1mm AlGaIn/GaN HEMTs 正向电流增益

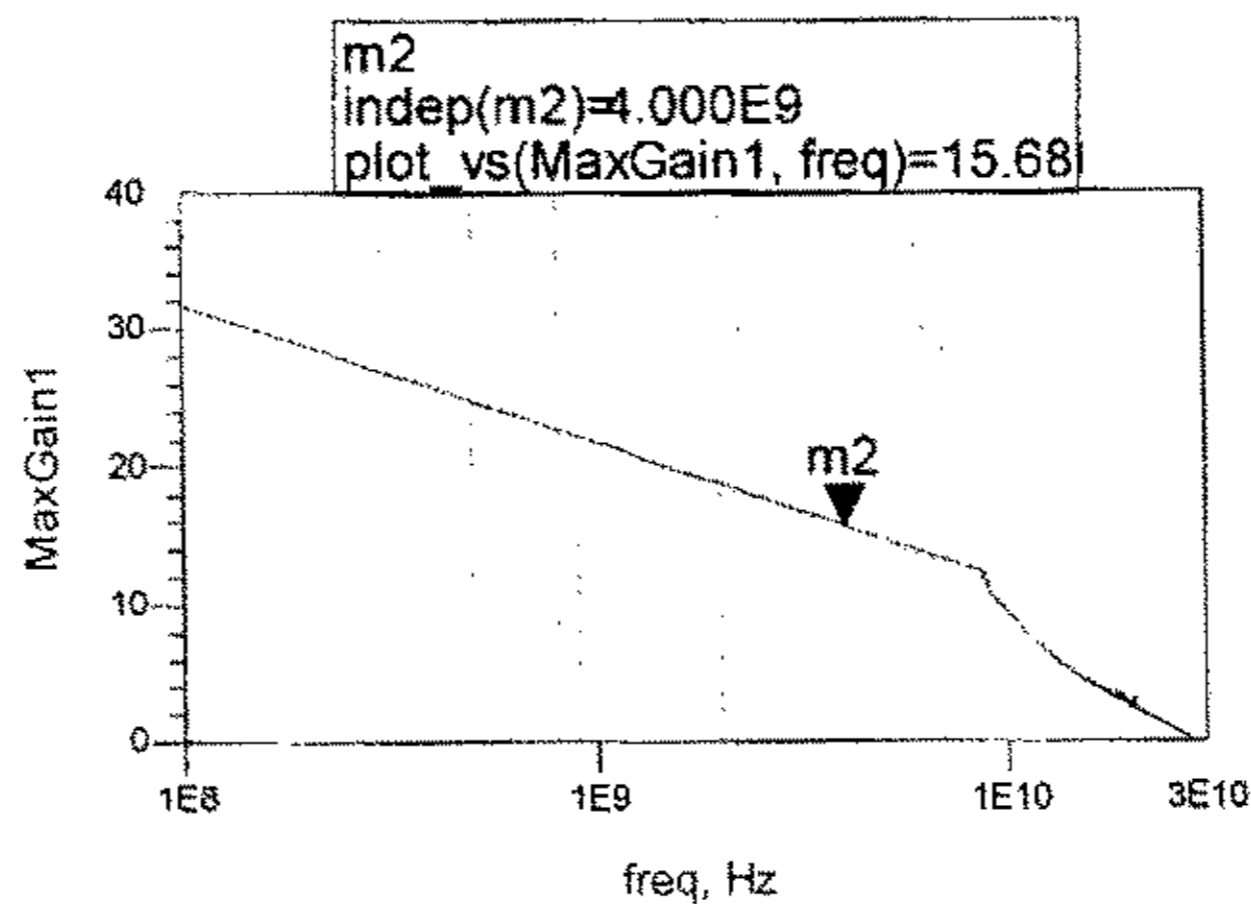


图 5.10 1mm AlGaIn/GaN HEMTs MAG

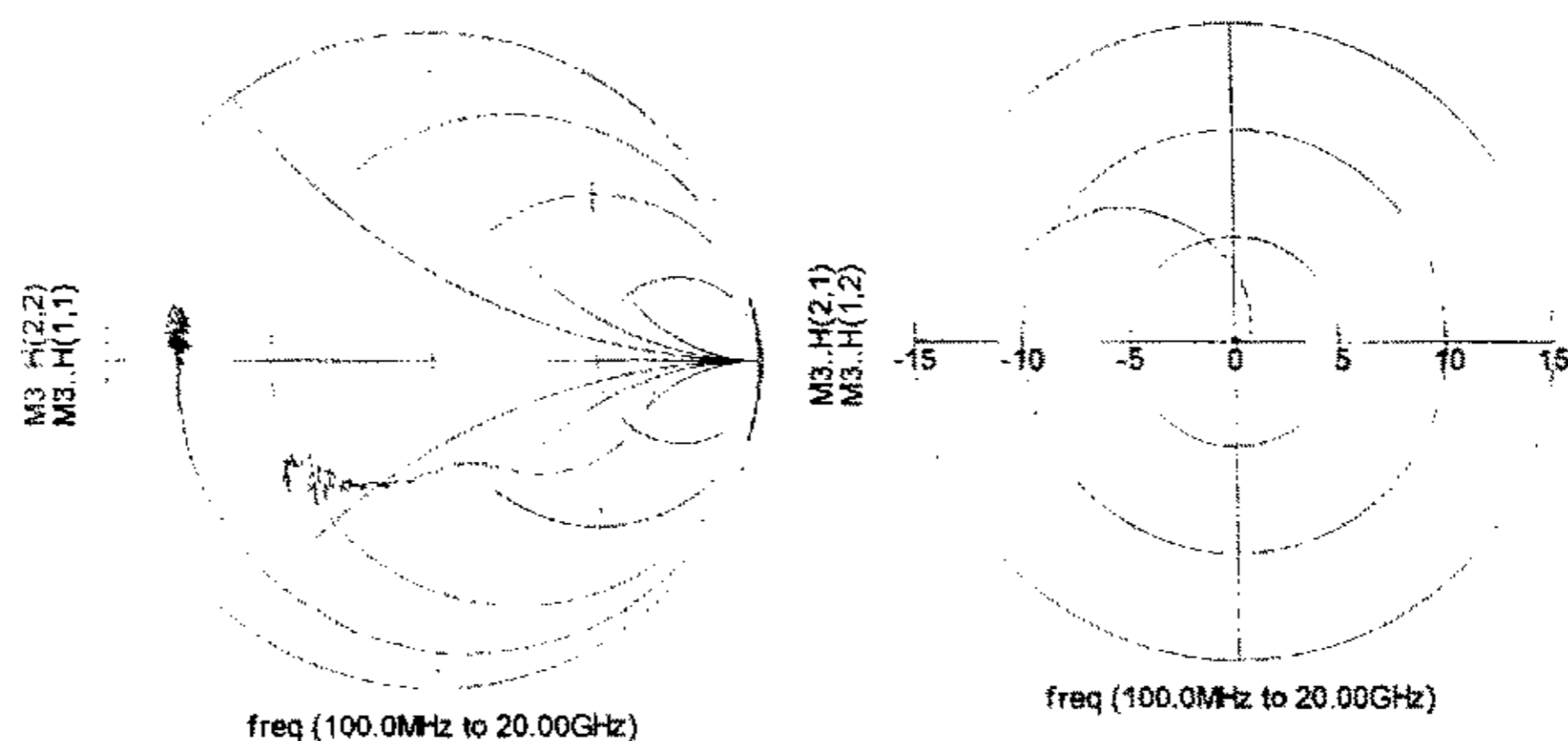


图 5.11: AlGaIn/GaN 两端口 S 参数

根据 f_T 和 f_{max} 的定义, 从图 5.9 中可得在 1mm 栅宽下, 器件的截止频率 f_T 实测值为 20GHz, 而 f_{max} 由图 5.10, 以 20dB/octave 斜率外推可得约 28GHz。器件的截止频率 f_T 较高, 这与我们的器件具有较好的跨导特性相关, 对比以前的器件性能, 空气桥布线的引入减小了大尺寸器件布线引入的寄生电容和布线电阻, 因此性能提高较大, 此外, 由于光刻的原因, 栅线条曝光后实际宽度要小于设计的 0.8 μ m, 这也使得器件的截止频率较高, 在理想匹配的情况下, 器件的功率增益可到 15.68dB。

图 5.11 反映了 1mm 器件的两端口特性, 可以看出 GaN 器件的输入和输出端口的反射要小一些, 尤其是输出端口, 器件的输出阻抗的实部较大, 在 4GHz 下, 实部约为 48.3 Ω , 这样与 50 Ω 的终端阻抗匹配较好, 匹配电路的设计难度也较低。同样还可看出, 尽管器件的栅宽较大, 但是器件在 100MHz—20.1GHz 频段中, 反向反射 S12 很小 (处于圆图中心位置), 器件得隔离性能较好, 对提高器件的 f_{max} 很有益处, 但是我们的器件 f_{max} 为 28GHz, 与国外报道 35GHz 左右相比^[75], 仍然偏低, 从提取的器件模型上看, 器件的 R_g 高达 32 Ω , 可能是过大的栅电阻降低了 f_{max} , 在以后得实验可以通过加厚布线或 T 形栅等方案降低栅电阻。

5.4 微波功率特性

5.4.1 功率测试原理

在微波频率下, 器件的端口阻抗一般和 50 Ω 的特征阻抗不相等, 存在阻抗的

失配,引起输入和输出端口信号的反射,这种反射波妨碍了功率的输入和输出,在进行微波测试时,一般器件的输入和输出阻抗需要调谐到匹配状态,大多数的功率测量系统基于 load-pull^[76-77]的形式,这种方法在输入和输出端口有两个调谐器,可以进行全圆图的阻抗扫描,测试时,在输入功率信号时在输入和输出端口扫描,使得器件的输出功率可以最大,同时可得出器件的效率,功率优化的输入和输出阻抗值。

我们实验室采用了的测试系统原理与 load-pull 相似,测试系统的组成如图 5.12

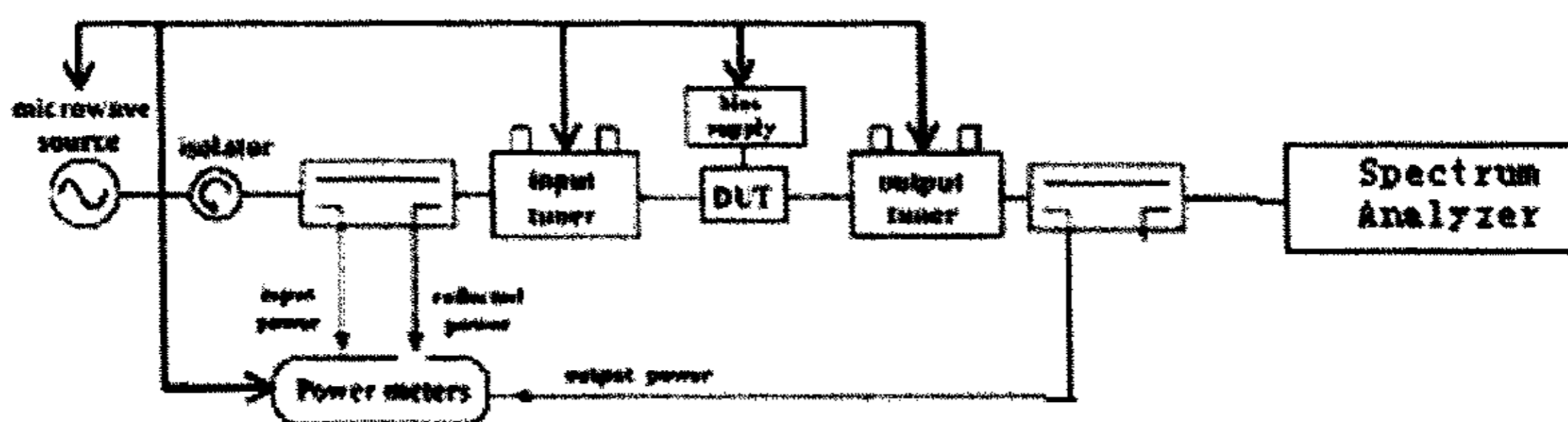


图 5.12 微波测试系统组成原理图

测试系统使用 HP 83752B 扫频源与 20dB 增益的 HP 8349B 功率放大器组成微波功率源,最大输出功率 26dBm,输出频率 2 - 20GHz,可输出连续波和调制的脉冲波。功率表使用 Agilent E4417A 数字式功率计,可以读取连续波或者脉冲波的平均功率及峰值功率。在器件的输出端使用了 HP 8563E 频谱分析仪用来观察器件输出信号的频谱图形,防止谐波引起的测试误差。测试系统中,在输入端使用隔离器减小器件反射波对功率放大器造成的影响。我们使用的功率计探头可承受功率较低,输入和输出端无法直接读出功率值,在两端口各使用了一个 20dB 双向耦合器,输入和输出信号和探头间加入 -20dB 衰减,而与器件输入端直通。

输入输出端的调谐器为 3 个可调开路传输线,理论上也可进行全圆图调节,在测试过程中,需要分别调节输入和输出调谐器使得功率增益和输出功率最大。测试系统使用于封装后器件的功率测试,根据不同的封装形式,要选择不同的夹具。

5.4.2 功率测试结果

我们对 AlGaIn/GaN 功率 HEMT 器件进行了微波功率测试,测试器件为栅宽

失配，引起输入和输出端口信号的反射，这种反射波妨碍了功率的输入和输出，在进行微波测试时，一般器件的输入和输出阻抗需要调谐到匹配状态，大多数的功率测量系统基于 load-pull^[76-77]的形式，这种方法在输入和输出端口有两个调谐器，可以进行全圆图的阻抗扫描，测试时，在输入功率信号时在输入和输出端口扫描，使得器件的输出功率可以最大，同时可得出器件的效率，功率优化的输入和输出阻抗值。

我们实验室采用了的测试系统原理与 load-pull 相似，测试系统的组成如图 5.12

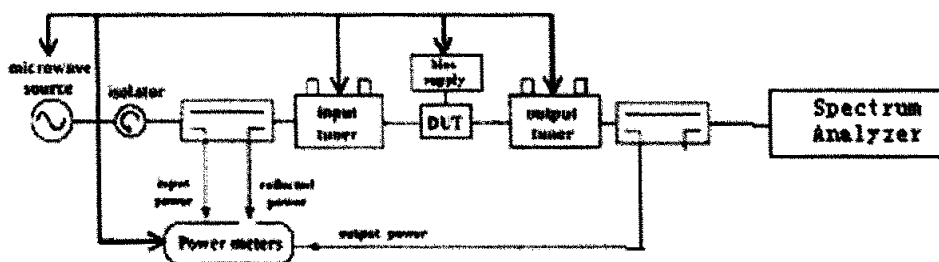


图 5.12 微波测试系统组成原理图

测试系统使用 HP 83752B 扫频源与 20dB 增益的 HP 8349B 功率放大器组成微波功率源，最大输出功率 26dBm，输出频率 2 - 20GHz，可输出连续波和调制的脉冲波。功率表使用 Agilent E4417A 数字式功率计，可以读取连续波或者脉冲波的平均功率及峰值功率。在器件的输出端使用了 HP 8563E 频谱分析仪用来观察器件输出信号的频谱图形，防止谐波引起的测试误差。测试系统中，在输入端使用隔离器减小器件反射波对功率放大器造成的影响。我们使用的功率计探头可承受功率较低，输入和输出端无法直接读出功率值，在两端口各使用了一个 20dB 双向耦合器，输入和输出信号和探头间加入 -20dB 衰减，而与器件输入端直通。

输入输出端的调谐器为 3 个可调开路传输线，理论上也可进行全圆图调节，在测试过程中，需要分别调节输入和输出调谐器使得功率增益和输出功率最大。测试系统使用于封装后器件的功率测试，根据不同的封装形式，要选择不同的夹具。

5.4.2 功率测试结果

我们对 AlGaIn/GaN 功率 HEMT 器件进行了微波功率测试，测试器件为栅宽

0.75mm，单指栅宽 75 μ m，采用空气桥跨越细栅结构如图 5.12，测试时器件没有采用 Flip-Chip 倒扣散热的方式。

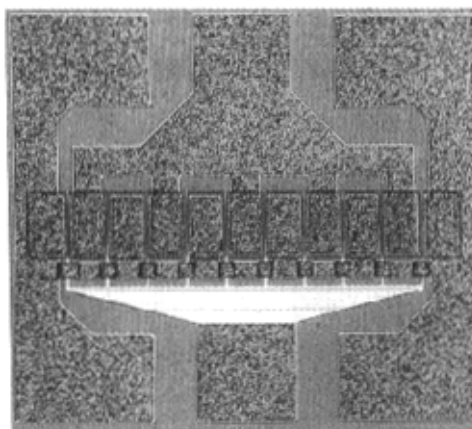


图 5.12 10 \times 75 μ m，0.75mm 栅宽器件

器件的测试频率为 2GHz，使用连续波测试方式，栅源电压为 -3.34V，偏置状态为 ClassAB，源漏电压 35V，图 5.13 给出了 Pout, PAE, Gain 的测试结果：

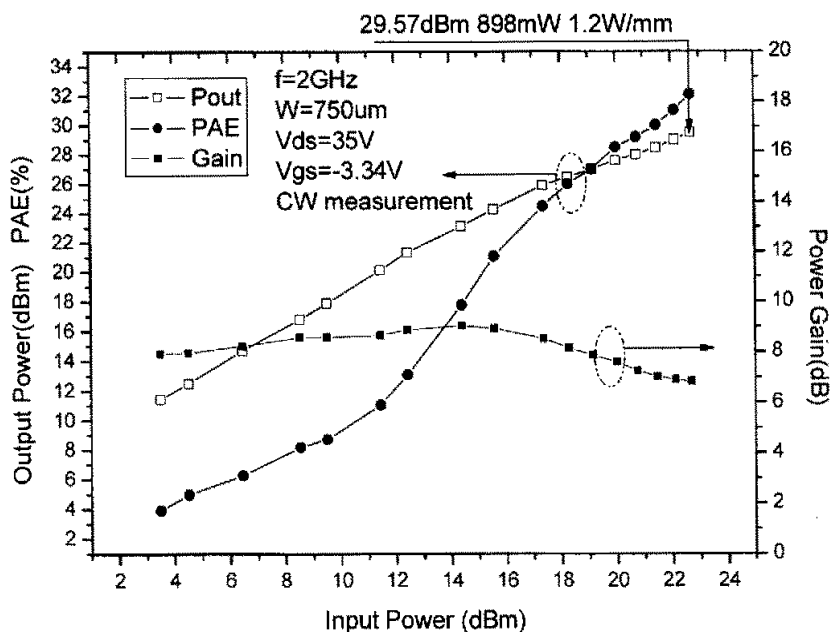


图 5.13 0.75mm 栅宽器件连续波功率测试曲线

750 μ m 栅宽下，器件连续波输出功率最大可达到 29.57dBm，折合 898mW，

换算为单位功率密度为 $1.2\text{W}/\text{mm}$, 最大线性功率增益为 9dB , 最大功率附加效率 PAE 为 32% 。在测试的器件中这种类型的器件最高线性功率增益可达 15dB , 反映出较好的功率增益性能, 4GHz 下, 器件的最大输出功率为 28.6dBm , 功率增益 5dB , 比 2GHz 稍小, 输入信号较小时功率增益 8dB 。

器件输出端的频谱如图 5.13 所示

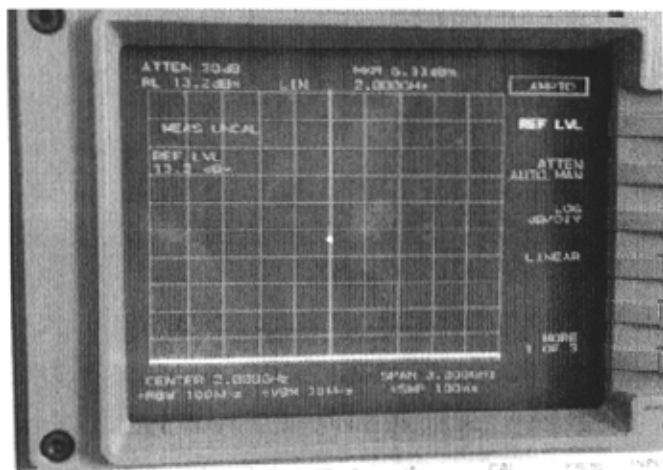


图 5.13 0.75mm 栅宽器件输出端频谱

器件的线性度很好, 从频谱仪上观察在二次和三次谐波点 4GHz 和 6GHz 未出现明显的谐波功率, 2GHz 信号功率与谐波功率抑制比超过 30dB 。

图 5.2 所示的栅宽 1mm 器件封装后测试, 2GHz 下, $V_{ds} 40\text{V}$, $V_{gs} 3.2$, 偏置状态 Class AB, 连续波测试可以得到输出功率 30.3dBm , 1.07W , 线性功率增益 11.8dB , 微波功率源输入饱和时还有功率增益 8dB 。

我们的功率测试中, 功率增益在低功率输入时不很平坦, 这是由于我们的测试系统中两个调谐器需要手工调整, 很难得到不同输入功率下器件的最优匹配工作点, 而功率的输出也不是最优点, 可能要更大一些, 存在一定的测试误差, 器件性能的准确测试最好还是使用自动的 load-pull 测试系统。我们使用的微波功率源最大输出到器件输入端的功率只能到 23dBm , 在增益有限时, 限制了输出功率的继续增大, 而对器件功率性能影响最显著的还是散热因素, 测试中器件温度很高, 会出现器件长时间测试热烧毁的情况, 因此, 进行了脉冲功率测试, 尽可能避免热效应的影响。

脉冲测试器件的偏置情况与连续波测试时相同，但是输入信号使用周期 100Hz，占空比 1% 的方波调制为脉冲波形，这样可以避免器件连续工作的热积累，在脉冲测试条件下，器件的最大输出功率为 31.2dBm，约 1.32W，折合功率密度 1.75W/mm，功率增益 11dB，比连续波测试结果要好。器件的散热是必须解决的问题，采用 Flip-Chip 散热对提高器件性能非常必要，而微波晶体管，器件的尺寸，布局，封装等都对器件的可靠工作有很大的影响。

5.5 器件结构与稳定性

5.5.1 器件结构与性能比较

我们比较了空气桥跨栅 M2（图 5.2）与空气桥跨栅跨漏 M1（图 3.5 右图）两种结构的器件的微波特性，空气桥跨漏跨栅器件源漏面积较小，而空气桥跨栅器件源漏面积较大，栅宽均是 1mm，图 5.14 给出了两种器件的 H21 与 MAG

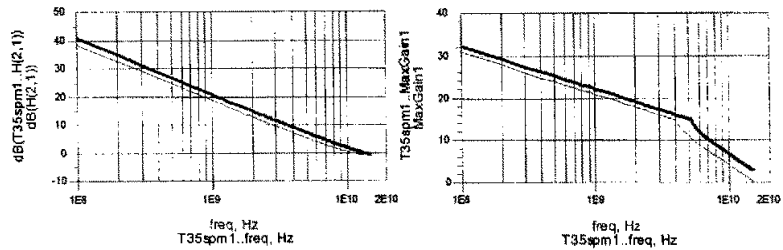


图 5.14 空气桥跨栅与跨漏器件 H21, MAG

从图中可看出，较小的源漏面积并且采用了空气桥跨漏方式连接的器件 M1 正向电流增益较高，比空气桥跨栅方式连接的器件 M2 在同频率下要高 2dB，截止频率 M1 管为 13.3GHz 而 M2 管为 10.8GHz。从第二章所述中可知，影响器件工作带宽最显著的是栅源电容，尽管采取了空气桥布线的连接方式，但由于空气桥跨越栅总线是交叠面积还是要比跨漏时要大，因此，空气桥跨漏的方式寄生较小，可以得到稍高的 f_c ，根据第二章可知在相同寄生条件下， f_c 会影响到器件的功率增益，因此采用空气桥跨漏结构的器件 M1 功率增益 MAG 较高， f_{max} 大约为 22GHz 左右，而采用空气桥跨越栅总线方式 f_{max} 为 16GHz 左右，差别较大。

M1 管的源源间距为 4 μ m，栅源，栅漏间距均为 1.6 μ m，而 M2 管的器件源漏间距为 5 μ m，栅漏间距为 2.6 μ m，栅源间距为 1.6 μ m，两者在直流特性上差别

脉冲测试器件的偏置情况与连续波测试时相同，但是输入信号使用周期 100Hz，占空比 1% 的方波调制为脉冲波形，这样可以避免器件连续工作的热积累，在脉冲测试条件下，器件的最大输出功率为 31.2dBm，约 1.32W，折合功率密度 1.75W/mm，功率增益 11dB，比连续波测试结果要好。器件的散热是必须解决的问题，采用 Flip-Chip 散热对提高器件性能非常必要，而微波晶体管，器件的尺寸，布局，封装等都对器件的可靠工作有很大的影响。

5.5 器件结构与稳定性

5.5.1 器件结构与性能比较

我们比较了空气桥跨栅 M2（图 5.2）与空气桥跨栅跨漏 M1（图 3.5 右图）两种结构的器件的微波特性，空气桥跨漏跨栅器件源漏面积较小，而空气桥跨栅器件源漏面积较大，栅宽均是 1mm，图 5.14 给出了两种器件的 H21 与 MAG

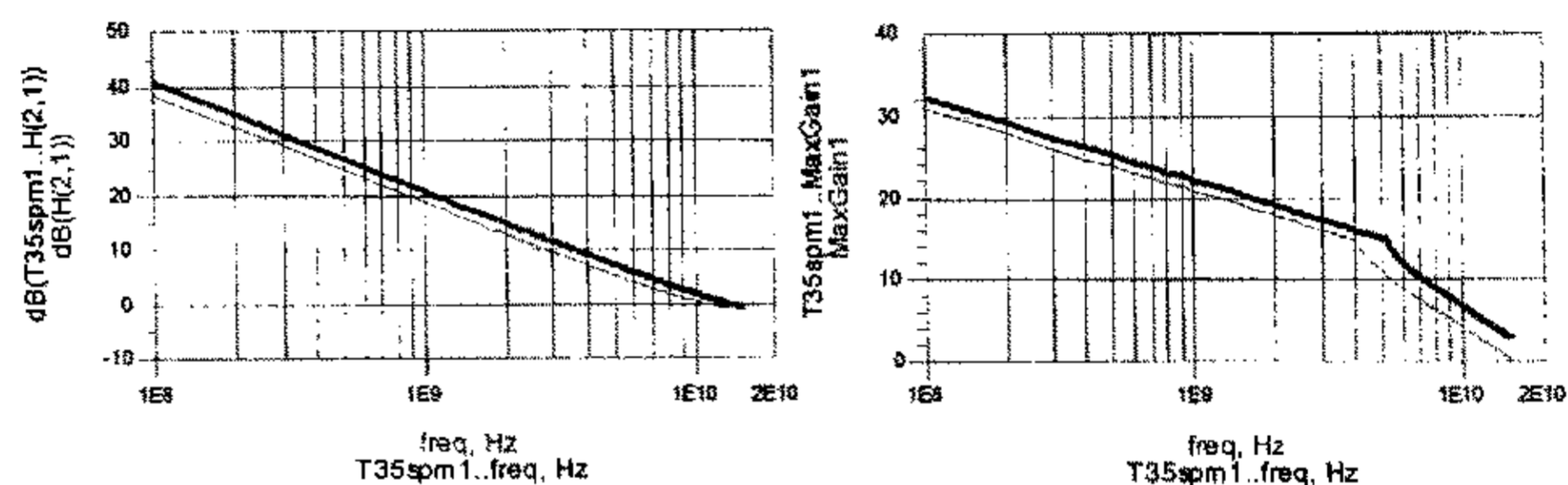


图 5.14 空气桥跨栅与跨漏器件 H21, MAG

从图中可看出，较小的源漏面积并且采用了空气桥跨漏方式连接的器件 M1 正向电流增益较高，比空气桥跨栅方式连接的器件 M2 在同频率下要高 2dB，截止频率 M1 管为 13.3GHz 而 M2 管为 10.8GHz。从第二章所述中可知，影响器件工作带宽最显著的是栅源电容，尽管采取了空气桥布线的连接方式，但由于空气桥跨越栅总线是交叠面积还是要比跨漏时要大，因此，空气桥跨漏的方式寄生较小，可以得到稍高的 f_c ，根据第二章可知在相同寄生条件下， f_c 会影响到器件的功率增益，因此采用空气桥跨漏结构的器件 M1 功率增益 MAG 较高， f_{max} 大约为 22GHz 左右，而采用空气桥跨越栅总线方式 f_{max} 为 16GHz 左右，差别较大。

M1 管的源源间距为 4 μ m，栅源，栅漏间距均为 1.6 μ m，而 M2 管的器件源漏间距为 5 μ m，栅漏间距为 2.6 μ m，栅源间距为 1.6 μ m，两者在直流特性上差别

脉冲测试器件的偏置情况与连续波测试时相同，但是输入信号使用周期100Hz，占空比1%的方波调制为脉冲波形，这样可以避免器件连续工作的热积累，在脉冲测试条件下，器件的最大输出功率为31.2dBm，约1.32W，折合功率密度1.75W/mm，功率增益11dB，比连续波测试结果要好。器件的散热是必须解决的问题，采用Flip-Chip散热对提高器件性能非常必要，而微波晶体管，器件的尺寸，布局，封装等都对器件的可靠工作有很大的影响。

5.5 器件结构与稳定性

5.5.1 器件结构与性能比较

我们比较了空气桥跨栅M2（图5.2）与空气桥跨栅跨漏M1（图3.5右图）两种结构的器件的微波特性，空气桥跨漏跨栅器件源漏面积较小，而空气桥跨栅器件源漏面积较大，栅宽均是1mm，图5.14给出了两种器件的H21与MAG

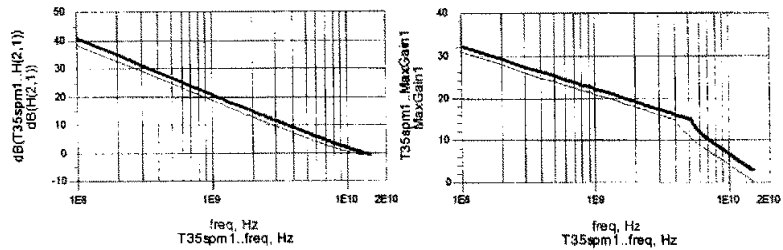


图 5.14 空气桥跨栅与跨漏器件 H21, MAG

从图中可看出，较小的源漏面积并且采用了空气桥跨漏方式连接的器件M1正向电流增益较高，比空气桥跨栅方式连接的器件M2在同频率下要高2dB，截止频率M1管为13.3GHz而M2管为10.8GHz。从第二章所述中可知，影响器件工作带宽最显著的是栅源电容，尽管采取了空气桥布线的连接方式，但由于空气桥跨越栅总线是交叠面积还是要比跨漏时要大，因此，空气桥跨漏的方式寄生较小，可以得到稍高的 f_c ，根据第二章可知在相同寄生条件下， f_c 会影响到器件的功率增益，因此采用空气桥跨漏结构的器件M1功率增益MAG较高， f_{max} 大约为22GHz左右，而采用空气桥跨越栅总线方式 f_{max} 为16GHz左右，差别较大。

M1管的源源间距为4 μ m，栅源，栅漏间距均为1.6 μ m，而M2管的器件源漏间距为5 μ m，栅漏间距为2.6 μ m，栅源间距为1.6 μ m，两者在直流特性上差别

不大，而且 M1 管表现出的频率特性要好于 M2 管，但由于栅漏间距较小，栅漏之间的反馈较大，稳定性比 M2 管要差，k 值要小一些，尤其在增大栅宽时会引起比较严重的振荡问题。

5.5.2 器件的稳定性

AlGaIn/GaN 功率器件输出功率较高时一般都有较大的栅宽，器件尺寸的展宽会引起各种阻性和容性寄生效应的急剧增大，并造成器件频率性能的下降，而对于微波状态工作的器件，器件自身或者封装后引入的寄生效应，会产生另外一个比较严重的问题就是稳定性问题，在测试中发现，较大栅宽器件在测试中容易发生器件自激振荡的现象，图 5.14 给出了 4GHz 下栅宽 0.75mm 功率器件测试存在自激谐波时的频谱：

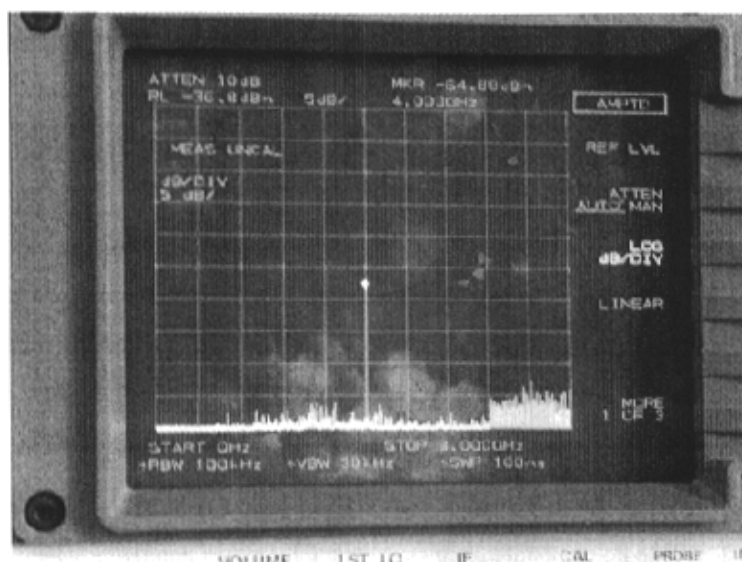


图 5.14 功率测试时自激振荡现象

输出端在高频点出现振荡波的频谱，而且从测试现象上发现，较大栅宽的器件在封装后容易发生振荡，0.75mm 器件，发生振荡的频率较高，而栅宽 3.6mm 的器件在低频就发生振荡，而且不易消振，这可能与栅宽增大后反向增益变大引起的器件不稳定有关，我们使用 PNA 测试了封装后的栅宽为 3.6mm 和 0.75mm 的器件的 S 参数，图 5.15, 5.16 给出了器件的反向 S12 和器件输入输出端的稳定系数圆图：

不大，而且 M1 管表现出的频率特性要好于 M2 管，但由于栅漏间距较小，栅漏之间的反馈较大，稳定性比 M2 管要差，k 值要小一些，尤其在增大栅宽时会引起比较严重的振荡问题。

5.5.2 器件的稳定性

AlGaIn/GaN 功率器件输出功率较高时一般都有较大的栅宽，器件尺寸的展宽会引起各种阻性和容性寄生效应的急剧增大，并造成器件频率性能的下降，而对于微波状态工作的器件，器件自身或者封装后引入的寄生效应，会产生另外一个比较严重的问题就是稳定性问题，在测试中发现，较大栅宽器件在测试中容易发生器件自激振荡的现象，图 5.14 给出了 4GHz 下栅宽 0.75mm 功率器件测试存在自激谐波时的频谱：

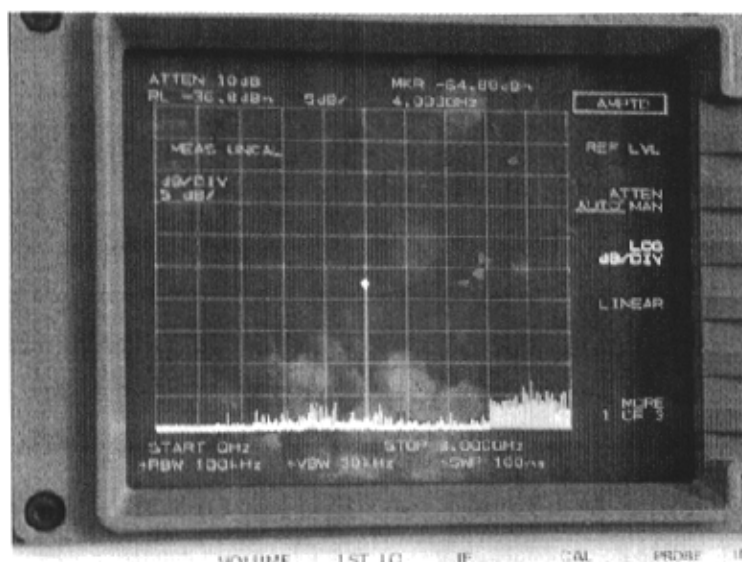


图 5.14 功率测试时自激振荡现象

输出端在高频点出现振荡波的频谱，而且从测试现象上发现，较大栅宽的器件在封装后容易发生振荡，0.75mm 器件，发生振荡的频率较高，而栅宽 3.6mm 的器件在低频就发生振荡，而且不易消振，这可能与栅宽增大后反向增益变大引起的器件不稳定有关，我们使用 PNA 测试了封装后的栅宽为 3.6mm 和 0.75mm 的器件的 S 参数，图 5.15, 5.16 给出了器件的反向 S12 和器件输入输出端的稳定系数圆图：

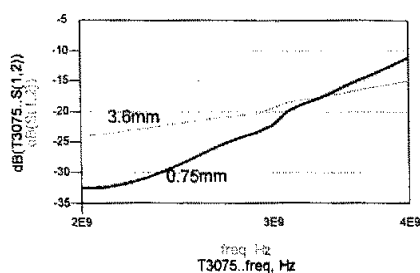
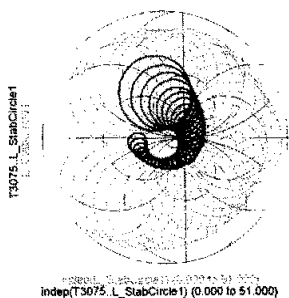
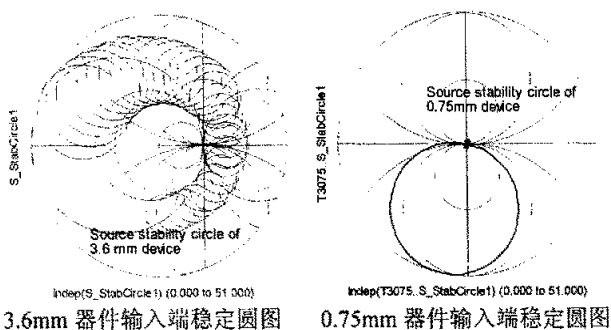


图 5.15 栅宽 3.6mm 和 0.75mm 器件的 S12



3.6mm, 0.75mm 器件
输出端稳定圆图



3.6mm 器件输入端稳定圆图 0.75mm 器件输入端稳定圆图

图 5.16 栅宽不同的器件输入输出稳定性圆

器件栅宽较大时，可以看出，反向 S12 要比较小器件大 10dB 左右，反映在稳定性圆中可看出 3.6mm 器件的不稳定区域要比较小栅宽器件大得多，尤其是输出端，随着频率的增加输出端不稳定的区域以逆时针方向旋转，因此，对某个阻抗点而言，可能总有几个频率点使得该阻抗下不稳定，有自激的可能，而圆图的外圈较窄的范围内器件不振荡，但因为端口失配，输出的功率又很小，同时比较 5.15, 5.16, 0.75mm 器件的 S12 有随频率增大的趋势，该器件的输出端不稳定区域也逐渐加大，因此该器件的谐波出现在高频点，从 S 参数分析，两个器件在 2GHz 时稳定参数 $k > 1$ ，稳定性测试参数 (stability_meas) 为正值，因而是绝

对稳定的，但是由于 3.6mm 器件不同频点下不稳定区域相互重叠，因此对某个阻抗值总能在测试中观察到一定的谐波分量，而栅宽 0.75mm 时输出匹配点不在不稳定区域内，这也就是测试时观察到大栅宽器件测试振荡而小栅宽器件比较稳定的原因。

器件的不稳定由器件封装造成的影响较大，我们比较了封装前后器件的稳定性发现，封装前器件的稳定性较好，可能产生自激的区域较小，而封装的影响使得器件的稳定因子 k 减小很多，且不稳定，另外造成不稳定的因素可能和器件栅漏之间的寄生电容以及栅漏漏电引起的输入端和输出端的反馈有关，随着器件栅宽的增加，这种反馈会更加明显，因此更容易振荡，要改善器件的稳定性，可能还是要从封装和测试系统夹具以及器件的设计方面综合考虑。

5.6 Flip-Chip 器件测试结果

蓝宝石衬底上 AlGaIn/GaN 器件的散热问题一直是制约器件性能的关键因素，在器件研制中采取了一些措施用于改善器件的散热问题，而对于蓝宝石衬底的器件，国际上普遍采用的根本措施是 Flip-Chip 倒装，我们也进行了这方面的研究，摸索了在 AlN 基板上的无源器件工艺，研究了 Flip-Chip 技术，并研制出了具有微波和直流特性的采用 Flip-Chip 倒装到 AlN 上的 HEMT 器件，图 5.17 给出了倒装形式的 AlGaIn/GaN 器件的俯视图和细节部分的照片。

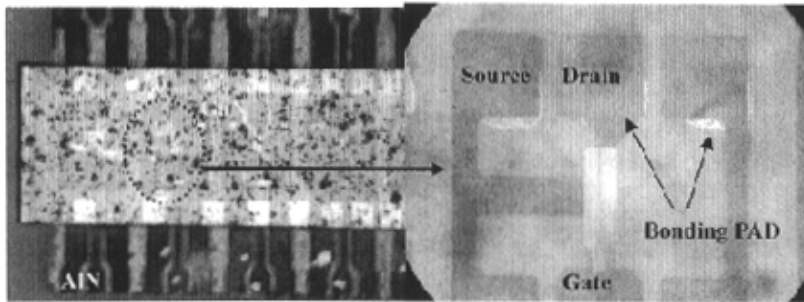


图 5.17 采用 Flip-Chip 形式的 AlGaIn/GaN 器件俯视图

该器件进行了直流和高频的测试，并和 Flip-Chip（简称 FC）前的结果进行了对比，倒装前后器件的 IV 特性，倒扣后的传输和击穿特性分别由图 5.18, 5.19 给出：

对稳定的，但是由于 3.6mm 器件不同频点下不稳定区域相互重叠，因此对某个阻抗值总能在测试中观察到一定的谐波分量，而栅宽 0.75mm 时输出匹配点不在不稳定区域内，这也就是测试时观察到大栅宽器件测试振荡而小栅宽器件比较稳定的原因。

器件的不稳定由器件封装造成的影响较大，我们比较了封装前后器件的稳定性发现，封装前器件的稳定性较好，可能产生自激的区域较小，而封装的影响使得器件的稳定因子 k 减小很多，且不稳定，另外造成不稳定的因素可能和器件栅漏之间的寄生电容以及栅漏漏电引起的输入端和输出端的反馈有关，随着器件栅宽的增加，这种反馈会更加明显，因此更容易振荡，要改善器件的稳定性，可能还是要从封装和测试系统夹具以及器件的设计方面综合考虑。

5.6 Flip-Chip 器件测试结果

蓝宝石衬底上 AlGaIn/GaN 器件的散热问题一直是制约器件性能的关键因素，在器件研制中采取了一些措施用于改善器件的散热问题，而对于蓝宝石衬底的器件，国际上普遍采用的根本措施是 Flip-Chip 倒装，我们也进行了这方面的研究，摸索了在 AlN 基板上的无源器件工艺，研究了 Flip-Chip 技术，并研制出了具有微波和直流特性的采用 Flip-Chip 倒装到 AlN 上的 HEMT 器件，图 5.17 给出了倒装形式的 AlGaIn/GaN 器件的俯视图和细节部分的照片。

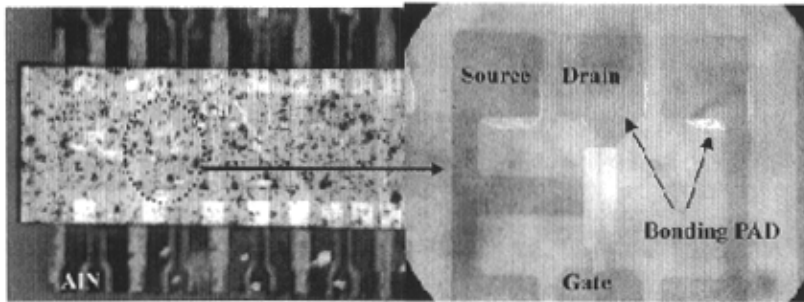


图 5.17 采用 Flip-Chip 形式的 AlGaIn/GaN 器件俯视图

该器件进行了直流和高频的测试，并和 Flip-Chip（简称 FC）前的结果进行了对比，倒装前后器件的 IV 特性，倒扣后的传输和击穿特性分别由图 5.18, 5.19 给出：

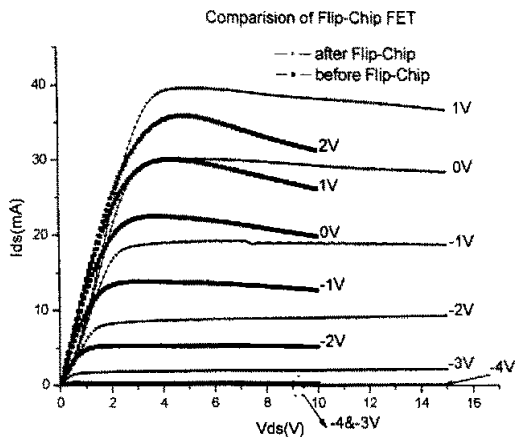


图 5.18 Flip-Chip 前后器件 IV 特性

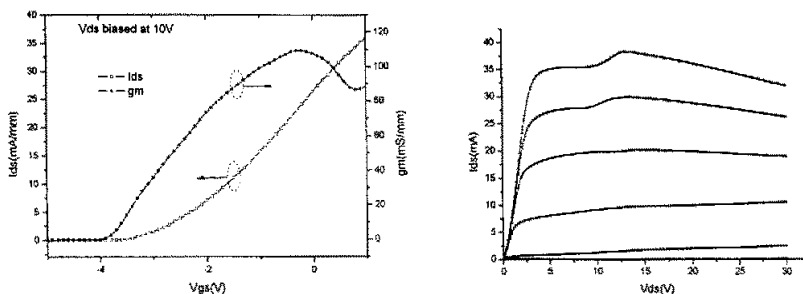


图 5.19 Flip-Chip 后器件的传输和击穿特性

器件栅宽 100 μm , V_{GS} 从 -5V 至 0V, 间隔 1V, 很明显可以观察到, 倒扣封装后器件的电流增加, 从 30mA 增加到 39mA, 提高了近 30%, 并且保持了较高的击穿电压, 30V 仍可正常工作, 开态和关态均未发生击穿, 器件单位跨导为 110mS/mm, 而且电流输出曲线更加平直, 倒装前, 器件在 V_{ds} 为 10V 下就已经出现了很明显的电流下降趋势, 表明未倒装前, 高直流功率下, 器件的热效应会影响电流的输出比较严重, 而倒装后, V_{ds} 加大到 15V, 在更大功率上电流下降的趋势不明显, 说明 AlN 的散热效果还是很显著的, 由第二章图 2.8 原理可知, Flip-Chip 主要是减小了热阻 R_{th3} , 因此可以减小总的热阻, 但是栅源热阻 R_{th2} 是 Flip-Chip 无法改变的, 因此还是存在一些高电流电压下电流下降的现象, 这部分热阻的减小, 国际上普遍采用的是倒装后在基板和管芯之间填充高热导性流体材料解决, 在以后的工作中会不断完善。

图 5.20 给出了倒装后器件的 H21 和 MAG

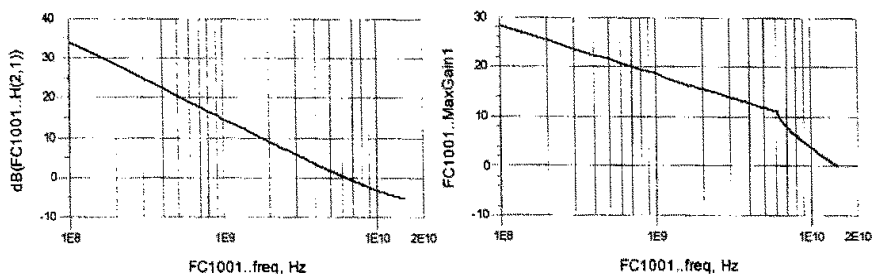


图 5.20 Flip-Chip 后器件高频性能

倒装后，器件的高频性能有不同程度的下降， f_1 约 6.2GHz， f_{\max} 为 15GHz，与倒扣前相比， f_1 的降低较为显著，这主要是因为，我们的倒扣器件是利用管芯上的 PAD 点为接触点，源极不是直接倒扣引出，不是专门为 Flip-Chip 优化的器件，因此不能利用 flip-chip 降低器件的源电感，同时 Flip-Chip 倒扣后的器件除了有管芯上较大的寄生的电容外还要引入倒扣时产生的寄生参数，最主要的是 AIN 布线较长引起的源和栅极的寄生效应，因此会有所降低，但器件的 f_{\max} 降低不多，flip-chip 这种方式自身引入的电阻电感是很小的， f_{\max} 的降低可能主要还是与 f_1 降低有关。在器件研制过程中已经设计了专门用于 Flip-Chip 的管芯结构，这种结构具有较大的热 PAD，叉指的各个源极直接引出到 AIN 基板上，会减小器件寄生电感的影响，也可以加快热量的散发，应该会得到更好的性能。

5.7 AlGaIn/GaN 共栅共源器件

根据第二章介绍的共栅共源器件的原理分析，AlGaIn/GaN 共栅共源器件除了拥有 GaN 大电流，高击穿电压，高功率的特点外，还具有较高的输出阻抗，较大的功率增益等优良的特性，我们研制了 AlGaIn/GaN 共栅共源器件，器件采用 $4 \times 80\mu\text{m}$ 的叉指结构，总栅宽 $320\mu\text{m}$ ，共源极器件对频率优化，栅长较小为 $0.8\mu\text{m}$ ，源漏间距为 $4\mu\text{m}$ ，而共栅极器件为承受高电压设计，栅宽较宽为 $1\mu\text{m}$ ，源漏间距 $4.2\mu\text{m}$ ，共栅极器件栅上制作了对地电容确保第二栅压交流接地，器件的拓扑结构如图 2.8 右图所示，共栅极与共源极器件的连接部分使用宽 $4\mu\text{m}$ 的金属布线实现低阻连接，制作完成的器件结构如图 5.21 所示：

图 5.20 给出了倒装后器件的 H21 和 MAG

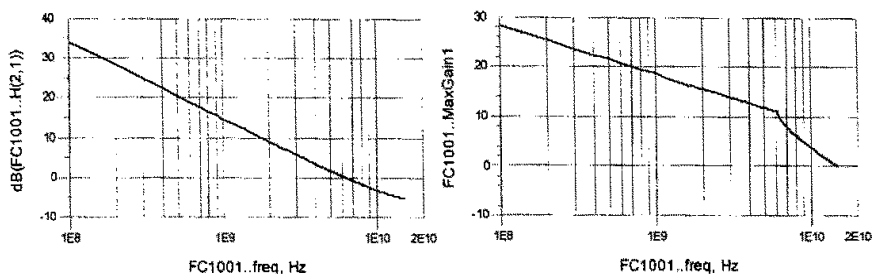


图 5.20 Flip-Chip 后器件高频性能

倒装后，器件的高频性能有不同程度的下降， f_1 约 6.2GHz， f_{\max} 为 15GHz，与倒扣前相比， f_1 的降低较为显著，这主要是因为，我们的倒扣器件是利用管芯上的 PAD 点为接触点，源极不是直接倒扣引出，不是专门为 Flip-Chip 优化的器件，因此不能利用 flip-chip 降低器件的源电感，同时 Flip-Chip 倒扣后的器件除了有管芯上较大的寄生的电容外还要引入倒扣时产生的寄生参数，最主要的是 AIN 布线较长引起的源和栅极的寄生效应，因此会有所降低，但器件的 f_{\max} 降低不多，flip-chip 这种方式自身引入的电阻电感是很小的， f_{\max} 的降低可能主要还是与 f_1 降低有关。在器件研制过程中已经设计了专门用于 Flip-Chip 的管芯结构，这种结构具有较大的热 PAD，叉指的各个源极直接引出到 AIN 基板上，会减小器件寄生电感的影响，也可以加快热量的散发，应该会得到更好的性能。

5.7 AlGaIn/GaN 共栅共源器件

根据第二章介绍的共栅共源器件的原理分析，AlGaIn/GaN 共栅共源器件除了拥有 GaN 大电流，高击穿电压，高功率的特点外，还具有较高的输出阻抗，较大的功率增益等优良的特性，我们研制了 AlGaIn/GaN 共栅共源器件，器件采用 $4 \times 80\mu\text{m}$ 的叉指结构，总栅宽 $320\mu\text{m}$ ，共源极器件对频率优化，栅长较小为 $0.8\mu\text{m}$ ，源漏间距为 $4\mu\text{m}$ ，而共栅极器件为承受高电压设计，栅宽较宽为 $1\mu\text{m}$ ，源漏间距 $4.2\mu\text{m}$ ，共栅极器件栅上制作了对地电容确保第二栅压交流接地，器件的拓扑结构如图 2.8 右图所示，共栅极与共源极器件的连接部分使用宽 $4\mu\text{m}$ 的金属布线实现低阻连接，制作完成的器件结构如图 5.21 所示：

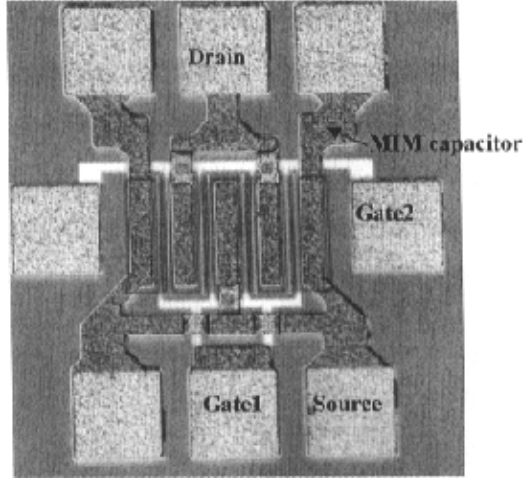
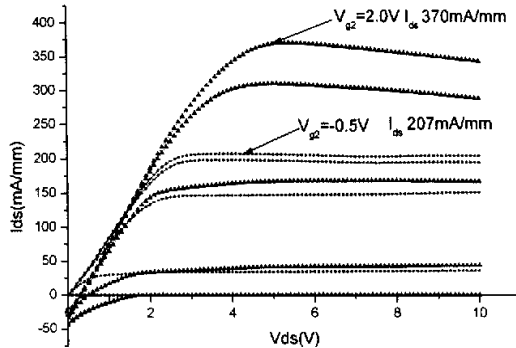


图 5.21 AlGaN/GaN 共栅共源器件

器件的直流测试采用HP 4142和Agilent ICCAP软件。共栅级栅压 V_{g2} 为2.0和-0.5V下的器件的I-V特性如图5.22所示， V_{ds} 扫描0至10V， V_{g1} -4.5 至1.5V，步长1.5V，

图5.22. 不同 V_{g2} 时的I-V特性曲线

当 V_{g2} 为2V时，可以得到最大饱和输出电流约370mA/mm，而随着栅压 V_{g2} 降低到-0.5V电流被显著压缩，仅输出207mA/mm,变化率将近50%，这是由于共栅共源器件中共栅级栅电压改变影响了共源级的偏置条件,共栅级处于饱和态时,共源级的源漏电压 $V_{D1} < V_{G2} - V_{TCS} - V_{TCG}$,该器件中 $V_{TCS} = V_{TCG} = -3.5V$,因此共源级的源漏电压在栅压 V_{g2} 为2V和-0.5V时分别将不大于9V和6.5V,漏偏压的下降使得共源级饱和的上限 V_{gs} 电压值降低, V_{g2} 为2V时, $V_{g1} < 5.5V$ 均饱和, 而 V_{g2} 在-0.5V时, V_{g1} 的范围降低到 $< 3V$, 实际上考虑共栅和共源连接采用SD金属, 合金

后横向电阻较大，压降较大， V_{ds1} 还要降低，因此 V_{g1} 达不到3V器件就会饱和，如结果中 V_{g1} 1.5V时已经饱和,电流将不再随栅压增加而增大，这样第二栅压 V_{g2} 就通过控制器件的 V_{g1} 饱和范围实现了对输出电流的调制，在 V_{g2} 为更大负压时，饱和栅压降低而引起的电流压缩将更加明显，器件的电流不大，饱和过早可以通过在以后的设计中可以加盖一层布线金属实现低阻连接来改善。 V_{g2} 对器件直流特性的影响同样也反映在传输特性上如图5.23:

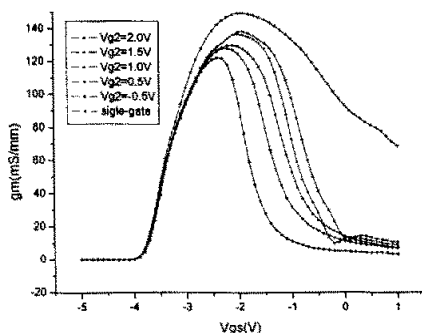


图5.23. V_{g1} , V_{g2} 与跨导特性的关系

不同 V_{g2} 偏压下的传输曲线比较可得，共栅共源器件的最高跨导为138.33mS/mm，但始终小于共源器件的跨导149.5mS/mm。共栅共源器件的沟道电流要受到两个栅电压的调制，因此在直流特性上将表现出与第二栅压相关的特性，由式(2.22)共栅共源器件的跨导受共源极跨导 g_{m2} 的影响，比共源单管要低，在 g_{m2} 较大时，趋近于 g_{m1} ，并随 g_{m2} 变化而变化，因此为可变跨导，共栅共源器件中第二个栅偏压对器件的特性非常明显的调制作用，在电路应用中，可以通过第二栅上的偏压很容易实现对整个器件增益和输出功率的控制。

共栅共源器件 PAD 设计为 GSG 结构，因此也进行了微波特性的测试。图 5.24 给出共栅共源器件和共源器件的 S21 和 S12

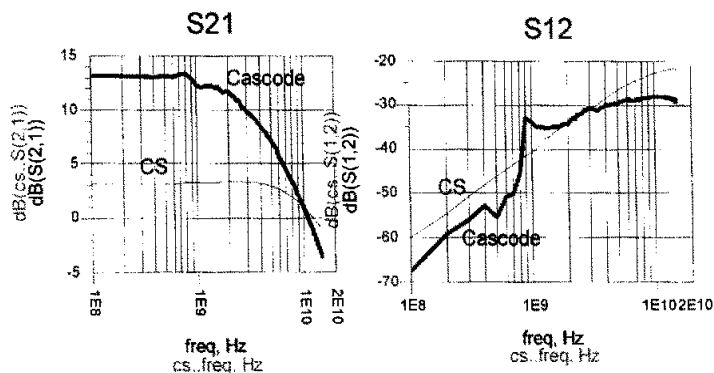


图 5.24 共栅共源器件与共源器件的 S21, S12

共栅共源器件的反向 S12 要比共源器件小,同时 S21 在 10GHz 以下频带范围内比共源器件要大 10dB 以上,这反应了共栅共源器件隔离特性较好。

根据第二章式 2.24, 2.25, 器件的 k 值对共栅共源器件的功率增益有较大的影响,而共栅共源器件的反向 S12 是比较小的,因此可以得到较高的 k 值,图 5.25 给出了共栅共源器件和共源器件的 k 值和功率增益 MAG:

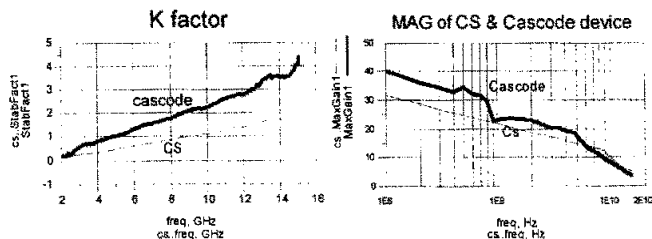


图 5.25 共栅共源器件和共源器件的 k 值和功率增益

共栅共源器件中 g_{m2}/g_{d2} 的比值一般可超过可超过 10,而 k 值的上升较共源器件要快,数值也较大,因此,共栅共源器件表现出较好的功率增益, MAG 在 1GHz 以下比共源器件高出 10dB,在 1-5GHz 也比共源器件高出至少 5dB,但是共栅共源器件的第二个栅引入的一个极点会影响器件的正向电流特性,从而影响器件的工作带宽:

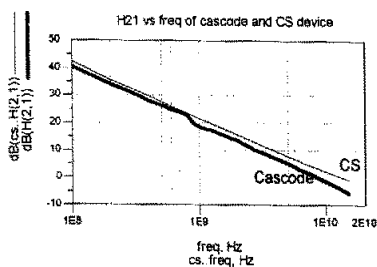


图 5.26 共栅共源器件与共源器件的 H21

从图 5.26 可以看出，共栅共源器件的 H21 要稍低于共源器件，因而器件的 f_t 也从共源器件的 13GHz 降到了 9GHz。

综上所述，尽管共栅共源器件工作频段上比共源器件稍小，但是具有较低的反馈，显著增加的功率资用增益及较高的端口阻抗，与共源器件相比，稳定性更好，可以避免振荡的产生，结合 GaN 的高功率特性 GaN 共栅共源器件非常适合 10GHz 以下微波频段宽频大功率放大器方面的应用。

5.8 小结

本章对 AlGaIn/GaN 功率 HEMT 器件进行了直流，微波和功率特性的测试。栅宽 1mm，栅宽 0.8um 的器件，0V 下最大饱和输出电流密度为 0.784A/mm，器件跨导达到 197mS/mm，阈值电压-4V，栅宽 3.6mm 的器件最大输出电流达到 2.424A，栅宽 4um 和 5um 的器件在 40V 电压下均可正常工作，3.6mm 栅宽器件使用直流估算功率超过 10W。器件的微波小信号测试结果表明 1mm 栅宽器件的截止频率 f_t 可达 20GHz， f_{max} 可到 28GHz。使用我们的微波功率测试系统对封装后的 0.75mm 和 1mm 栅宽器件进行了功率测试，0.75mm 栅宽器件在 2GHz 下线性功率 9dB，最大输出功率 0.898W，功率密度 1.2W/mm，功率附加效率 32%，脉冲测试下功率增益 11dB，输出功率 31.2dBm，功率密度 1.75W/mm 在 4GHz 下，功率增益 8dB，最大输出功率 28.6dBm。从器件测试的结果分析了不同结构器件的性能，并对功率测试过程中发生的振荡现象进行了分析。

本章还给出了我们在国内率先采用 Flip-Chip 技术的 GaN HEMT 器件性能，散热效果与器件性能的改善明显。最后对 AlGaIn/GaN 共栅共源器件进行了测试，结果表明 AlGaIn/GaN 共栅共源器件兼备高功率特性，非常适合 10GHz 以下微波频段宽频大功率领域的应用。

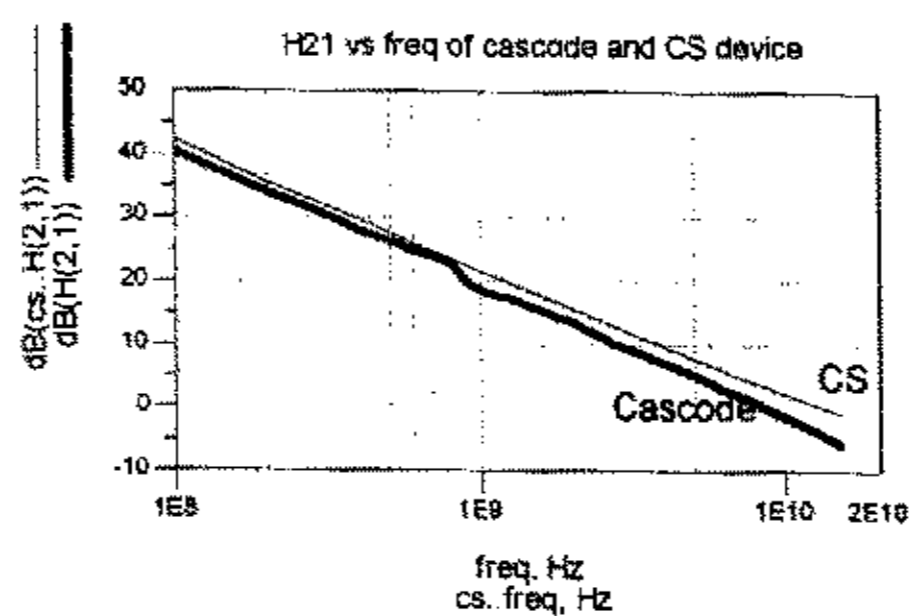


图 5.26 共栅共源器件与共源器件的 H21

从图 5.26 可以看出，共栅共源器件的 H21 要稍低于共源器件，因而器件的 f_t 也从共源器件的 13GHz 降到了 9GHz。

综上所述，尽管共栅共源器件工作频段上比共源器件稍小，但是具有较低的反馈，显著增加的功率资用增益及较高的端口阻抗，与共源器件相比，稳定性更好，可以避免振荡的产生，结合 GaN 的高功率特性 GaN 共栅共源器件非常适合 10GHz 以下微波频段宽频大功率放大器方面的应用。

5.8 小结

本章对 AlGaIn/GaN 功率 HEMT 器件进行了直流，微波和功率特性的测试。栅宽 1mm，栅宽 0.8um 的器件，0V 下最大饱和输出电流密度为 0.784A/mm，器件跨导达到 197mS/mm，阈值电压-4V，栅宽 3.6mm 的器件最大输出电流达到 2.424A，栅宽 4um 和 5um 的器件在 40V 电压下均可正常工作，3.6mm 栅宽器件使用直流估算功率超过 10W。器件的微波小信号测试结果表明 1mm 栅宽器件的截止频率 f_t 可达 20GHz， f_{max} 可到 28GHz。使用我们的微波功率测试系统对封装后的 0.75mm 和 1mm 栅宽器件进行了功率测试，0.75mm 栅宽器件在 2GHz 下线性功率 9dB，最大输出功率 0.898W，功率密度 1.2W/mm，功率附加效率 32%，脉冲测试下功率增益 11dB，输出功率 31.2dBm，功率密度 1.75W/mm 在 4GHz 下，功率增益 8dB，最大输出功率 28.6dBm。从器件测试的结果分析了不同结构器件的性能，并对功率测试过程中发生的振荡现象进行了分析。

本章还给出了我们在国内率先采用 Flip-Chip 技术的 GaN HEMT 器件性能，散热效果与器件性能的改善明显。最后对 AlGaIn/GaN 共栅共源器件进行了测试，结果表明 AlGaIn/GaN 共栅共源器件兼备高功率特性，非常适合 10GHz 以下微波频段宽频大功率领域的应用。

第六章 结论

本文研究了 AlGaIn/GaN 功率 HEMT 器件的工作原理, 小信号模型, 非线性特性, Flip-Chip 倒扣散热技术以及共栅共源器件的原理, 在优化版图设计和单项工艺的基础上, 研制出具有较好性能的 AlGaIn/GaN 功率 HEMT 器件。主要的工作和研究成果包括:

1. 研究了 AlGaIn/GaN HEMT 器件的工作原理, 从 HEMT 器件模型的角度出发, 研究了器件的直流和频率特性, 从中得到对器件特性影响较大的因素, 为改进器件性能提供了依据。
2. 对蓝宝石衬底 AlGaIn/GaN 器件的 Flip-Chip 技术进行了研究, 采用 Flip-Chip 可以降低源电感, 同时可以提供良好的散热, 给出了 Flip-Chip 散热的模型, 指出 Flip-Chip 对器件的性能影响体现在 PAD 热阻 R_{th2} 的较小, 而栅源热阻不会改变, 可以通过填充高导热流体材料解决。
3. 对 AlGaIn/GaN 共栅共源器件的工作原理进行了分析, 从共栅共源器件的小信号模型可知 IV 和跨导会受共栅器件栅压控制, 可以控制器件的输出功率增益, 共栅极的引入使得 μ 要降低, 但较好的隔离性能将会提高器件的功率增益, 工作带宽大, 因此适合微波宽带应用。
4. 设计了 GaN 功率 HEMT 的版图, 包括各种功率管, 单管, 共栅共源器件, 在版图设计中考虑了散热影响, 采用大量空气桥布线降低寄生, 使用了偏栅结构提高击穿电压, 同时专门设计了针对 Flip-Chip 优化的管芯图形并设计了与管芯相对应的 AlN 基板, 基板布线采用 CPWG 的形式减小传输损失。
5. 完善了 AlGaIn/GaN 器件的工艺流程, 包括台面隔离, 欧姆接触, 肖特基接触等, 重点开发了电镀金属加厚与空气桥技术, 通过引入复合胶和双层胶电镀技术, 根本上避免了腐蚀起镀层对器件形貌的影响, 工艺操作简单稳定, 对器件性能改进明显, 该项技术已申请专利。
6. 开发了一套 AlN 散热基板的制作工艺, 包括电镀制作 CPWG 和较高的凸点以及凸点的焊接问题, 在制作出的 AlN 基板上成功研制出了国内最早

的基于 Flip - Chip 的 AlGaIn/GaN HEMT 器件。

7. 对 AlGaIn/GaN 功率 HEMT 器件进行了全面的测试, 得到栅宽 1mm 的器件的最大电流密度为 0.784A/mm, 最大跨导 197mS/mm, 器件在 40V 下可正常工作, 关态击穿电压超过 80V, 开态击穿超过 55V, 栅宽 3.6mm 器件功率容量超过 10W。微波小信号测试可得栅宽 1mm, 栅长 0.8um 器件的截止频率 f_T 为 20GHz, f_{max} 可达 28GHz, 端口阻抗较高。在 2GHz 下, 栅宽 0.75mm, 栅长 0.8um 器件, 连续波测试器件的线性功率增益 9dB, 输出功率 898mW, 功率密度 1.2W/mm, 附加效率 PAE32%, 4GHz 下, 线性功率增益 8dB, 输出功率 28.6dBm, 2GHz 下脉冲测试可得器件的最大输出功率为 31.2dBm, 约 1.32W, 折合功率密度 1.75W/mm, 功率增益 11dB, 并通过测试结果对不同结构的器件性能和稳定性进行了分析。通过对比 Flip - Chip 封装器件前后的直流和微波特性可以看出, Flip - Chip 后的 AlGaIn/GaN 器件散热改善很多, 但由于寄生的引入, 高频特性下降。对共栅共源器件的测试结果验证了原理分析的结果, 器件的功率增益比共源器件高出 7dB 左右, 具有较宽的工作带宽, 稳定性好, 适合于 10GHz 以下频段宽频大功率方面的应用。

综上所述, 本论文对 AlGaIn/GaN 器件的原理, 设计, 模型, 散热, 工艺, 测试等方面进行了研究, 研制出的 AlGaIn/GaN 器件性能较好, 满足设计要求配合 Flip - Chip 封装器件和共栅共源器件的研究为以后 C 波段宽频大功率放大器的研制打下了良好的基础, 在今后的工作中, 在器件工艺上还需继续优化, 同时要深化 Flip-Chip 封装和散热的技术, 并进行输入输出阻抗匹配方面的研究。

参考文献:

第一章

- [1] B.J. Baliga, "Evolution of MOS-bipolar power semiconductor technology," Proc. IEEE, 76, 409(1988)
- [2] B.J. Baliga, "Power semiconductor device figure of merit for high frequency application", IEEE Electron Dev. Lett. ED-10,455(1989)
- [3] B.J. Baliga, Power semiconductor Devices, John Wiley, New York, 1981
- [4] J.M. Moniz, Is SiGe the future of GaAs for RF application, GaAs IC Symposium, 1997. 19th Annual, 15-17 Oct 1997, P229
- [5] N. Clemens, et al., Nonlinear Modeling of SiGe HBT's up to 50GHz, IEEE Transactions on MTTs, 1997, Vol.45, No.12, P2503
- [6] G. Guang-bao, M. Hadis, Material-Based comparison for power heterojunction bipolar transistors, IEEE Transactions on Electron Devices, 1991, Vol.38, No.11, P2410
- [7] A. Peter, III-V HBTs for Microwave Applications: Technology Status and Modeling Challenges, IEEE BCTM 3.1, 2000, P52
- [8] M. Golio, B. Newgard, The history and future of GaAs devices in commercial wireless products, Broadband Communications for the Internet Era Symposium digest, IEEE Emerging Technologies Symposium on, 2001, P63
- [9] Hiroyuki Matsunami, Progress in Wide Bandgap Semiconductor SiC for Power Devices, The 12th International Symposium on Power Semiconductor Devices and ICs, 2000. Proceedings, 2000, P3
- [10] W. Okamura, et al., K-band 76% PAE InP Double Heterojunction Bipolar Power Transistors and a 23-GHz compact linear power amplifier MMIC, GaAs IC Symp., 2000, P219
- [11] UMESH K. MISHRA, FELLOW, IEEE, PRIMIT PARIKH, AND YI-FENG WU, "AlGaIn/GaN HEMTs—An Overview of Device operation and Applications", PROCEEDINGS OF THE IEEE, VOL. 90, NO. 6, JUNE 2002
- [12] Helmut LEIER, Andrei VESCAN, Ron DIETRICH, etc., "RF Characterisation and Transient Behaviour of AlGaIn/GaN Power HFETs", IEICE

TRANS.ELECTRON,NO.10,OCTOBER,2001

- [13] S. C. Binari, GaN FETs for high-temperature and microwave applications, *Electrochem. Soc. Proc.*, 95-21(1995): 136.
- [14] M.A. Khan, J.N. Kuznia, A.R. Bhattarai, and D.T. Olson, "Metal semiconductor field effect transistor based on single crystal GaN," *Appl. Phys. Lett.*, vol.62, no.15, pp.1786- 1788, 12 April 1993.
- [15] M. A. Khan, J. N. Kuznia, A. R. Bhattarai, et al., Metal semiconductor field effect transistor based on single crystal GaN, *Appl. Phys. Lett.*, 62(1993): 1786.
- [16] L. S. McCarthy, AlGaIn/GaN heterojunction bipolar transistor, *IEEE Trans. Electron Devices*, 20(1999): 277.
- [17] M. A. Khan, A. Bhattarai, D. T. Olson, et al., Microwave performance of a 0.25mm gate AlGaIn/GaN heterojunction field effect transistor, *Appl. Phys. Lett.*, 65(1994): 1121.
- [18] V. Kumar, W. Lu, R. Schwindt, et al., 0.25 μm gate-length, MBE-grown AlGaInGaIn HEMTs with high current and high f_T , *IEEE Electronics Letters*, 37(2001): 858.
- [19] V. Kumar, W. Lu, R. Schwindt, et al., High performance 0.25 μm gate-length, AlGaInGaIn HEMTs on sapphire with transconductance of over 400mS/mm, *IEEE Electronics Letters*, 38(2002): 252.
- [20] O. Akatas, Z. F. Fan, A. Botchkarev, et al., Microwave performance of AlGaIn/GaN Inverted MODFET, *IEEE Electron Device Lett.*, 18(1997): 293.
- [21] Y. -F. Wu, B. P. Keller, S. Keller, et al., Short channel AlGaInGaIn MODFET's with 50GHz f_T and 1.7W/mm output-power at 10GHz, *IEEE Electron Device Lett.*, 18(1997): 438.
- [22] Y. -F. Wu, B. P. Keller, P. Fini, et al., Short-channel Al_{0.5}Ga_{0.5}In/GaN MODFET's with power density >3W/mm at 18GHz, *IEEE Electron Device Lett.*, 33(1997): 1742.
- [23] Y. F. Wu, D. Koplnek, J. P. Ibbetson, et al., Very-high power density AlGaIn/GaN HEMTs, *Trans. Electron Devices*, 48(2001): 586.

- [24] Thibeault, B.J.; Keller, B.P.; Fini, P.; Mishra, U.K.; Nguyen, C.; Nguyen, N.X.; Le, M.; "High performance and large area flip-chip bonded AlGa_N/Ga_N MODFETs", IEEE Electron Devices Meeting, 1997. Technical Digest., International , 7-10 Dec. 1997 Pages:569 - 572
- [25] A. Chini, D. Buttari, R. Coffie, S. Heikman, S. Keller and U.K. Mishra, "12W/mm power density AlGa_N/Ga_N HEMTs on sapphire substrate", IEEE ELECTRONICS LETTERS 8th January 2004 Vol. 40 No. 1
- [26] V.Kumar, W.Lu, R.Schwindt, A.Kuliev etc, "AlGa_N/Ga_N HEMTs on SiC with f_T of Over 120 GHz", IEEE ELECTRON DEVICE LETTERS, VOL 23, NO.8, AUGUST 2002
- [27] Y.-F. Wu, et al., High-Al-content AlGa_N/Ga_N HEMT's on SiC substrates with very-high power performance, in IEDM Tech. Dig., (1999): 925.
- [28] J.S.Moon, M. Micovic, P. Janke, et al., Ga_N/AlGa_N HEMTs operating at 20GHz with continuous-wave power density >6W/mm, IEEE Electronics Letters, 37(2001): 528.
- [29] Q. Chen, J. W. Yang, M. A. Kahn, et al., High transconductance AlGa_N/Ga_N heterostructure field effect transistors on SiC substrates, IEEE Electronics Letters, 33(1997): 14
- [30] N.-Q. Zhang, S. Keller, G. Parish, et al., High breakdown Ga_N HEMT with overlapping gate structure, IEEE Trans. Electron Devices, 21(2000): 373.
- [31] Y.-F. Wu, A. Saxler, M. Moore, R. P. Smith, S. Sheppard, P. M. Chavarkar, T. Wisleder, U. K. Mishra, and P. Parikh, "30-W/mm Ga_N HEMTs by Field Plate Optimization", IEEE ELECTRON DEVICE LETTERS, VOL. 25, NO. 3, MARCH 2004
- [32] T.Kikkawa etc , "High-Power and High-Efficiency AlGa_N/Ga_N HEMT Operated at 50V Drain Bias Voltage", 2003 IEEE Radio Frequency Integrated Circuits Symposium
- [33] Chumbes E.M., Schermer, A. T. Smart, et al., AlGa_N/Ga_N high electron mobility transistors on Si (111) substrates, IEEE Trans. Electron Devices, 48(2001): 420.

- [34] S. Manohar, A. Narayanan, A. Keerti, et al., Characteristics of microwave power GaN HEMTs on 4-inch Si wafers, IEEE MIT-S Digest, IF-TU-20 (2002): 449.
- [35] P. Javorika, A. Alam, A. Fox, et al., AlGaIn/GaN HEMTs on silicon substrates with f_t of 32/20GHz and f_{max} of 27/22 GHz for 0.5/0.7 μ m gate length, IEEE Electronics Letters, 38(2002): 288.
- [36] R. Behtash, H. Tobler etc, "AlGaIn/GaN HEMTs on Si(111) with 6.6W/mm output power density", IEEE Electronics Letters 3rd April 2003 vol.39, No.7
- [37] W. Lu, J. Yang, M. A. Khan and I. Adesida "AlGaIn/GaN HEMTs with over 100GHz f_T and low microwave noise " IEEE Trans. Electron Dev. vol.48, No3, pp581-585 March 2001
- [38] A. Chini, R. Coffie etc, "2.1A/mm current density AlGaIn/GaN HEMT", IEEE ELECTRONICS LETTERS, 3rd April 2003, vol.39, No.7
- [39] 陈堂胜 焦刚等 非掺杂 AlGaIn/GaN 微波功率 HEMT 半导体学报 Vol25, No.1 2004 1
- [40] Wataru Saito, Yoshiharu Takada etc , "High Breakdown Voltage AlGaIn-GaN Power-HEMT Design and High Current Density Switching Behavior", IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 50, NO. 12, DECEMBER 2003

第二章

- [41] 刘宝林, GaN 的极性特征、测量及应用, 半导体光电, 23(2002): 118.
- [42] Alan Mills, Advances in wide bandgap technology, III-Vs REVIEW, 15(2002):36.
- [43] PraKash Bhartia, "Microwave solid state circuit design", WILLEY INTERSCIENCE, 2003
- [44] Jian Xu, AlGaIn/GaN High-Electron-Mobility-Transistors Based Flip-chip Integrated Broadband Power Amplifiers. [Ph.D. Dissertation], University of California, Santa Barbara, 2000
- [45] ICCAP manual, Agilent technology 2003

- [46] Key Seemann, Suibert Ranberger etc, "Flip-Chip Integration of Power HEMTs: A Step Towards a GaN MMIC technology", IEEE microwave conference 2003 Munich.
- [47] Jie Sun, H. Fatima, A. Koudymov, A. Chitnis, "Thermal Management of lGaN–GaN HFETs on Sapphire Using Flip-Chip Bonding With Epoxy Underfill", IEEE ELECTRON DEVICE LETTERS, VOL. 24, NO. 6, JUNE 2003
- [48] R. Gaska, A. Osinsky, J.W. Yang, and M. S. Shur, "Self-heating in high power AlGaIn/GaN HFETs," IEEE Electron. Device Lett., vol. 19, pp.89–91, Feb. 1998.
- [49] M. Shatalov, J. P. Zhang, A. Chitnis, V. Adivarahan, J. W. Yang, G.Simin, and M. A. Khan, "Deep ultraviolet light emitting diodes using quaternary AlInGaIn multiple quantum wells," IEEE J. Select. Topics Quantum Electron., vol. 8, pp. 302–309, 2002.
- [50] J. V. Diloranzo and D. D. Khandelwal, GaAs FET Principles and Technology. Norwell, MA: Artech House, 1982, pp. 335–336.
- [51] Bruce M. Green, Kenneth K. Chu, Joseph A. Smart etc. , "Cascode Connected AlGaIn/GaN HEMT's on SiC Substrates", IEEE MICROWAVE AND GUIDED WAVE LETTERS, VOL. 10, NO. 8, AUGUST 2000
- [52] Y.K.CHEN,G.W et al., "Comparisons of microwave performance between single-gate and dual-gate MODFET's," IEEE Eletron Device Letters, vol. 9, NO. 2, FEBRUARY 1998
- [53] John L.B Walker , "High –Power GaAs FET Amplifiers" , Artech House 1993
- [54] Ching-Hui Chen,Robert Coffie et. al., "Dual-gate AlGaIn/GaN modulation-doped field-effect transistors with cut-off frequencies $f_T > 60\text{GHz}$," IEEE Eletron Device Letters, vol. 21, NO. 12, DECEMBER 2000
- [55] M. Schlechtweg, W. H. Haydl, A. Bangert, J. Braunstein, P. J. Tasker,L. Verweyen, H. Massler, W. Bronner, A. Hulsmann, and K. Kohler,"Coplanar millimeter-wave IC's for W-band applications using 0.15 um pseudomorphic MODFET's," IEEE J. Solid State Circuits, vol. 31, pp.1426–1434, Oct. 1996.
- [56] J. L. Vorhaus, R. A. Pucel, and Y. Tajima, "Monolithic dual-gate FET digital phase shifters," IEEE Trans. Microwave Theory Tech., vol.MTT-30, pp. 982–991, 1982.
- [57] M. Kumar, "Pre-distortion linearizer using GaAs dual-gate MESFETsfor TWTA

and SSPA used in satellite transponders," IEEE Trans. Microwave Theory Tech., vol. MTT-33, pp. 1479–1488, Dec. 1985.

[58] C. H. Chen, K. Krishnamurthy, S. Keller, G. Parish, M. Rodwell, U. K. Mishra, and Y. F. Wu, "AlGaIn/GaN dual-gate modulation doped field-effect transistors," Electron. Lett., vol. 35, pp. 933–935, May 1999.

[59] J. J. Xu, Y. F. Wu, S. Keller, S. Heikman, B. J. Thibeault, U. K. Mishra, and R. A. York, "1–8 GHz GaN-based power amplifier using flip-chip bonding," IEEE Microwave Guided Wave Lett., vol. 9, pp. 277–279, July 1999.

第三章

[60] John L.B Walker, "High-Power GaAs FET Amplifiers", Artech House

[61] C.K Pao, W.S Wong etc, "Flip Chip interconnect of 2.5 Watt CPW Power Amplifier MMIC"

第四章

[62] Reinhold Ludwig, Pavel Bretchko, "RF Circuit Design: Theory and Applications", Prentice Hall

[63] 李效白, 砷化镓微波功率场效应晶体管及其集成电路, 北京: 科学出版社, 1998.2

[64] C.Yourtsey, I. Adesida, G. Bulman, et al. Broad-area photoelectrochemical etching of GaN. Electronics Letters, 33(1997): 245.

[65] C.Yourtsey, I. Adesida, G. Bulman, et al. Highly Anisotropic Photoenhanced Wet Etching of n-type GaN. Appl. Phys. Lett., 71(1997): 2151.

[66] C.Yourtsey, I. Adesida, L. T. Romano, et al. Smooth n-type GaN Surfaces by Photoenhanced Wet Chemical Etching. Appl. Phys. Lett., 72 (1998): 560.

[67] G. Hanington, Y. M. Hsin, Q. Z. Liu, et al., P/He ion implant isolation technology for AlGaIn/GaN HFETs, Electronics Letters, 34(1998): 194.

[68] S.Ruvimov, Z.Liliental-Weber, J.Washburn, "Microstructure of Ti/Al ohmic contact for n-AlGaIn", IEEE APPLIED PHYSICS LETTERS, vol.73, No.18, 2 Nov. 1998

[69] Dong-Feng Wang, Feng Shiwei, et al. Low-resistance Ti/Al/Ti/Au multilayer

ohmic contact to n-GaN. J.Appl.Phys., 89 (2001): 6214.

[70] Zhifang Fan, S. Noor Mohammad, Wook Kim et al., Very Low resistance multiplayer Ohmic contact to n-GaN, Appl. Phys. Lett. , 68(1996): 1672.

[71]Chen-Ting Lee and Hsiao-Wei Kao ,Appl. Phys. Lett.77,1011(2000)

[72]Changzhi Lu, Hongnai Chen etc, "Temperature and doping-dependent resistivity of Ti/Au/Pd/Au multilayer ohmic contact to n-GaN", IEEE Journal of Applied Physics, vol.91 No.11, 1 June 2002

[73] 肖冬萍, AlGaIn/GaN HEMT 器件研究[硕士学位论文], 中国科学院微电子中心, 2003

第五章

[74] Jong-Wook Lee, Kevin J. Webb, "A Temperature-Dependent Nonlinear Analytic Model for AlGaIn-GaN HEMTs on SiC" , IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. 52, NO. 1, JANUARY 2004

[75] Y.F.Wu,P.M.Chavarkar etc, "Linearity and Gain Characteristics of AlGaIn/GaN HEMTs", IEEE IEDM Technical Digest,pp697-699,2002

[76]Frédérique Deshours, Eric Bergeault, F. Blache, Jean-Pierre Villotte, and B. Villeforceix, "Experimental Comparison of Load-Pull Measurement Systems for Nonlinear Power Transistor Characterization", IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT, VOL. 46, NO. 6, DECEMBER 1997

[77]F.M Ghannouchi and R.G Bosisio, "An Automated Millimeter-Wave Active Load-Pull Measurement System Based On Six-Port Techniques", IEEE Trans. Instrum. Meas. , vol.41, pp957-962, Dec. 1991

攻读硕士学位期间发表的论文

1. 邵刚 刘新宇 和致经 刘键 魏珂 陈晓娟 吴德馨, “高性能 1mm AlGa_N/Ga_N 功率 HEMTs 研制”, 半导体学报, 已录用
2. 邵刚 刘新宇 刘键 和致经, “AlGa_N/Ga_N 共栅共源 HEMTs 器件”, 电子器件, EI 收录, 已录用
3. 邵刚 刘新宇 和致经 刘键 魏珂 陈晓娟 吴德馨, “蓝宝石衬底 AlGa_N/Ga_N 功率 HEMTs 研制”, 电子器件, EI 收录, 已录用
4. Shao Gang, Liu Xinyu, He Zhijing, Liu Jian, Wu Dexin, “Cascode Connected AlGa_N/Ga_N Microwave HEMTs on Sapphire Substrates”, Chinese Semiconductor Journal, Checking and approve
5. 邵刚 刘新宇 陈晓娟 刘键 和致经 汪锁发 吴德馨, “基于 Flip-Chip 技术的 AlGa_N/Ga_N HEMTs”, 半导体学报, 评审中
6. 邵刚 刘键 刘新宇 和致经, “AlGa_N/Ga_N 器件的欧姆接触”, 第十二届全国电子束、离子束、光子束学术年会, 2003 年 10 月, 北京, pp.549-552
7. ShaoGang, Liu Xinyu, He Zhijing, Liu Jian, Wu Dexin, “AlGa_N/Ga_N Microwave dual-gates HEMTs on Sapphire Substrates”, CHINA-JAPAN JOINT MEETING ON MICROWAVE (CJMW2004), Checking and approve
8. 邵刚 刘新宇 和致经 刘键 吴德馨, 发明专利: 复合胶电镀制作空气桥的方法 专利申请号: 200410001433.5
9. 刘新宇 孙海峰 和致经 邵刚, 发明专利: 新型电镀起镀层, 专利申请号: 200410039695.0

致 谢

首先感谢我的导师吴德馨院士，在整个硕士攻读期间，吴老师在工作中一直给予我全面的指导，在生活中给予我亲切的关怀。吴老师深厚的学术造诣、严谨的科学作风和实事求是的治学态度都给我留下深刻的印象，使我受益匪浅、终生难忘，在此谨向吴老师致以衷心的感谢和敬意！

非常感谢刘新宇研究员在攻读硕士期间给予的许多启发性的建议指导及一贯支持与生活上的关怀，感谢和致经研究员在工艺实验和论文撰写中给予的悉心指导，和老师丰富的理论和实践经验、严谨的治学态度、一丝不苟的科学作风、全力以赴的工作精神永远是我学习的榜样，二位研究员仔细地审阅了全部的论文初稿，提出了大量宝贵的指导意见，在此作者表示最诚挚的谢意！

在我的毕业设计过程中，我得到了 GaN 器件组及化合物半导体器件和电路实验室全体人员所给予的方方面面的支持。刘键副研究员在流片、封装、测试中给我很多帮助，刘训春研究员，孙海锋副研究员、王素琴老师、王润梅老师、郑英奎工程师、汪宁工程师、魏珂工程师、张海英研究员、韩振宇副研究员等在具体实验过程都上给了我很多帮助，感谢汪锁发研究员在倒扣焊方面给予的大力协助，感谢王润梅老师和王素琴老师不厌其烦的为我光刻、对版，使我的实验得以顺利进行，感谢李高庆老师在微波功率测试上给予的帮助。在版图设计过程中，我得到了刘洪民副研究员的大力帮助，武锦，袁志鹏博士在测试方面也给予我大力支持。另外，郑丽萍博士、李树翀硕士，陈震硕士，陈晓娟硕士等在学习和生活中也给予我方方面面的支持，和他们的讨论给予我很多建设性意见。在此，作者一并表示衷心的感谢。

感谢中国科学研半导体所王晓亮老师和中国科学院物理研究所周钧铭老师在外延材料上给予的支持。

感谢研究生部刘全庚老师边林芬老师和崔京老师在学习和生活上的关心和支持。

由衷的感谢我的朋友们多年来对我一如既往的支持和鼓励。